

Diseño y Simulación del Control de un Transformador de Estado Sólido de Tres Etapas con Entrada Trifásica y Salida Trifásica Basado en un Convertidor DC-DC de Doble Puente Activo y un Convertidor AC-DC Multinivel de Diodo Anclado.

Danny Espinoza Andrade⁽¹⁾, Jorge Aguilar Sánchez⁽²⁾, Sixifo Falcones⁽³⁾

Facultad de Ingeniería Eléctrica y Computación

Escuela Superior Politécnica del Litoral (ESPOL)

Campus Gustavo Galindo, Km 30.5 vía Perimetral

Apartado 09-01-5863. Guayaquil-Ecuador

danespin@espol.edu.ec⁽¹⁾, joreagui@espol.edu.ec⁽²⁾, sixifo@fiec.espol.edu.ec⁽³⁾

Resumen

El presente proyecto consiste en diseñar el controlador de un Transformador de Estado Sólido (SST), con el objetivo de mostrar un modelo base de transformador para ser utilizado en una Red Eléctrica inteligente (Smart Grid). Lo que se pretende con este proyecto es mejorar la calidad de energía de la red eléctrica, además se presenta una manera de incluir energías renovables al sistema. Se menciona algunos problemas que afectan al Sistema eléctrico actual y como el SST puede corregir estos problemas, se da a conocer las ventajas que tiene una Smart Grid, se muestra la topología del SST utilizada, se dimensiona los componentes a utilizarse en cada etapa, se modela la planta de cada convertidor, se presenta el diseño del controlador y la estrategia a utilizar para controlar cada una de las etapas del SST. Para efecto de diseñar el controlador del SST se modelará un controlador por cada etapa. Para la primera y la última etapa se diseña un control en cascada para controlar voltaje y corriente mientras que para el DAB se controla el voltaje de salida, por último se muestra las simulaciones del SST al ser afectado por diferentes perturbaciones. Debido al alto costo de los componentes del SST no se realiza ninguna implementación física, además el presente proyecto ha sido limitado a la simulación del SST mediante switches ideales para que el diseño sea más sencillo y fácil de interpretar. Todo el trabajo se lo realiza con la ayuda de las herramientas PLECS y SIMULINK, del programa MATLAB, en el cual se simula el sistema modelado.

Palabras Claves: Transformador de Estado Sólido, Red Eléctrica Inteligente, Calidad de Energía, energías renovables.

Abstract

This project consists to design a controller for a Solid State Transformer (SST), with the purpose of showing a transformer base model to be used in a smart Grid. The aim of this project is to improve the power quality of the power grid, also shows a way to include renewable energy to the system. It mentions some problems affecting the current electrical system as the SST can correct these problems, shows the advantages of having a Smart Grid, shows the topology used in SST, dimension components used in each stage, models each plant converter, we present the design of the controller and the strategy to use to control each stage of the SST. For the purpose of designing the controller of the SST we have to design a controller for each stage. For the first and the last stage is designed cascade control to make control of voltage and current, for the DAB we control the output voltage and finally shown simulations of the SST to be affected by various disturbances. Due to the high cost of SST components do not perform any physical implementation, and this project has been limited to the simulation of SST using ideal switches to keep the design simple and easy to interpret. All work is done with the help of the tools PLECS and SIMULINK, MATLAB program, which simulates the modeled system.

Keywords: Controller, Solid State Transformer, Smart Grid, Power Quality, including renewable energy.

1. Introducción

En la Actualidad con el concepto de Smart Grid y las fuentes de energía alternativas, el usuario pasa a ser parte importante en la distribución de la energía eléctrica, siendo capaz de producir su propia energía lo que implica interconectar de la mejor manera posible generación, transmisión y consumidor; permitiendo de esta forma al distribuidor estar en constante monitoreo del flujo energético y los elementos que conforman la red eléctrica, evitando así pérdidas que se presentan en la distribución y detectar posibles fallas que se pueden originar tanto en la producción como en el consumidor.

El desarrollo del presente proyecto radica en el modelamiento y diseño del sistema de control para un Transformador de Estado Sólido (SST), que permitirá una mayor eficiencia en los sistemas de distribución energéticos basados en técnicas de control más sencillas y efectivas para ser utilizados en redes eléctricas inteligentes.

2. Planteamiento del problema

Cada día es más caro el combustible utilizado por las plantas de generación de energía tradicionales y también tenemos el problema que se produce durante los picos de demanda, con los sobrecostes que ello supone. Un aspecto que las Smart Grid permitirían mejorar sería la integración de las energías renovables para los usuarios finales que dispongan de elementos de micro-generación permitiendo generar su propia electricidad y la inyección en la red de la energía generada durante los picos de consumo.

La fiabilidad de la energía y su distribución es otro matiz a tener en cuenta, aún existe una gran pérdida económica y social debida a la falta de electricidad en determinadas ocasiones. Además, muchas veces las propias compañías no detectan dichos apagones hasta que los usuarios finales les informan. Otro problema adicional es que si no se ataja rápidamente el fallo, puede provocar un fallo en cascada debido a la congestión y sobrecargas que se producen.

La implementación de sistemas automáticos inteligentes puede hacer que se tenga un conocimiento en tiempo real de toda la red permitiendo una rápida reacción, la detección previa de problemas potenciales y la minimización del impacto de un fallo.

Los transformadores actuales son dispositivos de una sola función cambiando el voltaje de un nivel a otro, en cambio, con esta nueva tecnología los SST son mucho más flexibles utilizan transistores y diodos con otros dispositivos basados en semiconductores, que están diseñados para gestionar altos niveles de energía. En la Figura 1 se muestra el esquema básico de la conexión de un transformador en estado sólido a la red.

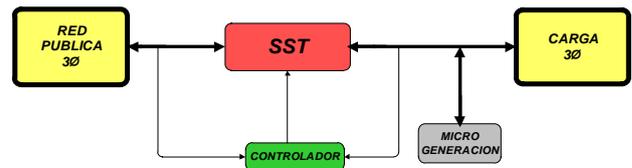


Figura 1. Conexión del SST a la red eléctrica.

3. Generación Distribuida

La generación distribuida consiste en crear redes descentralizadas de generación eléctrica con centrales generadoras de menor tamaño y más cercano a los puntos de consumo, lo cual permite que se reduzcan las pérdidas del sistema (pérdida en los kilómetros de cables) por la cercanía entre el punto de producción con el punto de consumo[1].

Permite una integración más sencilla de las energías renovables en la red, por tanto, y siguiendo el presente modelo la red de suministro debería converger hacia una estructura de malla con numerosas interconexiones, sustituyendo a la actual estructura lineal. En la Figura 2 se muestra un sistema de distribución de una red inteligente.

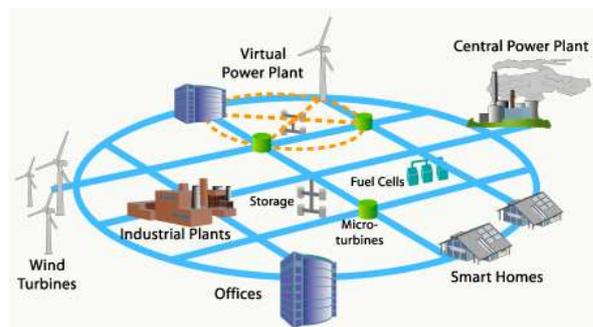


Figura 2. Distribución Red Eléctrica Inteligente.
Fuente: [http://www.osii.com, smartgrid]

4. Transformador de estado sólido (SST)

Los transformadores de estado sólido (SST) se emplea más en los últimos años como una posible solución a los retos que enfrenta toda la red eléctrica debida al incremento de carga y a la introducción de sistemas de energías renovables. Los transformadores basados en electrónica de potencia implementan una red inteligente de comunicación para asegurar la estabilidad y óptima operación de la red.

- Peso y tamaño reducido debido al transformador de alta frecuencia.
- Introduce potencia reactiva a la red cuando lo necesite.
- Mejora la calidad de energía del sistema.
- Limita la corriente a la deseada.
- Administra la energía almacenada.
- Los armónicos pueden ser aislados.

Como se observa en la Figura 3, el alto voltaje de la red es transformado por medio de circuitos de electrónica de potencia a voltaje continuo antes de ser aplicado al lado primario del transformador de alta frecuencia, donde se produce el aislamiento de las etapas y poder reducir el voltaje continuo que va a ser transformado nuevamente en un voltaje alterno.

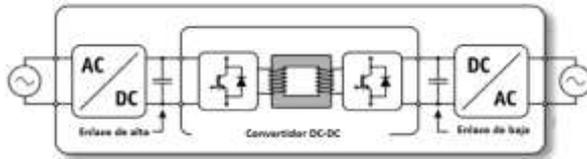


Figura 3. Esquema básico del SST. Fuente: [Intelligent solid state transformers by Johann Kolar]

5. Topologías del SST

Existen 4 configuraciones de SST en general que podrían definir las diferentes topologías, tal como se observa en la Figura 4.

- Un estado sin enlace DC.
- Dos estados con enlace DC de bajo voltaje.
- Dos estados con enlace DC de alto voltaje.
- Tres estados con enlace DC de alto y de bajo voltaje.

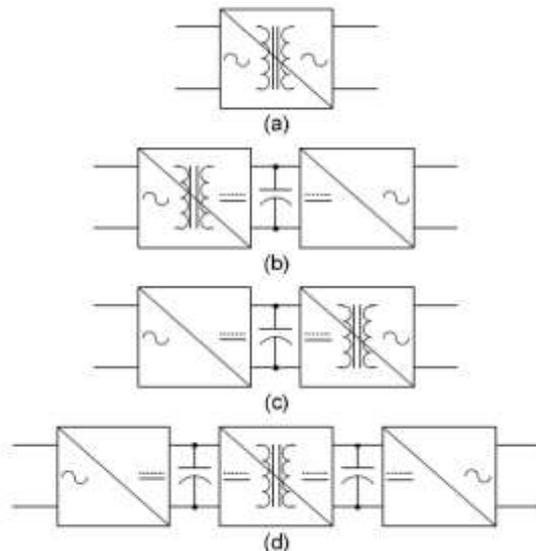


Figura 4. Topologías del SST. Fuente: [A DC-DC multiport converter by Sixifo Falcones Zambrano]

En la actualidad el transistor bipolar de puerta aislada (IGBT) y los transformadores de alta frecuencia no están disponibles para altos voltajes, entonces para resolver este problema se conectan varios módulos en serie, adicionalmente, usando técnicas de niveles se puede reducir el rizado de la corriente lo que se traduce en filtros de menor tamaño [2].

6. Etapas del SST

Etapa AC-DC: Está compuesta por un puente H con IGBT's, donde su función es convertir el voltaje alterno tomado desde la red a un voltaje continuo o viceversa. El convertidor AC-DC se muestra en la Figura 5.

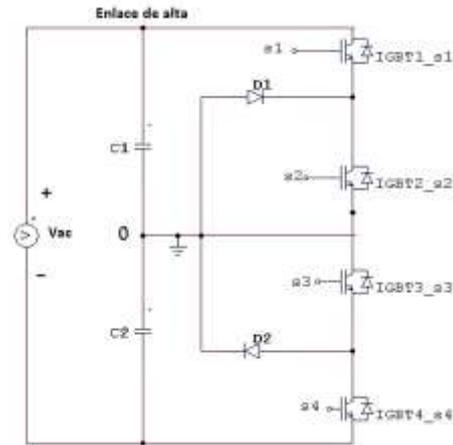


Figura 5. Convertidor AC-DC (Rectificador).

Etapa DC-DC: Consta de un convertidor DC-AC, un transformador de alta frecuencia, y un convertidor AC-DC, dependiendo de la relación de vueltas del transformador aumenta o reduce la tensión de salida. La Figura 6 muestra el puente activo dual.

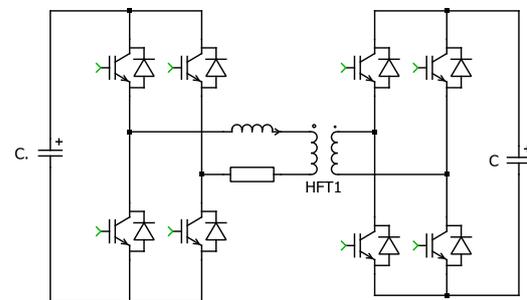


Figura 6. Puente activo dual.

Etapa DC-AC: Es la etapa se conecta a la carga que consume corriente alterna. La función de un inversor es cambiar un voltaje de entrada de corriente continua a un voltaje simétrico de salida de corriente alterna [3]. La Figura 7 muestra el esquema de un inversor trifásico.

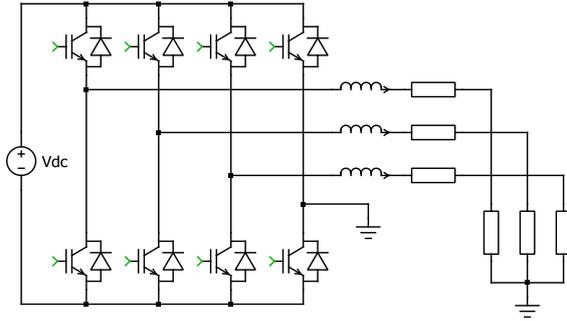


Figura 7. Convertidor DC-AC trifásico

7. Dimensionamiento de los parámetros del SST.

El SST que se modela en este proyecto es de tres etapas con entrada trifásica y salida trifásica basada en un convertidor AC-DC de tres niveles mediante diodo anclado, un convertidor DC-DC de doble puente activo y un convertidor AC-DC. Tiene la capacidad de manejar una potencia de 1000 KVA, la entrada de voltaje trifásica es de 13200 voltios RMS, y la salida es un voltaje trifásico línea a línea de 440 voltios. Cada módulo se encuentra formado por switches ideales para la conmutación, los cuales son controlados por señal de ancho de pulso y unidos por enlace de voltaje DC. Los enlaces de voltaje DC en alta y baja tensión se determinan según las necesidades de los convertidores.

Dimensionamiento del convertidor AC-DC: Se tiene una entrada trifásica de 13200 voltios RMS y se fija una modulación de magnitud de 0.85 entonces se procede a calcular el voltaje del enlace DC de alta tensión $HVDC$ y la corriente nominal.

$$HVDC = \frac{2 * V_{grid_pk}}{m} = \frac{2 * 13200 * \sqrt{2}}{\sqrt{3} * 0.85} = 25359.42[V] \quad (7.1)$$

$$I_L = \frac{S_{3\phi} * \sqrt{2}}{\sqrt{3} * V_{LL}} = \frac{1000000 * \sqrt{2}}{\sqrt{3} * 13200} = 61.86[A] \quad (7.2)$$

Para el cálculo del L y C se utiliza sus ecuaciones características.

$$\Delta i_{Lmax} = \frac{1}{L_{min}} \int v_L(t) dt. \quad (7.3)$$

$$\Delta V_{Cmax} = \frac{1}{C_{min}} \int i_C(t) dt. \quad (7.4)$$

Aplicando las ecuaciones (7.3) y (7.4) obtenemos los siguientes resultados $L_i = 85,5$ mH, $C_H = 64,8$ μ F que son los valores de la inductancia del rectificador y la capacitancia respectivamente.

La Figura 8 muestra la corriente del inductor, además muestra el desfase entre el voltaje de la red y del convertidor.

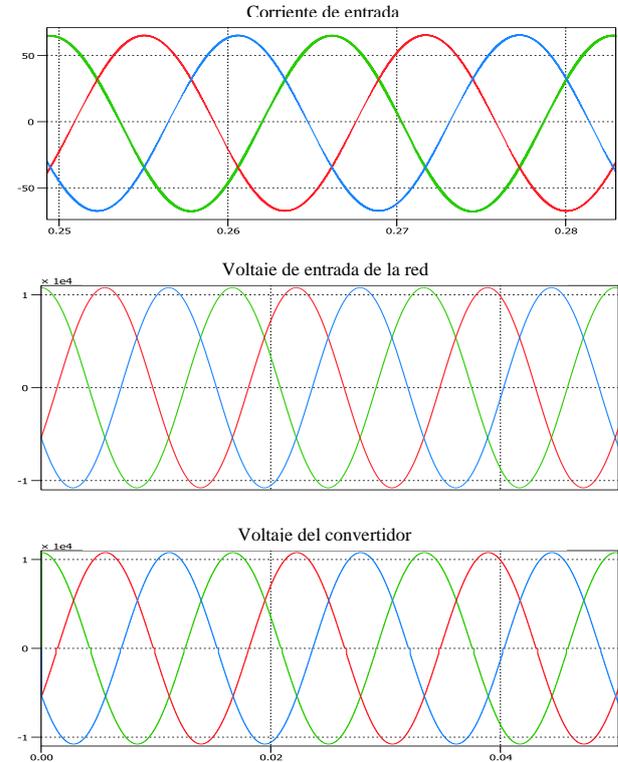


Figura 8. Corriente I_L , voltaje de la red y del convertidor.

El voltaje de rizado del capacitor no debe superar el 3% del voltaje del enlace de alta en DC que corresponde a 380,39 voltios de pico a pico, en la Figura 9 se muestra el voltaje de rizado del capacitor C_H .

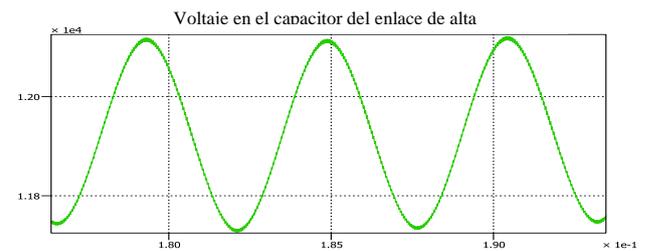


Figura 9. Voltaje de rizado del capacitor C_H .

Dimensionamiento del DAB: Debido a que se requiere una salida trifásica con un voltaje de línea a línea de 440 voltios RMS a la salida del SST y una modulación de amplitud m de 0.85, se procede a calcular el enlace DC de baja tensión ($LVDC$):

$$LVDC = \frac{V_{ab} * \sqrt{2} * 2}{\sqrt{3} * m} = \frac{440 * \sqrt{2} * 2}{\sqrt{3} * 0.85} = 845.31[V]. \quad (7.5)$$

$$\frac{n_1}{n_2} = \frac{VHDC/2}{LVDC} = \frac{12679,71}{845,31} = 15 \quad (7.6)$$

Para calcular el inductor L_{DAB} se utiliza la ecuación de la potencia del DAB:

$$P_{DAB} = \frac{\left(\frac{HVDC}{2}\right) * LVDC'}{2\pi f_s L_{DAB}} * \phi_{Nom} \left(1 - \frac{|\phi_{Nom}|}{\pi}\right) \quad (7.6)$$

$$P_{DAB} = \frac{\left(\frac{HVDC}{2}\right) * LVDC'}{2\pi f_s L_{DAB}} * \phi_{Nom} \left(1 - \frac{|\phi_{Nom}|}{\pi}\right) \quad (7.7)$$

$$L_{DAB} = \frac{(12679,71)^2}{2\pi * 20000 * 500000} * \frac{\pi}{6} * \left(1 - \frac{\pi}{6}\right) = 0,558 \text{ mH} \quad (7.8)$$

Una vez que se ha calculado el inductor del DAB se procede a calcular el valor del capacitor C_{min} del enlace DC de baja, para lo cual se realiza un procedimiento similar que en la etapa del convertidor AC-DC.

$$\Delta V_{Cmax} = \frac{1}{C_{min}} \int i_c(t) dt. \quad (7.9)$$

Aplicando la ecuación (7.9) obtenemos el resultado $C_{min}=178 \mu F$ que es el valor de la capacitancia del DAB.

Dimensionamiento del convertidor DC-AC: La carga que alimentara el SST es de 1000 KVA, entonces la potencia del convertidor DC-AC es la misma potencia de la carga. El convertidor que se utiliza se presenta en la Figura 10, el cual consta de cuatro ramales, tres ramales de las fases y un ramal del neutro, además de un filtro capacitivo inductivo para minimizar el rizado de la carga; se encuentra formado por switches ideales para la conmutación y además estos son controlados por señal de ancho de pulso.

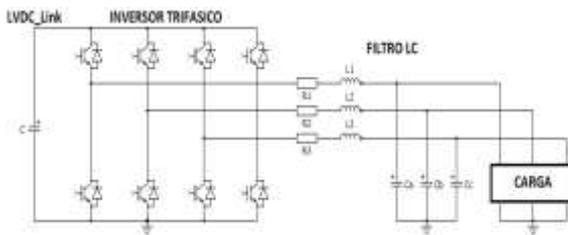


Figura 10. Convertidor DC-AC.

$$I_L = \frac{S_{3\phi}}{\sqrt{3} * V_{LL}} = \frac{1000000}{\sqrt{3} * 440} = 1312,16 \quad (7.10)$$

$$\Delta i_{Lmax} = \frac{1}{L_{min}} \int v_L(t) dt \quad (7.11)$$

$$L_{min} = \frac{\int V_L(t) dt}{\Delta i_{Lmax}} = \frac{0,008978}{39,36} = 0,228 \text{ mH} \quad (7.12)$$

La Figura 11 muestra la corriente del inductor en el inversor

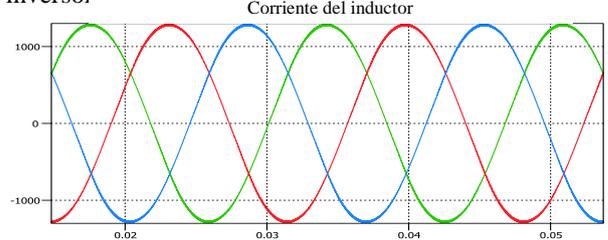


Figura 11. Corriente en el inductor del inversor.

Para hallar el banco de capacitores conectados a la carga, se utiliza el criterio de que la frecuencia de resonancia debe ser por lo menos una década menor que la frecuencia de conmutación de 20Khz.

$$f_{res} = \frac{1}{2\pi * \sqrt{LC}} \quad (7.13)$$

Una vez que ya tenemos los valores de la frecuencia de resonancia y la inductancia del inversor entonces podemos despejar de la ecuación (7.13) el valor de la capacitancia del filtro RLC que sería 27,77 μF .

En la tabla 1 se muestra en resumen todos los valores calculados para el SST.

DISPOSITIVO	DESCRIPCIÓN	VALOR
SST	POTENCIA	1000 KVA
	VOLTAJE L-N ENTRADA	13200 Vrms.
	VOLTAJE L-L DE SALIDA	440 Vrms.
Li	Inductancia de entrada	85,53 mh.
Lo	Inductancia de salida	0,228 mh.
LDAB	Inductancia del DAB	0,558 mh.
CH	Capacitor Alta Tensión	64,98 μF
CL	Capacitor Baja Tensión	178 μF
C	Banco de capacitores	27,77 μF

Tabla1. Valores del SST seleccionado.

8. Estrategia de control

Para el diseño del controlador se debe tener en cuenta que se necesita controlar tanto la magnitud el voltaje de los enlaces de tensión DC, como la dirección y magnitud de la corriente de cada etapa del SST, se diseñará un lazo de control para la corriente y un lazo de control para el voltaje, teniendo en cuenta que el lazo de corriente será mucho más rápido que el

lazo de voltaje. La Figura 12 presenta el esquema general de control para el SST de 3 etapas.

Modelamiento Etapa AC-DC

Planta de corriente:

$$\bar{e} = L \frac{d\bar{i}}{dt} + R\bar{i} + \bar{V}_{conv} \quad (7.14)$$

Para poder analizar el sistema trifásico se usa la técnica de la transformada de Park, que permite convertir un sistema trifásico estacionario (abc), en uno de dos fases ortogonal que gira en sincronismo con el eje (d-q).

$$\begin{pmatrix} e_d \\ e_q \end{pmatrix} = \begin{bmatrix} L \frac{di_d}{dt} - \omega L i_q \\ L \frac{di_q}{dt} + \omega L i_d \end{bmatrix} + R \begin{pmatrix} i_d \\ i_q \end{pmatrix} + \begin{pmatrix} V_{convd} \\ V_{convq} \end{pmatrix} \quad (7.15)$$

$$L \frac{di_d}{dt} = e_d - R i_d - V_{convd} + \omega L i_q \quad (7.16)$$

$$\frac{I_d(s)}{V_{convd}(s)} = -\frac{1}{Ls + R} \quad (7.17)$$

Planta de voltaje:

$$E = \frac{1}{2} C * V_{DC}^2, \quad (7.18)$$

$$P_{AC} = P_{DC} = \frac{3}{2} (V_d I_d + V_q I_q) \quad (7.19)$$

$$E = \int (P_{in} - P_{out}) dt \quad (7.20)$$

$$\frac{E}{I_d} = -\frac{3 V_d}{2 s} \quad (7.21)$$

Para calcular el controlador se usa el criterio del factor K y el resultado es el siguiente:

$$G_{ci_rec} = \frac{3548133.89 \left(1 + \frac{s}{3402.75}\right)}{s \left(1 + \frac{s}{46407.60}\right)} \quad (7.22)$$

$$G_{cv_rec} = \frac{6.6069 \left(1 + \frac{s}{168.35}\right)}{s \left(1 + \frac{s}{2344.88}\right)} \quad (7.23)$$

El ancho de banda del lazo de corriente B_{Wi} es una década menor que la frecuencia de conmutación f_{res} , por otro lado el ancho de banda del voltaje B_{Wv} es de 100 Hz, debido a que debe estar separado por lo menos una década de la frecuencia del lazo de corriente. Las Figuras 13 y 14 presentan el diagrama de lazo abierto de corriente y voltaje respectivamente utilizando los controladores calculados.

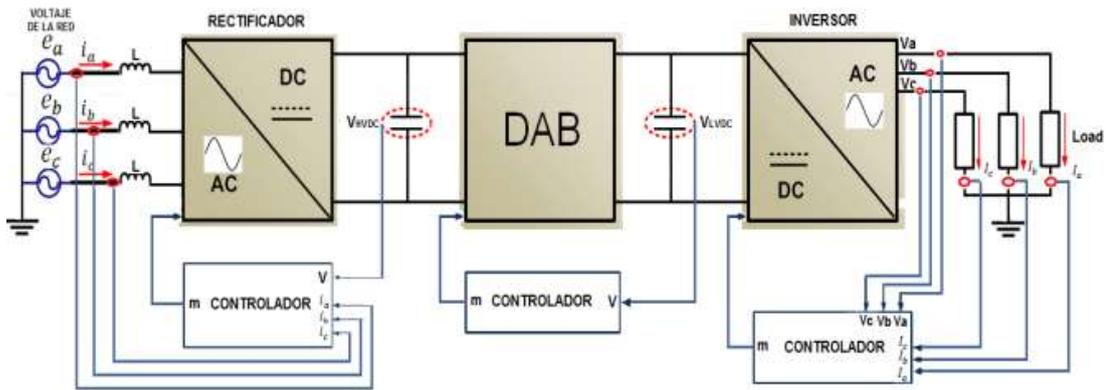


Figura 12. Esquema general de control del SST.

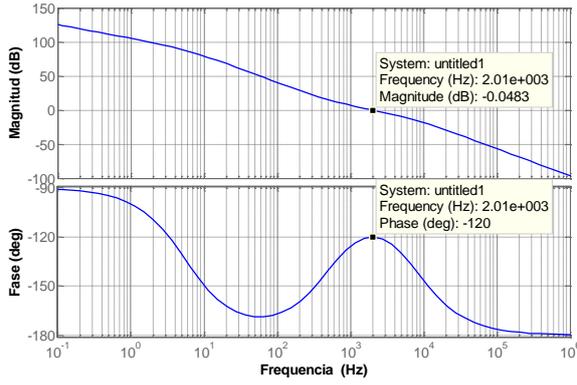


Figura 13. Diagrama de bode de lazo abierto de corriente.

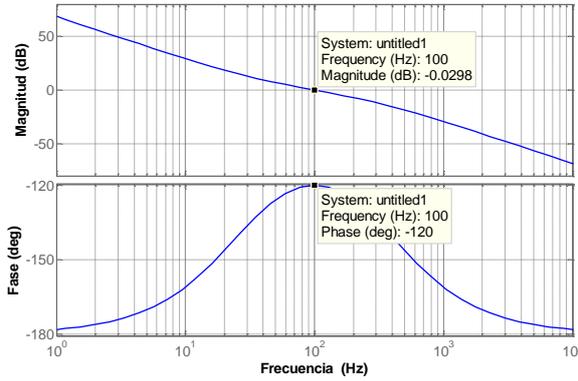


Figura 14. Diagrama de bode de lazo abierto de Voltaje.

Modelamiento Etapa DC-DC

Usando la ecuación de la potencia del DAB se obtiene:

$$P = \frac{V_{HVDC} * V_{LVDC'}}{X_{DAB}} * \phi \left(1 - \frac{|\phi|}{\pi}\right) \quad (7.24)$$

$$G_{DAB} = \frac{\Delta P}{\Delta \phi} = \frac{V_{HVDC} * V_{LVDC'}}{X_{DAB}} * \left(1 - \frac{2\phi}{\pi}\right) \quad (7.25)$$

$$E_{LVDC} = \int (P_{DAB} - P_{oLVDC}) dt \quad (7.26)$$

$$G_2(s) = \frac{E_{LVDC}(s)}{P_{DAB}(s)} = \frac{1}{s} \quad (7.27)$$

$$G_p(s) = \frac{E_{LVDC}(s)}{\phi(s)} \quad (7.28)$$

$$G_p(s) = \frac{P_{DAB}}{\phi} * \frac{E_{LVDC}}{P_{DAB}} = G(s)_{DAB} * G(s)_2 \quad (7.29)$$

$$G_p(s) = \frac{P_{DAB}}{\phi} * \frac{E_{LVDC}}{P_{DAB}} = G(s)_{DAB} * G(s)_2 \quad (7.30)$$

$$G_p(s) = \frac{1}{s} * \frac{V_{HVDC}^2}{2\pi f_s L_{DAB}} \quad (7.31)$$

$$G_p(s) = \frac{P_{DAB}}{\phi} * \frac{E_{LVDC}}{P_{DAB}} = G(s)_{DAB} * G(s)_2 \quad (7.32)$$

$$G_p(s) = \frac{1}{s} * \frac{(13146.3)^2}{2\pi(1000)(0.558e-3)} \quad (7.33)$$

Para calcular el controlador se usa el criterio del factor K. El controlador obtenido con un margen de fase P_{MV} de 60° y un ancho de banda B_{WV} de 1000 Hz es un controlador tipo II:

$$G_{DAB} = \frac{4.6773 \left(1 + \frac{s}{1683.59}\right)}{s \left(1 + \frac{s}{23448.84}\right)} \quad (7.34)$$

La Figura 15 muestra el diagrama de bode de lazo abierto del DAB utilizando el controlador calculado.

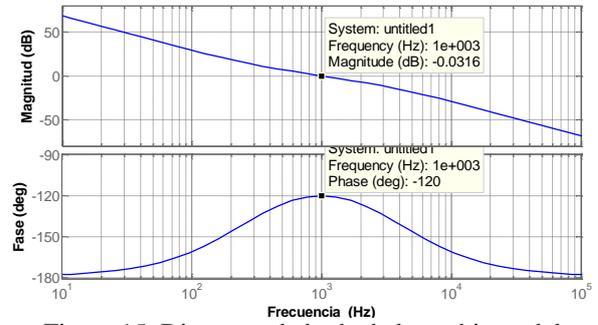


Figura 15. Diagrama de bode de lazo abierto del DAB.

Modelamiento Etapa DC-AC

Aplicando la ley de Kirchhoff a la malla de salida se obtiene:

$$\vec{V}_{conv} - R\vec{I}_L - L \frac{d\vec{I}_L}{dt} = \vec{V}_o \quad (7.35)$$

$$\begin{pmatrix} V_{conv}d \\ V_{conv}q \end{pmatrix} - R \begin{pmatrix} id \\ iq \end{pmatrix} - \left[L \begin{pmatrix} id \\ iq \end{pmatrix} - \omega L \begin{pmatrix} iq \\ id \end{pmatrix} \right] = \begin{pmatrix} V_o d \\ V_o q \end{pmatrix} \quad (7.36)$$

$$\frac{I_d(s)}{V_{conv}d(s)} = \frac{1}{Ls + R} \quad (7.37)$$

Debido a que la corriente es una variable controlada y que a la salida se encuentra conectada la carga y el banco de capacitores en paralelo se asume que:

$$i_L(t) = i_c(t) + \frac{V_o(t)}{Z_o} \quad (7.38)$$

$$T \left(C \frac{dV_o(t)}{dt} \right) + T \left(\frac{V_o(t)}{Z_o} \right) = T(i_L(t)) \quad (7.39)$$

$$C \left(\frac{V_o d}{V_o q} \right) - wC \left(\frac{V_o q}{-V_o d} \right) + \frac{1}{Z_o} \left(\frac{V_o d}{V_o q} \right) = \left(\frac{i_L d}{i_L q} \right) \quad (7.40)$$

$$CsV_o d(s) + \frac{1}{Z_o} V_o d(s) = i_L d(s) \quad (7.41)$$

$$\frac{V_o d(s)}{i_L d(s)} = \frac{1}{\frac{Z_o Cs + 1}{Z_o}} = \frac{Z_o}{1 + Z_o Cs} \quad (7.42)$$

Para el controlador de corriente, con un margen de fase P_{Mi} de 60° y un ancho de banda B_{Wi} de 250 Hz, se obtiene un controlador tipo II:

$$G_{ci_inv} = \frac{223.87 \left(1 + \frac{s}{612.63} \right)}{s \left(1 + \frac{s}{4027.52} \right)} \quad (7.43)$$

La Figura 16 muestra el diagrama de bode de lazo abierto de corriente utilizando el controlador calculado.

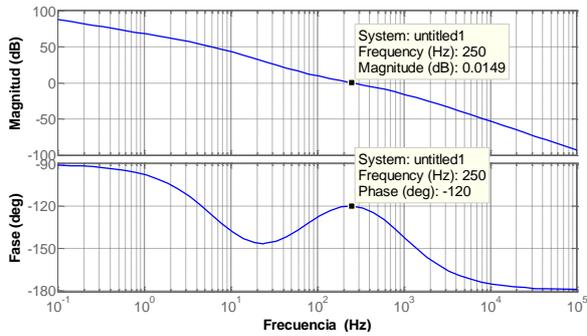


Figura 16. Diagrama de bode de lazo abierto de corriente.

Para el controlador de voltaje, con un margen de fase P_{Mv} de 60° y un ancho de banda B_{Wv} de 25 Hz, se obtiene un controlador tipo I:

$$G_{cv_inv} = \frac{555.904}{s} \quad (7.44)$$

La Figura 17 muestra el diagrama de bode de lazo abierto de voltaje utilizando el controlador calculado.

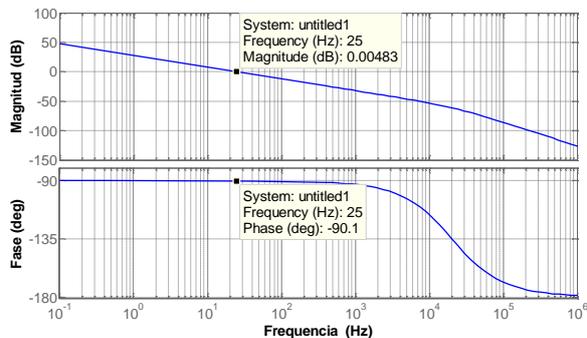


Figura 17. Diagrama de bode de lazo abierto de voltaje.

9. Simulaciones del sistema.

Se realizan las simulaciones del sistema bajo varios tipos de condiciones de funcionamiento, de carga y perturbaciones.

9.1 Simulación de un sag del 20% en el voltaje de la red.

La Figura 18 muestra las formas de onda de los diferentes voltajes y corrientes del SST al ser afectados por un Sag del 20% del voltaje de la red.

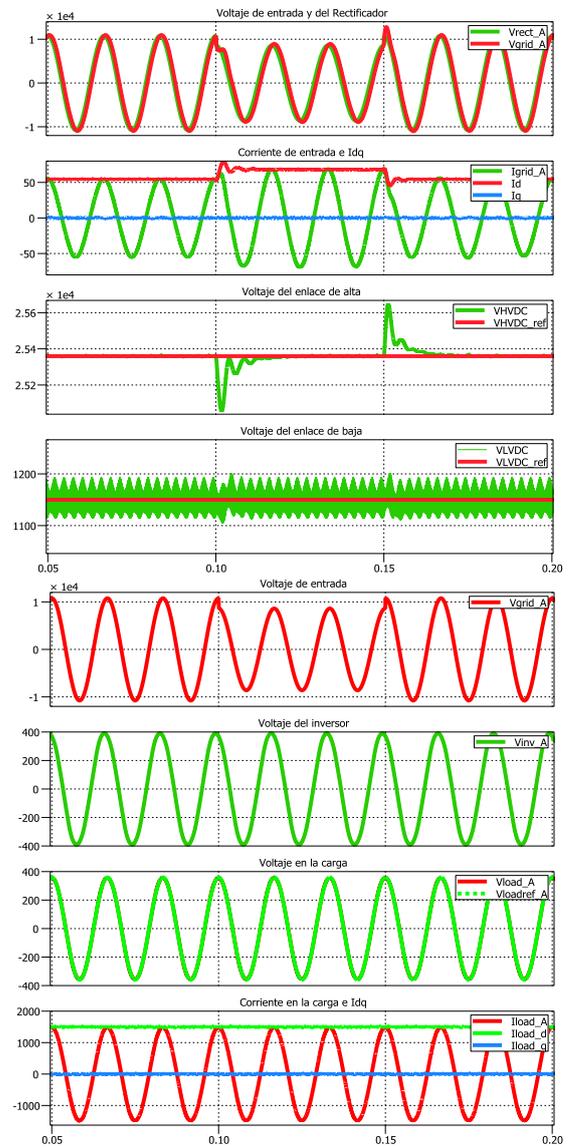


Figura 18. Sag del 20% del voltaje de la red.

El Sag del voltaje de entrada de la red es aplicado en un intervalo de 0.1 a 0.15 segundos provocando que el voltaje de enlace de alta VHDC decaiga, sin

embargo luego de la depresión se observa que dicho voltaje trata de mantener el valor fijado como referencia para finalmente establecerse y continuar con su correcto funcionamiento [4]. El voltaje en el enlace de baja VLDC no se ve afectado por esta depresión, así mismo la corriente y el voltaje en la carga se mantienen estables como se observa en la Figura 18.

En la Figura 19 se muestra la gráfica de las potencias de entrada y salida del SST con su respectivo factor de potencia. Se puede notar que el momento en que se produce el Sag de voltaje la potencia de entrada disminuye, más no es así con la potencia de salida que permanece constante, al igual que el Factor de potencia de entrada y salida. Con esto se demuestra que las perturbaciones en la entrada no afectan a la salida y se mejora la calidad de energía.

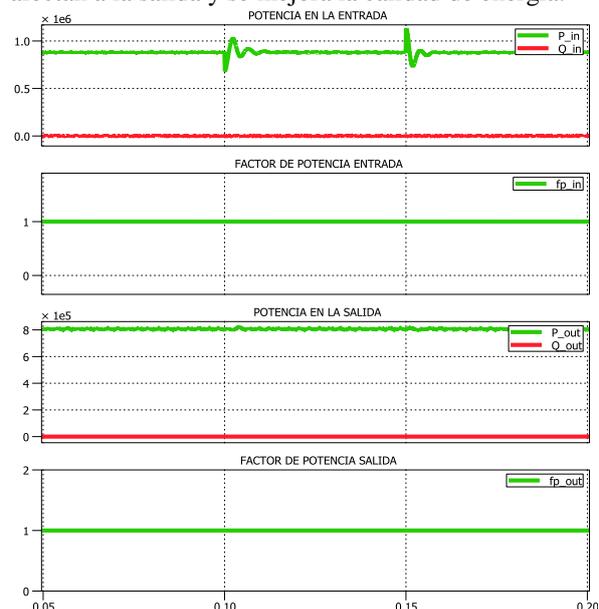


Figura 19. Potencia y Factor de potencia del SST con un Sag del 20%.

En la Figura 19 se observa como la potencia de entrada disminuye al momento de ingresar la perturbación y luego de un tiempo la potencia sobrepasa la potencia nominal del 1000 KVA, esto es debido a que el capacitor comienza a recuperar la energía perdida al momento que ingresa la perturbación. Cuando el voltaje regresa a su valor normal, la potencia de entrada aumenta y luego disminuye por debajo de la potencia nominal, este fenómeno ocurre debido a que el capacitor se sobrecarga de energía y luego entrega dicha energía entregando potencia a la red.

9.2 Simulación de un swell del 15% en el voltaje de la red.

Para realizar esta prueba se simulará un swell del 15% sobre el sistema del SST, el cual tendrá un intervalo de duración aproximado de 0.1 s a 0.15 s, como se observa en la Figura 20.

Se aplica el mismo análisis visto en la simulación de un Sag del 20%, provocando un incremento del voltaje en el enlace de alta VHDC, pero gracias al control que existe en el sistema rápidamente el voltaje trata de mantener el valor de referencia. Así mismo el voltaje en el enlace de baja VLDC no se ve afectado por este incremento. La corriente y el voltaje en la carga no se ven afectados como se mantienen estables como se observa en la Figura 20.

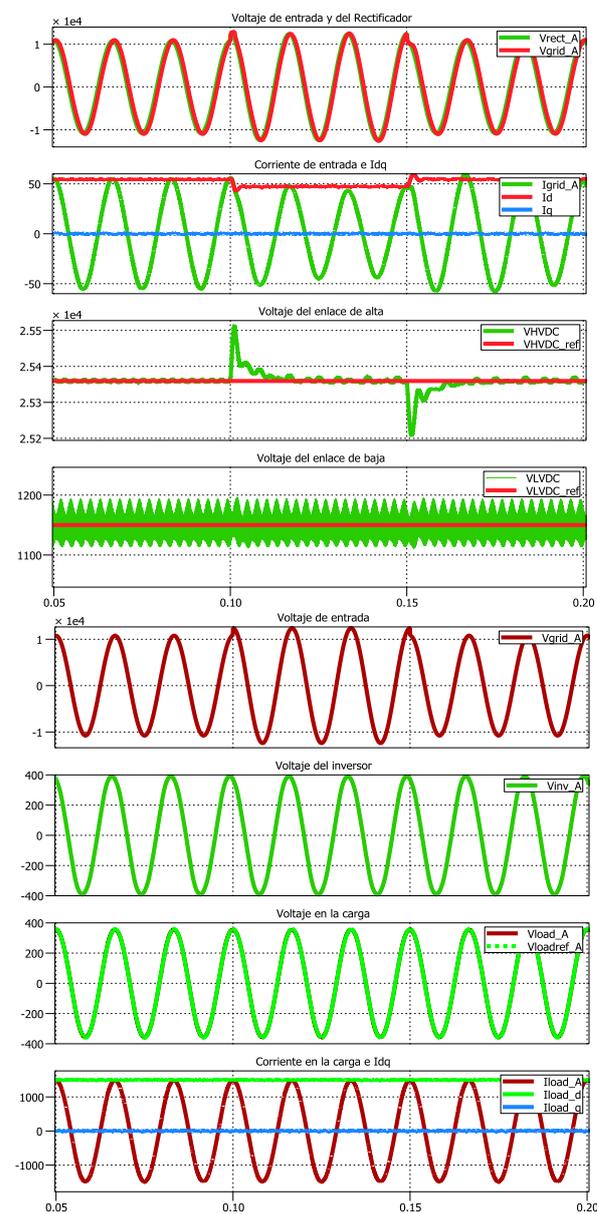


Figura 20. Swell del 15% del voltaje de la red.

En la Figura 21 se muestra que el momento en que se produce el Swell de voltaje, la potencia de entrada aumenta, más no es así con la potencia de salida que permanece constante. El Factor de potencia de entrada y salida mantiene un valor unitario. Con esto se demuestra que las perturbaciones en la entrada no afectan a la salida y se mejora la calidad de energía.

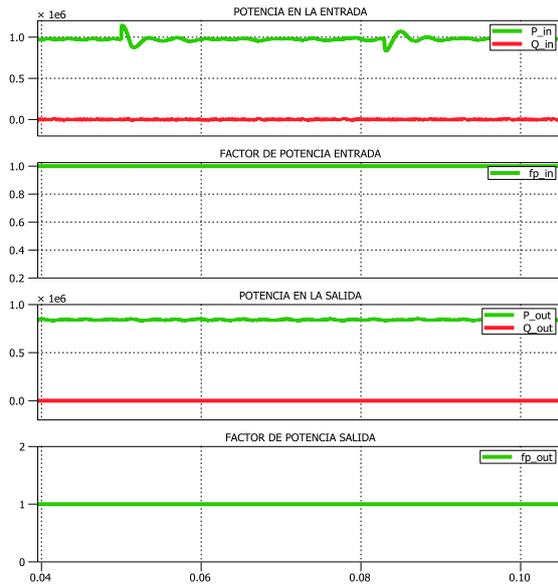


Figura 21. Potencia y Factor de potencia del SST con un Swell del 15%.

En la Figura 21 se observa como la potencia de entrada aumenta al momento de ingresar la perturbación y luego de un tiempo la potencia disminuye por debajo de la potencia nominal del 1000 KVA, esto es debido a que el capacitor comienza a entregar la energía que ganó al momento de ingresa la perturbación.

9.3 Simulación de conexión de una carga DC e inyección de potencia DC en LVDC

En la Figura 22 se muestra las formas de onda del sistema luego de aplicarle una conexión de una carga DC en el enlace de baja tensión y posteriormente realizar la inyección de una corriente DC en el mismo enlace. Primero realizamos la conexión de una carga DC de 100 amperios en el enlace de baja tensión desde el tiempo 0.1 segundos, como vemos en la Figura 22 provoca que la corriente de entrada aumente y que el voltaje en los enlaces DC disminuyan para luego estabilizarse en su valor de referencia. Segundo realizamos la inyección de corriente de 100 amperios en el enlace de baja tensión lo que produce que la corriente de entrada disminuye y los voltajes de los enlaces DC aumenten para que luego se establezcan en su valor de referencia, a pesar de estas perturbaciones las señales en el lado del inversor y en la carga permanecen constantes todo el tiempo.

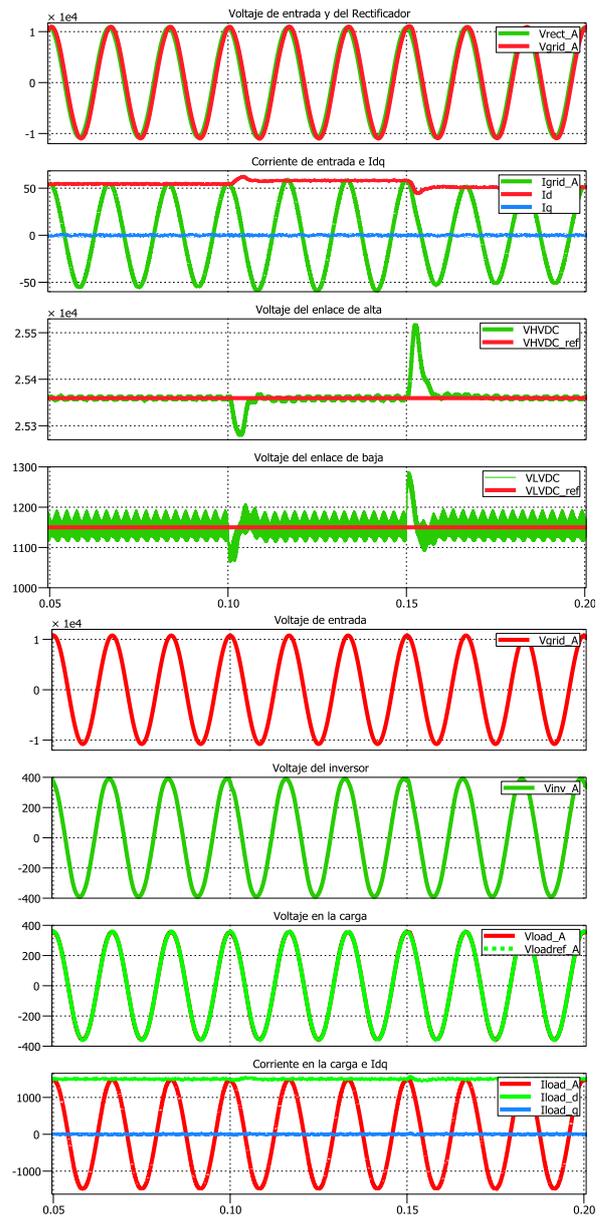


Figura 22. Conexión e inyección de potencia DC en LVDC.

En la Figura 23 se observa que al momento de conectar la carga DC, la potencia de entrada aumenta debido al aumento de la demanda de corriente. Cuando se inyecta corriente DC la potencia de entrada disminuye debido a la disminución de la corriente de entrada. En ambos casos la potencia de salida permanece constante al igual que el Factor de potencia de entrada y salida que se mantienen en valor unitario. Con esto se demuestra la capacidad de incorporación de energías renovables al sistema.

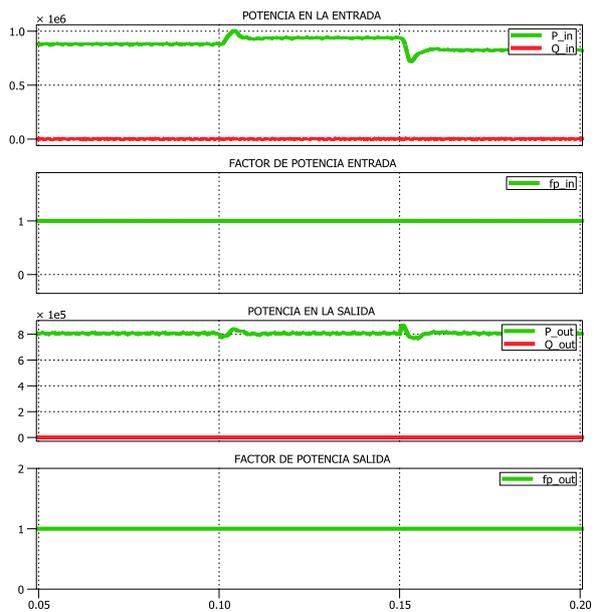


Figura 23. Potencia y Factor de potencia del SST con conexión e inyección de potencia DC.

9.4 Simulación de conexión de una carga trifásica resistiva-inductiva

En la Figura 24 se muestra el resultado obtenido al conectar una carga trifásica RL adicional a partir de 0.1 segundos, en la cual se puede observar que el voltaje de entrada no se ve afectados, no así la corriente de entrada que aumenta para poder compensar esta variación de carga e inyectar más potencia para que el sistema no se vea afectado. Sin embargo a pesar de haber aumentado la carga observamos que el sistema realiza un perfecto control del voltaje de enlace de alta y de baja manteniéndolo estable luego de la perturbación a la que se sometido.

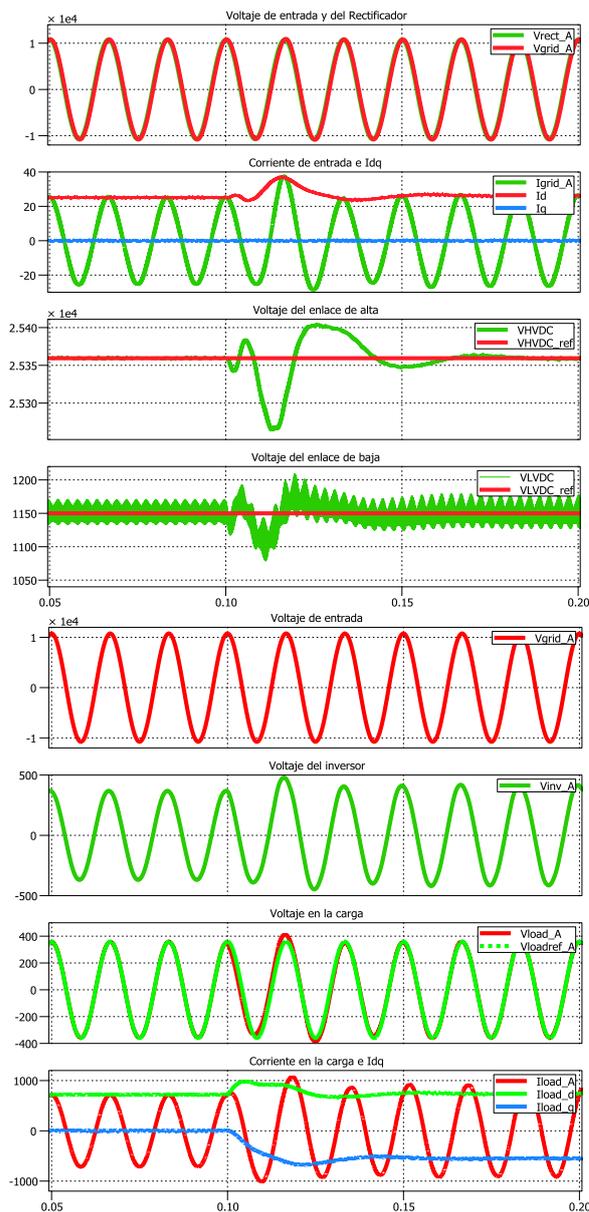


Figura 24. Conexión de una carga trifásica resistiva-inductiva.

Al momento de conectar la carga R-L la potencia activa y reactiva de salida aumentan, pero se puede apreciar que en la entrada solo aumenta la potencia activa y por ello el factor de potencia de la entrada se mantiene unitario. El factor de potencia de salida disminuye debido a que se ingresan reactivos a la carga. La Figura 25 muestra cómo se mejora la calidad de energía al mantener un factor de potencia unitario a la entrada cuando en la salida su valor no es unitario.

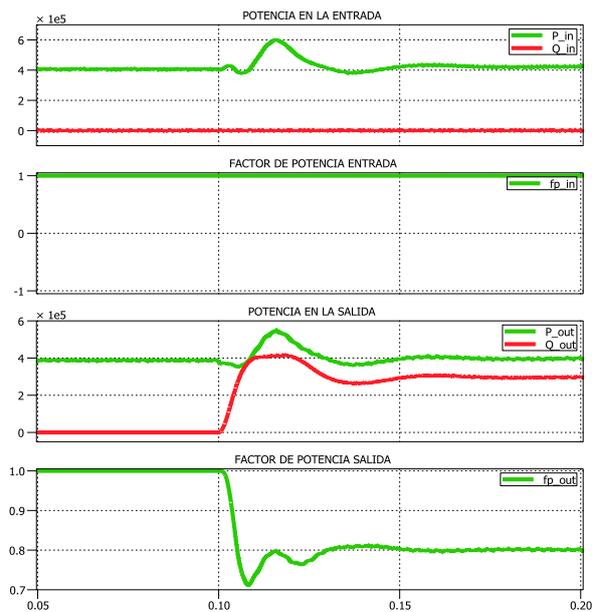


Figura 25. Potencia y Factor de potencia del SST carga R-L.

10. Conclusiones

Mediante las simulaciones presentadas, se demuestra que efectivamente el SST mejora la calidad de energía en un sistema eléctrico, ya que se puede observar la presencia de Sags y Swells en el voltaje de entrada de la red no afectan el desempeño del sistema, ya que las variables de salida en la carga permanecen completamente estables.

Se demuestra que a través de los enlaces DC podemos alimentar cargas extras o inclusive inyectar potencia a la red por medio de energías renovables como son celdas solares, baterías de alta potencia etc...

Se puede observar en las simulaciones que cuando hay perturbaciones en la entrada, la salida no se ve afectada y cuando el factor de potencia en la salida disminuye, se mantiene un factor de potencia unitario en la entrada.

11. Agradecimientos

Agradezco principalmente a mi familia por siempre apoyarme en todo y en especial a mi mamá por los valores que me ha inculcado, por haberme dado la oportunidad de tener una excelente educación y por ser un excelente ejemplo a seguir, al PhD. Sixifo Falcones que me ha inculcado sus conocimientos y ha sido de ayuda para la elaboración del presente proyecto.

Danny Xavier Espinoza Andrade

Mi gratitud principalmente está dirigida a Dios por haberme dado la existencia y permitido llegar al final de esta carrera, igualmente mi agradecimiento es para mis profesores que me instruyeron, a mis padres, hermanos y compañero de tesis que me brindaron su

apoyo, su atención y lo más importante su amistad, así como también al PhD. Sixifo Falcones agradezco de forma sincera su valiosa colaboración.

Jorge Enrique Aguilar Sánchez

12. Referencias

- [1] Dougherty, B., Tanzella, F., & Weaver, R. (1995). "Some Nickel – Iron, and Nickel – Metal Hydride, Cell Cycling Result". IEEE
- [2] Falcones, S., Mao, X., & Ayyanar, R. (2010). "Topology comparison for solid state transformer implementation". Arizona: IEEE.
- [3] Ned Mohan, Tore Undeland, William Robbins, "ELECTRÓNICA DE POTENCIA: Convertidores, Aplicaciones y Diseños", 2da Edición, John Wiley & Sons Inc, 1995.
- [4] Carol Gowan, Chad Loomis, "Power Quality and Harmonics: Causes, Effects and Remediation Techniques", Cornell University PDC Electrical Design Section, 2006.
- [5] Falcones S, " A DC-DC multiport converter based SST", Arizona State University, 2011.