

ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL

FACULTAD DE INGENIERÍA EN ELECTRICIDAD Y COMPUTACIÓN

SISTEMAS DIGITALES I EXAMEN DE PRIMERA EVALUACIÓN

TÉRMINO I

AÑO 2013-2014

NOMBRE _____ PARALELO __

PROBLEMA # 1 (17 puntos)

Se desea diseñar un circuito digital combinatorial de una máquina para realizar prepagos del servicio de celular. La máquina sólo recibe billetes de \$5, \$10 y \$20, uno a la vez. La señal “Prepago” representa cantidad ingresada expresada como un múltiplo de \$5 (por ejemplo, 010 representa \$10). La señal “Plan” representa el plan a pagar, cuyo costo es de acuerdo a la Tabla 1. Dependiendo de la cantidad de pago, hay un factor promocional según la Tabla 2 que incrementa el valor del crédito (por ejemplo al ingresar un billete de \$20, se tiene un crédito de \$40). La señal “Balance” representa el saldo a favor o en contra expresado como un múltiplo de \$5. Si Deuda.L=L es un saldo en contra. Muestre solamente la tabla de verdad de diseño.

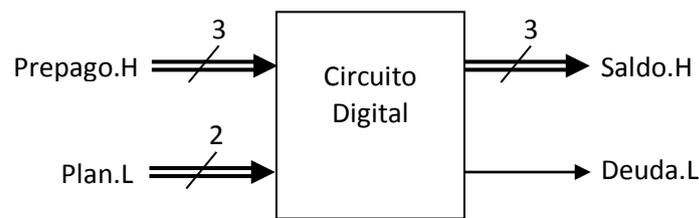


Tabla 1			Tabla 2	
Plan	Servicios	Costo (\$)	Prepago (\$)	Factor Promocional
00	Voz	5	5	1
01	Voz + SMS	10	10	1.5
11	Voz + Datos	15	20	2
11	Voz + SMS + Datos	20		

PROBLEMA # 2 (18 puntos)

Minimizar las siguientes funciones lógicas utilizando mapas de Karnaugh y expresar la función resultante en el formato SOP. (6 puntos cada literal)

a. $F_1(A,B,C,D,E) = \sum_1(0,1,2,4,5,8,10,12,16,18,20,23,24,26,31) + \sum_{\emptyset}(13,25,27,30)$

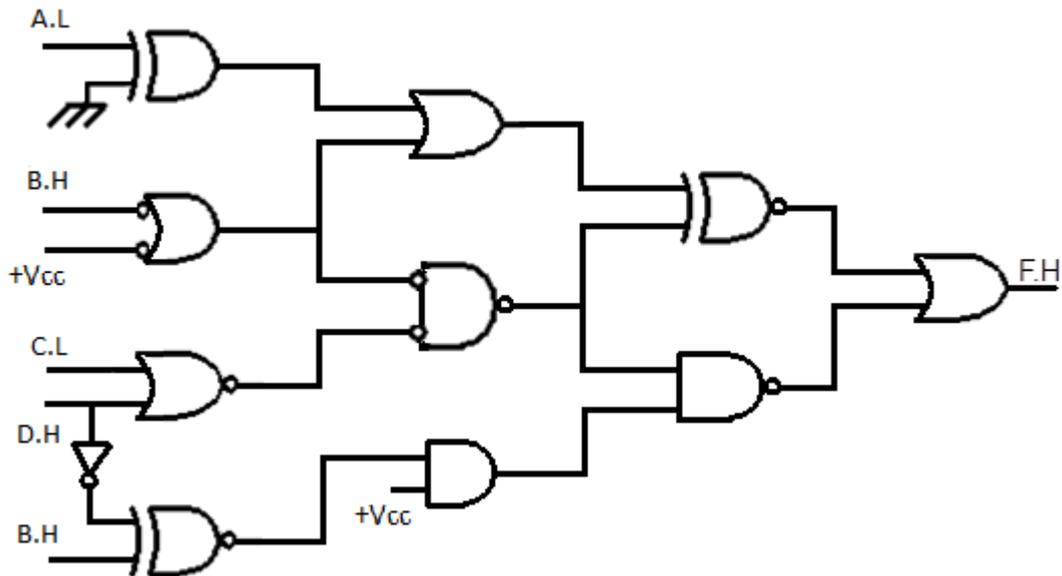
b. $F_2(A,B,C,D,E) = \prod(0,1,2,3,5,7,13,15,16,18,24,26,27,28,30,31)$

c. $F.H = \overline{\overline{Y}Z} \oplus \overline{\overline{X}Y} + \overline{\overline{(XY+Z)}(W+XY)} + \overline{\overline{XY}} + \overline{\overline{Z}}$

PROBLEMA # 3 (18 puntos)

Para el siguiente circuito:

- Encuentre la función lógica resultante F.H sin minimizar. (8 puntos)
- Usando Álgebra de Boole minimice la función F.H encontrada en el literal anterior.(6 puntos).
- Usando puertas OR de 4 entradas e inversores implemente la función minimizada F.H(4 puntos)



PROBLEMA # 4 (17 puntos)

Diseñe un circuito digital que mediante una señal de control C seleccione lo que se obtendrá en la salida Q. Un dato binario D de 4 bits es ingresado al sistema, cuando C=1, el circuito muestra en la salida el valor de D decrementado en 2 unidades, siempre y cuando D sea mayor que el número binario 'cuatro'; caso contrario mostrará su equivalente en código gray.

Cuando C=0 la información de 'D' se incrementa en uno y se presenta en Q.

Escriba el código VHDL equivalente al circuito descrito, mediante la descripción RTL.

