

ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL



Facultad de Ingeniería en Electricidad y Computación

“Diseño y simulación del control de un transformador de estado sólido de tres etapas con entrada monofásica y salida monofásica basado en un convertidor DC-DC de doble puente activo y un convertidor AC-DC multinivel de diodo anclado.”

INFORME DE MATERIA DE GRADUACIÓN

Previa a la obtención del Título de:

**INGENIERO EN ELECTRICIDAD ESPECIALIZACIÓN ELECTRONICA Y
AUTOMATIZACION INDUSTRIAL**

Presentada por:

GREGORIO ELIECER CONTRERAS CALI

CARLOS ANDRES VALLE VILLAMARIN

Guayaquil – Ecuador

2013

AGRADECIMIENTO

Le agradezco a mi Padre Dios por haberme ayudado en cada momento difícil y por medio de su hermosa palabra me guía, y a la vez me brinda una verdadera razón de vida, a mis padres Luz Alejandrina Cali Díaz y Rigoberto Eliecer Contreras Parra por haber confiado en mí, por todo el amor y el apoyo que me han brindado en el transcurso de mi vida, a mi hermana Gabriela y mi novia Pamela que están dispuestos hacer todo por mi bienestar, a todos mis amigos que han estado a mi lado en el transcurso de mis estudios, a los profesores de la FIEC y al PhD. Sixifo Falcones cuyas enseñanzas han sido claves para la elaboración del proyecto.

Gregorio Eliecer Contreras Cali.

Agradezco primero a Dios, por siempre ponerme retos en el camino y darme la capacidad de poder afrontarlos y superarlos, también por poner en mi

vida a las personas correctas, a mis padres Carlos Valle Garay y Mónica Villamarín Córdova porque me han dado incontables lecciones de esfuerzo y firmeza por medio de su ejemplo cada día y por ser los pilares de mi vida, en serio gracias no sé si algún día podré ser como Uds., a mis hermanos Mónica y David porque siempre contaré con su cariño y ellos tendrán el mío, agradezco al Profesor de la materia de graduación por darme las herramientas para completar este proyecto y culminar así una etapa más de mi vida y obtener mi título profesional. A todos de corazón ¡Gracias!

Carlos Andrés Valle Villamarín.

DEDICATORIA

Dedico este proyecto a Dios, a mi hermana, a mí novia y de manera muy especial este trabajo va dedicado para mi Abuelito Gregorio Emilio Contreras Layedra y para mis padres Luz Alejandrina Cali Díaz y Rigoberto Eliecer Contreras Parra que nunca dudaron de mí y siempre estuvieron a mi lado aconsejándome y brindándome su amor y apoyo incondicional muchas gracias los Amo con mi vida.

Gregorio Eliecer Contreras Cali.

Para ser sincero, en la vida no se hacen las cosas para los demás sino para uno mismo, esa ha sido siempre mi forma de pensar, pero si estoy seguro de algo, es que dos personas estarían orgullosas de mí en este momento y aunque no estén físicamente presentes, han motivado muchos aspectos

de mi vida, y por eso, es un honor para mí dedicar este proyecto a esas dos personas especiales, Lcdo. Ángel Gerardo Villamarín Ortiz y Lcda. Ángela Olimpia Córdova Chernes, esto va para Uds. Me hacen mucha falta. ¡Los amo!.

Carlos Andrés Valle Villamarin.

TRIBUNAL DE SUSTENTACIÓN

PhD. SIXIFO FALCONES

PROFESOR DE LA MATERIA DE GRADUACIÓN.

MSc. EFREN HERRERA

PROFESOR DELEGADO POR LA UNIDAD ACADÉMICA

DECLARACIÓN EXPRESA

La responsabilidad del contenido de este Informe, nos corresponde exclusivamente; y el patrimonio intelectual de la misma a la ESCUELA

SUPERIOR POLITECNICA DEL LITORAL

(REGLAMENTO DE GRADUACIÓN DE LA ESPOL)

GREGORIO ELIECER CONTRERAS CALI

CARLOS ANDRES VALLE VILLAMARIN

RESUMEN

En este proyecto se realiza el diseño y modelo de un transformador de estado sólido (SST). Una de las principales funciones del SST es la capacidad de integrarse a fuentes de energía alternativa, esto en caso de que la alimentación principal se desconecte, y por medio de otra fuente de energía seguir alimentando a la carga y permitir el flujo de potencia a la red, manteniendo las magnitudes en los valores establecidos y ofreciendo estabilidad al sistema ante la presencia de perturbaciones comunes en un sistema de potencia.

El SST diseñado trabaja con entrada y salida monofásica, consta de tres etapas que son: Rectificador, DAB e Inversor, se dimensiona los elementos que lo componen y se realiza el control de los parámetros eléctricos en las diferentes etapas. Para comprobar su correcto funcionamiento se realizan pruebas de: Sag & Swell, presencia de armónicos, sobrecarga, bajo factor de potencia e inyección de potencia DC en el enlace de baja.

El trabajo se lo realiza con la ayuda de las herramientas PLECS y SIMULINK, del programa MATLAB, en el cual se simula el sistema modelado.

ÍNDICE GENERAL

AGRADECIMIENTO.....	2
DEDICATORIA.....	4
TRIBUNAL DE SUSTENTACIÓN.....	6
DECLARACIÓN EXPRESA.....	7
CAPÍTULO 1.....	1
PLANTEAMIENTO DEL PROBLEMA.....	1
CAPITULO 2.....	5
FUNDAMENTO TEORICO.....	5
2.1 SISTEMA ELECTRICO DE POTENCIA.....	6
2.1.1 CENTRAL DE GENERACIÓN ELÉCTRICA.....	6
2.1.2 RED DE TRANSMISIÓN DE ENERGÍA ELÉCTRICA.....	7
2.1.3 SUBESTACIONES DE TRANSFORMACIÓN.....	8
2.1.4 REDDEDISTRIBUCIÓN DE ENERGÍA ELÉCTRICA.....	9
2.1.5 POTENCIA ELÉCTRICA.....	10
2.1.5.1 POTENCIA EN CORRIENTE CONTINUA.....	11
2.1.5.2 POTENCIA EN CORRIENTE ALTERNA.....	12
2.1.6 COMPONENTES DE LA INTENSIDAD (FASORES).....	14
2.1.6.1 POTENCIA APARENTE.....	15

2.1.6.2	POTENCIA ACTIVA.....	16
2.1.6.3	POTENCIA REACTIVA.....	17
2.1.7	FLUJO DE POTENCIA.....	18
2.1.7.1	FLUJO DE POTENCIA ACTIVA.....	19
2.1.7.2	FLUJO DE POTENCIA REACTIVA.....	19
2.1.7.3	FLUJO DE POTENCIA APARENTE.....	20
2.1.7.4	FLUJO DE POTENCIA EN LOS 4 CUADRANTES.....	20
2.1.8	CALIDAD DE LA ENERGÍA ELÉCTRICA.....	22
2.1.8.1	PROBLEMAS CAUSADOS POR EL FACTOR DE POTENCIA.....	24
2.1.8.2	PROBLEMAS CAUSADOS POR LOS SAGS Y SWELL.....	28
2.1.8.3	PROBLEMAS CAUSADOS POR LOS ARMÓNICOS.....	32
2.1.9	GENERACIÓN DISTRIBUIDA.....	34
2.2	TRANSFORMADOR DE ALTA FRECUENCIA.....	38
2.2.1	TRANSFORMADOR CONVENCIONAL.....	38
2.2.2	TRANSFORMADOR DE ALTA FRECUENCIA (HFT).....	41
2.3	TRANSFORMADORES DE ESTADO SÓLIDO (SST).....	42
2.3.1	CARACTERÍSTICAS DEL TRANSFORMADOR DE ESTADO SÓLIDO.....	43

2.3.2	TOPOLOGÍAS DEL TRANSFORMADOR DE ESTADO SÓLIDO [22]	44
2.3.3	COMPONENTES DEL TRANSFORMADOR DE ESTADO SOLIDO.	46
2.4	CONVERTIDORES MULTINIVEL.....	47
2.4.1	CONVERTIDOR MULTINIVEL CON DIODO ANCLADO (CLAMPED-DIODE CONVERTER).....	48
2.4.2	MODULACIÓN SINUSOIDAL POR ANCHO DE PULSOS (SPWM)..	52
2.4.3	CONVERTIDORES DC-DC.....	55
2.4.4	DUAL ACTIVE BRIDGE (DAB).....	57
	CAPITULO 3.....	61
	DIMENSIONAMIENTO DE LOS COMPONENTES DEL SST.....	61
3.1	DIMENSIONAMIENTO DE LOS COMPONENTES DEL RECTIFICADOR.....	64
3.1.1	DIMENSIONAMIENTO DE LOS CONMUTADORES.....	66
3.1.2	DIMENSIONAMIENTO DEL ÍNDICE DE MODULACIÓN.....	67
3.1.3	DIMENSIONAMIENTO DEL FILTRO INDUCTIVO.....	68
3.1.4	DIMENSIONAMIENTO DEL FILTRO CAPACITIVO.....	73
3.2	DIMENSIONAMIENTO DE LOS COMPONENTES DEL DAB.....	77
3.2.1	DIMENSIONAMIENTO DE LOS CONMUTADORES.....	79

3.2.2	DIMENSIONAMIENTO DEL TRANSFORMADOR DE ALTA FRECUENCIA.....	80
3.2.3	DIMENSIONAMIENTO DEL INDUCTOR.....	81
3.2.4	DIMENSIONAMIENTO DEL CAPACITOR.....	83
3.3	DIMENSIONAMIENTO DE LOS COMPONENTES DEL INVERSOR	84
3.3.1	DIMENSIONAMIENTO DE LOS CONMUTADORES.....	86
3.3.2	DIMENSIONAMIENTO DEL ÍNDICE DE MODULACIÓN.....	87
3.3.3	DIMENSIONAMIENTO DEL FILTRO INDUCTIVO.....	88
3.3.4	DIMENSIONAMIENTO DEL FILTRO CAPACITIVO.....	92
	CAPITULO 4.....	96
	MODELO MATEMÁTICO DEL SST Y DISEÑO DE CONTROLADOR POR ETAPAS.....	96
4.1	ESTRATEGIA DE CONTROL.....	97
4.1.1	DISEÑO DEL CONTROLADOR DE LA ETAPA AC-DC (RECTIFICADOR).....	97
4.1.2	DISEÑO DEL CONTROLADOR DE CORRIENTE PARA LA ETAPA AC-DC.....	99
4.1.3	DISEÑO DEL CONTROLADOR DE VOLTAJE DE LA ETAPA AC-DC.....	108
4.2	DISEÑO DEL CONTROLADOR DE LA ETAPA DC-DC (DAB).....	117

4.2.1 DISEÑO DEL CONTROLADOR DE LOS VOLTAJES DE LOS CONDENSADORES EN EL ENLACE DC DE AT (HVDC Link).....	119
4.2.2 DISEÑO DEL CONTROLADOR DE VOLTAJE DEL CONDENSADOR EN EL ENLACE DC DE BT (LVDC Link).....	125
4.3 DISEÑO DEL CONTROLADOR DE LA ETAPA DC- AC(INVERSOR).....	133
4.3.1 DISEÑO DEL CONTROLADOR DE CORRIENTE PARA LA ETAPA DC-AC.....	134
4.3.2 DISEÑO DEL CONTROLADOR DE VOLTAJE PARA LA ETAPA DC- AC.	137
CAPITULO 5.....	145
SIMULACION.....	145
5.1 DISEÑO E IMPLMETACION DEL SST.....	146
5.2 ANALISIS DE LAS SIMULACIONES DEL SST.....	148
5.2.1 SIMULACION DE UN SAG Y SWELL DEL 20% EN EL VOLTAJE DE LA RED.....	148
5.2.2 INYECCION DE POTENCIA EN EL ENLACE DE BAJA LVDC.....	157
5.2.3 CONDICION DE MAXIMA CARGA Y SOBRECARGA.....	162
5.2.4 BAJO FACTOR DE POTENCIA.....	166
5.2.5 PRESENCIA DE ARMONICOS.....	170

CONCLUSIONES

RECOMENDACIONES

ANEXOS

REFERENCIAS

ÍNDICE DE LAS FIGURAS

FIGURA 1.1. DISTRIBUCIÓN DE ENERGÍA USANDO UN TRANSFORMADO ELÉCTRICO.....	2
FIGURA 1.2. DISTRIBUCIÓN DE ENERGÍA IMPLEMENTADO UN SST.....	3
FIGURA 2.1. ESQUEMA DE TRANSPORTE Y DISTRIBUCIÓN DE LA ENERGÍA ELÉCTRICA EN UN SISTEMA DE SUMINISTRO DE ENERGÍA ELÉCTRICA. FUENTE: [4].....	9
FIGURA 2.2. COMPONENTES ACTIVA Y REACTIVA DE LA INTENSIDAD.....	15
FIGURA 2.5. SENTIDO DE REFERENCIA DE FLUJOS DE POTENCIA...	15
FIGURA 2.6. RELACIÓN ENTRE SENTIDOS Y SIGNOS DE POTENCIAS ACTIVA Y REACTIVA EN LOS 4 CUADRANTES.....	20
FIGURA 2.7. RELACIÓN ENTRE LOS VALORES DEL FACTOR DE POTENCIA Y DE LA CORRIENTE NOMINAL EN UN SISTEMA.....	24
FIGURA 2.8 CAÍDA DE TENSIÓN O SAG CON DURACIÓN DE 0.5 – 3600 CICLOS (1 MINUTO). FUENTE: [12].....	28
FIGURA 2.9 AUMENTO DE TENSIÓN O SWELL CON DURACIÓN DE 0.5 – 3600 CICLOS (1 MINUTO). FUENTE: [12].....	29
FIGURA 2.10 FORMA DE ONDA DE UNA SEÑAL DE CORRIENTE ARMÓNICA.FUENTE:[12].....	31

FIGURA 2.11 DIAGRAMA DE TRANSFORMADOR ELÉCTRICO CONVENCIONAL.....	36
FIGURA 2.12. TOPOLOGÍAS DE UN TRANSFORMADOR DE ESTADO SÓLIDO.....	41
FIGURA 2.13. DIAGRAMA DE CIRCUITO DE UN CONVERTIDOR DE 4 NIVELES CON DIODO ANCLADO (CLAMPED-DIODE).....	44
FIGURA 2.14. SEÑALES DE TENSIÓN DEL CONVERTIDOR DIODO ANCLADO DE 4 NIVELES.....	46
FIGURA 2.15. MODULACIÓN SINUSOIDAL POR VARIACIÓN DE ANCHO DE PULSOS.....	48
FIGURA 2.15. MODULACIÓN SINUSOIDAL POR VARIACIÓN DE ANCHO DE PULSOS.....	51
FIGURA 2.17. DIAGRAMA DE UN CONVERTIDOR “DUAL ACTIVE BRIDGE”.....	53
FIGURA 2.18. SEÑALES DE VOLTAJE DEL DAB CON MODULACIÓN POR DESPLAZAMIENTO DE FASE (PSM).....	54
FIGURA 3.1. DIAGRAMAS DE BLOQUE DEL SST.....	55
FIGURA 3.2. ESQUEMÁTICO DEL SST.....	57
FIGURA 3.3. ESQUEMA DEL RECTIFICADOR.....	58
FIGURA 3.4. DIMENSIONAMIENTO DEL FILTRO INDUCTIVO.....	63

FIGURA 3.5. ÁREA DEL VOLTAJE DEL INDUCTOR (A) VOLTAJE CON LA INTEGRAL (B) ACERCAMIENTO.....	65
FIGURA 3.6. DIMENSIONAMIENTO DEL FILTRO CAPACITIVO.....	68
FIGURA 3.7. CORRIENTES EN CADA NIVEL DEL CONVERTIDOR.....	69
FIGURA 3.8. VOLTAJE HVDC DE CADA BLOQUE CON SU RIZADO RESPECTIVO.....	71
FIGURA 3.10. ESQUEMA DEL BLOQUE DAB PARA CALCULAR EL FILTRO LVDC.....	77
FIGURA 3.11. ESQUEMA DEL BLOQUE INVERSOR.....	79
FIGURA 3.12. DIMENSIONAMIENTO DEL FILTRO INDUCTIVO PARA EL INVERSOR.....	82
FIGURA 3.13. ÁREA DEL VOLTAJE DEL INDUCTOR (A) VOLTAJE CON LA INTEGRAL (B) ACERCAMIENTO.....	83
FIGURA 3.14. BLOQUE INVERSOR CONECTADO A UNA CARGA Z_o	87
FIGURA 3.15. (A) VOLTAJE DE LA FASE (B) VOLTAJE DE LA FASE B..	88
FIGURA 4.1. ESQUEMA DEL CONTROLADOR PARA LA ETAPA AC-DC DEL SST, SEGÚN LA ESTRATEGIA DE CONTROL.....	92
FIGURA 4.2. DIAGRAMA DEL CIRCUITO DE LA ETAPA RECTIFICADORA DEL SST.....	93

FIGURA 4.3. RESPUESTA DE FRECUENCIA DEL SISTEMA PARA LA PLANTA DE CORRIENTE DE LA ETAPA AC-DC.....	96
FIGURA 4.4. RESPUESTA DE FRECUENCIA DEL SISTEMA PARA LA PLANTA DE CORRIENTE DE LA ETAPA AC-DC, INCLUYENDO LA GANANCIA DEL CONTROLADOR CON VALOR DE $K_C = 1$	99
FIGURA 4.5. RESPUESTA DE FRECUENCIA DEL SISTEMA PARA LA PLANTA DE CORRIENTE DE LA ETAPA AC-DC, INCLUYENDO LA GANANCIA DEL CONTROLADOR.....	101
FIGURA 4.6. DIAGRAMA DE CAPACITANCIA EQUIVALENTE Y POTENCIAS EN EL ENLACE DC DE ALTA TENSIÓN.....	102
FIGURA 4.7. RESPUESTA DE FRECUENCIA DEL SISTEMA PARA LA PLANTA DE VOLTAJE EN EL ENLACE DC DE LA ETAPA AC-DC.....	105
FIGURA 4.7. RESPUESTA DE FRECUENCIA DEL SISTEMA PARA LA PLANTA DE VOLTAJE EN EL ENLACE DC DE LA ETAPA AC-DC, INCLUYENDO LA GANANCIA DEL CONTROLADOR.....	107
FIGURA 4.8. DIAGRAMA DEL CONTROLADOR EN CASCADA PARA LA ETAPA AC-DC DEL SST.....	108
FIGURA 4.9. SEÑALES DE VOLTAJES Y CORRIENTE DE LA ETAPA AC-DC DEL SST.....	109
FIGURA 4.10. ESQUEMA DEL CONTROLADOR PARA LA ETAPA DC-DC DEL SST, SEGÚN LA ESTRATEGIA DE CONTROL.....	111

FIGURA 4.11. DIAGRAMA PARA LOS DAB 1 Y 3 EN LA ETAPA DC-DC DEL SST.....	112
FIGURA 4.12. POTENCIAS EN ENLACE DC DE ALTA TENSIÓN.....	114
FIGURA 4.13. RESPUESTA DE FRECUENCIA DEL SISTEMA DE LOS DAB 1 Y 3, INCLUYENDO LA GANANCIA DEL CONTROLADOR.....	116
FIGURA 4.14. DIAGRAMA DEL CONTROLADOR PARA LOS DAB 1 Y 3 DE LA ETAPA DC-DC.....	117
FIGURA 4.15. DIAGRAMA PARA EL DAB 2 EN LA ETAPA DC-DC DEL SST.....	118
FIGURA 4.16. POTENCIAS EN ENLACE DC DE BAJA TENSIÓN.....	119
FIGURA 4.17. RESPUESTA DE FRECUENCIA DEL SISTEMA DEL DAB 2 EN LA ETAPA DC-DC, INCLUYENDO LA GANANCIA DEL CONTROLADOR.....	121
FIGURA 4.18. DIAGRAMA DEL CONTROLADOR PARA EL DAB 2 DE LA ETAPA DC-DC.....	122
FIGURA 4.19. GRÁFICAS DE LAS SEÑALES DE VOLTAJE EN LOS CONDENSADORES DE LOS ENLACES DC DE ALTA Y BAJA TENSIÓN.....	123
FIGURA 4.20. ESQUEMA DEL CONTROLADOR DE LA ETAPA DC-AC DEL SST.....	124

FIGURA 4.21. DIAGRAMA DEL CIRCUITO DE LA ETAPA DC-AC.....	125
FIGURA 4.22. RESPUESTA DE FRECUENCIA DEL SISTEMA PARA LA PLANTA DE CORRIENTE DE LA ETAPA DC-AC DEL SST, INCLUYENDO LA GANANCIA DEL CONTROLADOR.....	128
FIGURA 4.23. DIAGRAMA DEL CIRCUITO PARA LA PLANTA DE VOLTAJE DE LA ETAPA DC-AC DEL STT.....	129
FIGURA 4.24. DISEÑO DEL CONTROLADOR CON POLO RESONANTE PARA LA PLANTA DE VOLTAJE DE LA ETAPA DC-AC, UTILIZANDO LA HERRAMIENTA SISOTOOL DE MATLAB.....	132
FIGURA 4.25. RESPUESTA DE FRECUENCIA DEL SISTEMA PARA LA PLANTA DE VOLTAJE DE LA ETAPA DC-AC, INCLUYENDO LA GANANCIA DEL CONTROLADOR CON POLO RESONANTE.....	133
FIGURA 4.26. DIAGRAMA DEL CONTROLADOR PARA LA ETAPA DC-AC DEL SST.....	134
FIGURA 4.27. GRÁFICAS DE LAS SEÑALES DE VOLTAJE, VOLTAJE DEL CONVERTIDOR, VOLTAJE DE SALIDA, LA SEÑAL MODULADORA Y LAS SEÑALES DE CORRIENTE EN LA ETAPA DC-AC DEL SST.....	135
FIGURA 5.1. SST IMPLEMENTADO EN SIMULINK.....	138
FIGURA 5.2. DISEÑO PARA SIMULAR UN SAG O SWELL EN EL VOLTAJE DE LA RED.....	140

FIGURA 5.3. VOLTAJE CONVERTIDOR Y DE LA RED, CORRIENTE IL_HVDC Y VOLTAJES HVDC.....	141
FIGURA 5.4. VOLTAJES DE SALIDA DEL INVERSOR, VOLTAJE DEL CONVERTIDOR, CORRIENTES DE SALIDA DEL INVERSOR Y VOLTAJE LVDC.....	142
FIGURA 5.5. POTENCIA DE ENTRADA Y SALIDA, FP DE ENTRADA Y SALIDA.....	143
FIGURA 5.6. VOLTAJE CONVERTIDOR Y DE LA RED, CORRIENTE IL_HVDC Y VOLTAJES HVDC.....	145
FIGURA 5.7. VOLTAJES DE SALIDA DEL INVERSOR, VOLTAJE DEL CONVERTIDOR, CORRIENTES DE SALIDA DEL INVERSOR Y VOLTAJE LVDC.....	146
FIGURA 5.8. POTENCIA DE ENTRADA Y SALIDA, FP DE ENTRADA Y SALIDA.....	147
FIGURA 5.9. INYECCIÓN DE POTENCIA EN EL ENLACE LVDC.....	148
FIGURA 5.10. VOLTAJE CONVERTIDOR Y DE LA RED, CORRIENTE IL_HVDC Y VOLTAJES HVDC.....	149
FIGURA 5.11. VOLTAJES DE SALIDA DEL INVERSOR, VOLTAJE DEL CONVERTIDOR, CORRIENTES DE SALIDA DEL INVERSOR Y VOLTAJE LVDC.....	150

FIGURA 5.12. POTENCIA DE ENTRADA - SALIDA, FP DE ENTRADA – SALIDA Y POTENCIA DC.....	151
FIGURA 5.13. CIRCUITO A CARGA NOMINAL Y SOBRECARGA.....	152
FIGURA 5.14. VOLTAJE CONVERTIDOR Y DE LA RED, CORRIENTE IL_HVDC Y VOLTAJES HVDC.....	153
FIGURA 5.15. VOLTAJES DE SALIDA DEL INVERSOR, VOLTAJE DEL CONVERTIDOR, CORRIENTES DE SALIDA DEL INVERSOR Y VOLTAJE LVDC.....	154
FIGURA 5.16. POTENCIA DE ENTRADA - SALIDA, FP DE ENTRADA – SALIDA Y POTENCIA DC.....	155
FIGURA 5.17. CONEXIÓN DE UNA CARGA R-L.....	156
FIGURA 5.18. VOLTAJE CONVERTIDOR Y DE LA RED, CORRIENTE IL_HVDC Y VOLTAJES HVDC.....	157
FIGURA 5.19. VOLTAJES DE SALIDA DEL INVERSOR, VOLTAJE DEL CONVERTIDOR, CORRIENTES DE SALIDA DEL INVERSOR Y VOLTAJE LVDC.....	158
FIGURA 5.20. POTENCIA DE ENTRADA - SALIDA, FP DE ENTRADA – SALIDA Y POTENCIA DC.....	160
FIGURA 5.21. SIMULACIÓN DE ARMÓNICOS EN LA SALIDA DEL INVERSOR.....	161

FIGURA 5.22. VOLTAJE CONVERTIDOR Y DE LA RED, CORRIENTE IL_HVDC Y VOLTAJES HVDC.....	162
FIGURA 5.23. VOLTAJES DE SALIDA DEL INVERSOR, VOLTAJE DEL CONVERTIDOR, CORRIENTES DE SALIDA DEL INVERSOR Y VOLTAJE LVDC.....	163

INDICE DE LAS TABLAS

TABLA 3.1 ESPECIFICACIONES DEL RECTIFICADOR.....	56
TABLA 3.2 ESPECIFICACIONES DEL RECTIFICADOR.....	59
TABLA 3.3 CAPACITORES DEL ENLACE DE ALTA.....	70
TABLA 3.4 ESPECIFICACIONES PARA EL DAB.....	73
TABLA 3.5 INDUCTORES A USAR EN EL DAB.....	77
TABLA 3.5 VALOR DEL CAPACITOR DEL ENLACE DE BAJA.....	78
TABLA 3.6 ESPECIFICACIONES DEL BLOQUE INVERSOR.....	80
TABLA 3.7 INDUCTORES DEL BLOQUE INVERSOR.....	85
TABLA 3.8 CAPACITORES DEL BLOQUE INVERSOR.....	87
TABLA 4.1 GANANCIAS PARA LOS DIFERENTES TIPOS DE CONTROLADORES UTILIZANDO EL MÉTODO DE APROXIMACIÓN DEL FACTOR K.....	95
TABLA 4.2. SELECCIÓN DE TIPO DE CONTROLADOR SEGÚN REQUERIMIENTO DE FASE.....	97

ABREVIATURAS

AC	Corriente Alterna
DC	Corriente Alterna
DAB	Dual Active Bridge
Fp	Factor de Potencia
HFT	Transformador de Alta Frecuencia
HVDC	Alto Voltaje DC
IGBT	Transistor Bipolar de Compuerta Aislada
KVA	Kilo-Volta-Amperios
LVDC	Bajo Voltaje DC
P	Potencia Activa
PLL	Phase-Locked Loop
PWM	Modulación de Ancho de Pulso
Q	Potencia Reactiva
RMS	Valor Eficáz
S	Potencia Aparente
SEP	Sistema Eléctrico de Potencia
SPWM	Modulación de Ancho de Pulso Sinusoidal
SST	Transformador de Estado Sólido

SIMBOLOGÍAS

\emptyset	phi
θ	Theta, ángulo de modulación
\emptyset_{boost}	Fase inyectada al controlador
\emptyset_{sis}	Fase del Sistema
C_{HVDC}	Capacitor en el lado <i>HVDC</i>
C_{LVDC}	Capacitor en el lado <i>LVDC</i>
C_{VO}	Capacitor en el lado de la carga
f_s	Frecuencia de switcheo
$G_{pi_rectificador}$	Ganancia de planta de corriente en el lado <i>HVDC</i>
$G_{ci_rectificador}$	Ganancia de control de corriente en el lado <i>HVDC</i>
$G_{pv_rectificador}$	Ganancia de planta de voltaje en el lado <i>HVDC</i>
$G_{cv_rectificador}$	Ganancia de control de voltaje en el lado <i>HVDC</i>
G_{pv_DAB}	Ganancia de planta de voltaje en el <i>DAB</i>
G_{cv_DAB}	Ganancia de control de voltaje en el <i>DAB</i>
$G_{pi_inversor}$	Ganancia de planta de corriente en el lado de la carga
$G_{pv_inversor}$	Ganancia de planta de voltaje en el lado de la carga
$G_{ci_inversor}$	Ganancia de control de corriente en el lado de la carga
$G_{cv_inversor}$	Ganancia de control de voltaje en el lado de la carga
I_l^{pk}	Corriente pico del inductor
L_{HVDC}	Inductor en el lado <i>HVDC</i>
L_{DAB}	Inductor del <i>DAB</i>
L_o	Inductor en el lado de la carga

m_a	Índice de modulación
n_1	Numero de vueltas del devanado primario del <i>HFT</i>
n_2	Numero de vueltas del devanado secundario del <i>HFT</i>
n	Relación de vueltas del transformador <i>HFT</i>
P_{oDAB}	Potencia de salida del <i>DAB</i>
P_i	Potencia de entrada
P_o	Potencia de salida
P_{DAB}	Potencia del <i>DAB</i>
P_{DC}	Potencia <i>DC</i>
P_{AC}	Potencia <i>AC</i>
R_{Li}	Resistencia del Inductor
R_o	Carga Resistiva
S_{max}	Potencia aparente máxima
T_s	Periodo de switcheo
V_l	Voltaje del inductor
V_{cap}	Voltaje del capacitor
V_{DC}	Voltaje <i>DC</i>
$V_{gridpico}$	Voltaje de la red pico
V_i	Voltaje de entrada
V_o	Voltaje de salida
V_{oDAB}	Voltaje de salida del <i>DAB</i>
w_g	Frecuencia de la red

INTRODUCCIÓN

En la actualidad el suministro continuo de energía, es un factor de gran importancia para la empresa distribuidora del servicio eléctrico y los consumidores del mismo, debido al incremento de requerimientos en el sistema eléctrico y el avance tecnológico, da la oportunidad de introducir nuevos equipos con mayores funcionalidades para satisfacer los requerimientos de la carga en cuanto a capacidad y calidad.

Para obtener una adecuada distribución de energía ante el incremento de demanda en el servicio eléctrico se propone diseñar el transformador de estado sólido o SST, que es un dispositivo electrónico que permite realizar la principal función de un transformador eléctrico tradicional, además permite el control de los niveles de voltaje, la interacción con otras fuentes de energía alternativa y reducción del espacio físico gracias a que trabaja a alta frecuencia. Para escoger su topología, dimensionamiento de los componentes, diseño del controlador y simulación del comportamiento del dispositivo dentro de la red se usara como base la herramienta de SIMULINK de MATLAB junto con la librería del software PLECS.

El objetivo general del presente proyecto es desarrollar un modelo de un transformador de estado sólido de tres etapas que puede ser utilizado en estudios de redes de distribución dentro del concepto de Redes Inteligentes.

Los Objetivos específicos son:

- Dimensionar los componentes básicos de los convertidores que constituyen el SST en base a especificaciones de potencia, voltaje y porcentaje de rizado.
- Establecer los parámetros necesarios para el controlador y diseñar el control de cada uno de los convertidores de las etapas del SST.
- Verificar mediante simulaciones que el SST diseñado cumple con las especificaciones establecidas en el diseño de los convertidores y el control.

Cabe mencionar que en el proceso de simulación para simplificar el diseño se utilizará componentes ideales, donde se desprecian pérdidas eléctricas que ocurren en etapas de switcheo y transformación. No se procederá a la implementación física debido al elevado costo de los componentes y el enfoque principal del proyecto es entregar un diseño de SST que cumpla con los requerimientos antes mencionados.

CAPÍTULO 1

PLANTEAMIENTO DEL PROBLEMA

La gran demanda del consumo eléctrico y el avance en los mercados mundiales, han ocasionado problemas en la calidad de energía generando muchas pérdidas de tiempo y dinero. Los sectores industriales, comerciales, telecomunicaciones, domésticos, etc., se han vuelto débiles debido a desperfectos ocasionados por la mala calidad de energía, produciendo considerables pérdidas económicas en sus equipos electrónicos industriales, convencionales y domésticos.

La energía eléctrica antes de llegar a los consumidores debe pasar por las etapas de generación, transmisión y distribución. El elemento principal para llevar a cabo estos procesos es el transformador eléctrico, este dispositivo sirve para aumentar o disminuir niveles de tensión o de corriente, con un alto nivel de eficiencia [1].

La mayoría de los problemas son ocasionados en la parte de distribución en donde el transformador eléctrico no permite: integrarse a fuentes de energía alternativa, monitorear cargas y flujo de potencia bidireccional. En la Fig. 1.1 se muestra el papel principal del transformador eléctrico.

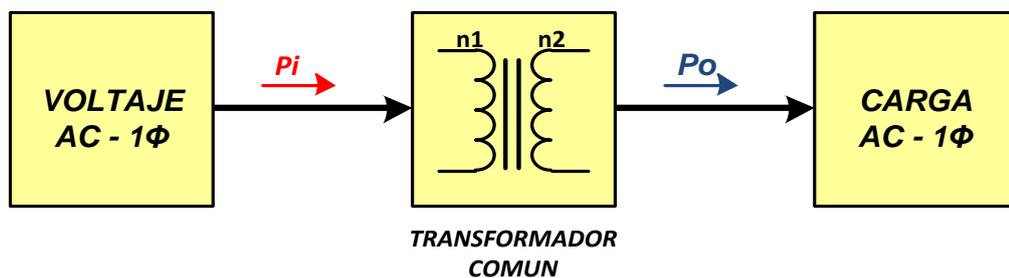


Figura 1.1. Distribución de energía usando un transformador eléctrico.

En consecuencia a esto es necesario conocer los problemas más frecuentes que afectan el rendimiento de los equipos que se utilizan en los sectores industriales, en nuestro hogar, o comerciales, entre los más comunes tenemos:

- Picos de voltaje.
- Bajas de voltaje.
- Sobre-Voltajes.
- Apagones.
- Distorsión Armónica.

Los problemas citados anteriormente constituyen a la pérdida de energía y exceso de consumo eléctrico que sufren los sectores industriales. [2]

Lo que se propone es utilizar la red eléctrica inteligente donde para mejorar la calidad y capacidad del suministro de energía eléctrica se diseña el transformador de estado sólido o SST, que es un dispositivo electrónico que permite realizar la principal función de un transformador eléctrico tradicional, además permite el control de los niveles de voltaje, la interacción con otras fuentes de energía alternativa y reducción del espacio físico gracias a que trabaja a alta frecuencia ver Fig. 1.2. [3]

Para escoger su topología, dimensionamiento de los componentes, diseño del controlador y simulación del comportamiento del dispositivo dentro de la red se usara como base la herramienta de SIMULINK de MATLAB junto con la librería del software PLECS.

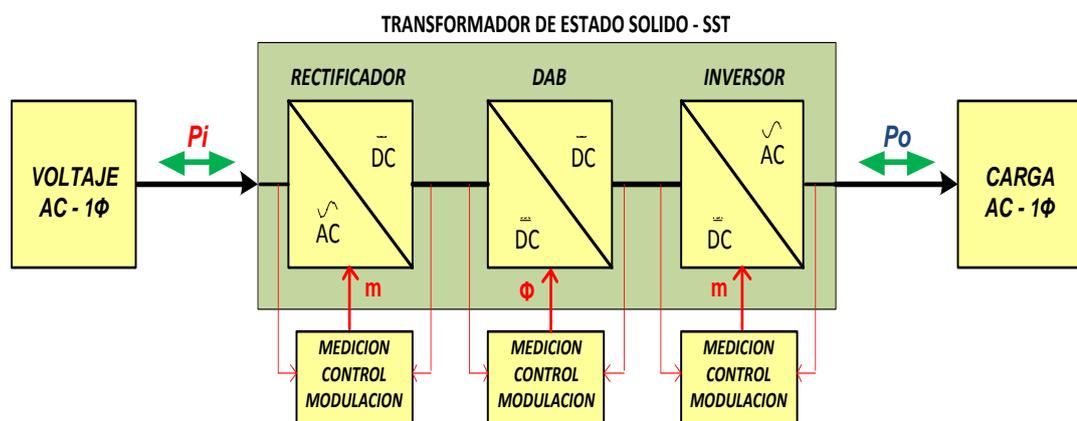


Figura 1.2. Distribución de energía implementado un SST.

El SST aquí diseñado consta de tres etapas: Rectificador cuya configuración es de diodo anclado de 4 niveles, DAB e Inversor de Fase Partida. Debido al alto costo de los componentes del SST no se realiza ninguna implementación física, además el presente proyecto ha sido limitado a la simulación del SST mediante switches ideales para que el diseño sea más sencillo y fácil de interpretar.

CAPÍTULO 2

FUNDAMENTO TEÓRICO

En este capítulo se abarcarán los aspectos teóricos en los cuales se fundamenta el proyecto. Los temas incluidos serán los que guarden una relación importante con la aplicación y funciones del SST, uno de esos aspectos es la calidad de la energía, ya que el diseño e implementación del SST ayuda a compensar varios problemas que conllevan al deterioro de la energía eléctrica suministrada con anomalías como son el bajo factor de potencia, variaciones de voltaje o la presencia de armónicos en la red. Otro aspecto importante a mencionar en el capítulo es la generación distribuida, ya que el SST puede ser implementado en un sistema de generación eléctrica distribuida. Además se explicarán conceptos en los cuales se fundamenta la construcción del SST, como el transformador de alta frecuencia, que es un elemento constitutivo esencial del SST y los convertidores multinivel, que representan un desarrollo importante en el control de circuitos de potencia, se explicará su principio de funcionamiento y sus ventajas.

2.1 SISTEMA ELÉCTRICO DE POTENCIA

En la actualidad, la energía eléctrica es, sin duda, el principal motor que impulsa las actividades en cualquier país permitiendo su desarrollo.

Un sistema eléctrico de potencia (SEP) o sistema de suministro eléctrico, es el conjunto de centrales generadoras, de líneas de transmisión interconectadas mediante centros de transformación (subestaciones) y redes de distribución esenciales para el suministro de energía eléctrica. Este conjunto está dotado de mecanismos de control, seguridad y protección para garantizar la calidad del servicio acorde a la demanda de los usuarios, [4].

Un sistema eléctrico de potencia (SEP) o sistema de suministro eléctrico está conformado básicamente por:

2.1.1 CENTRAL DE GENERACIÓN ELÉCTRICA

Es una instalación que utiliza una fuente de energía primaria para hacer girar una turbina que, a su vez, hace girar un alternador, generando así electricidad. Debido a que la electricidad, no puede ser almacenada y debe consumirse en el momento en que se produce, se obliga a disponer de

capacidades de producción con potencias elevadas para adaptarse a la demanda, [4].

Dependiendo de su fuente primaria de energía se pueden clasificar en centrales hidroeléctricas, termoeléctricas, nucleares, etc. En un régimen normal de operación, todas las unidades generadoras del sistema funcionan en sincronismo, es decir, mantienen ángulos de cargas constantes. Los voltajes de generación varían de 2.4 a 24 [Kv], dependiendo del tipo de central, [5].

2.1.2 RED DE TRANSMISIÓN DE ENERGÍA ELÉCTRICA

Es la parte del sistema de suministro eléctrico constituida por los elementos necesarios para llevar hasta las estaciones de transformación y a través de grandes distancias la energía eléctrica generada en las centrales eléctricas, [6].

Para ello, los niveles de energía eléctrica producidos deben ser transformados, elevándose su nivel de tensión. Esto se hace considerando que para un determinado nivel de potencia a transmitir, al elevar la tensión se reduce la corriente que circulará, reduciéndose las pérdidas por Efecto Joule. De esta manera, una red de transmisión emplea usualmente voltajes del

orden de 220 [Kv] y superiores, denominados alta tensión, de 400 o de 500 [Kv], [7].

2.1.3 SUBESTACIONES DE TRANSFORMACIÓN

Es una instalación destinada a modificar y establecer los niveles de tensión de una infraestructura eléctrica, para facilitar el transporte y distribución de la energía eléctrica.

A su vez se pueden dividir en subestaciones eléctricas elevadoras, situadas en las inmediaciones de las centrales generadoras de energía eléctrica, cuya función es elevar el nivel de tensión, hasta 138, 220 o incluso 400 [Kv], antes de entregar la energía a la red de transporte. Las subestaciones eléctricas reductoras, reducen el nivel de tensión hasta valores que oscilan, habitualmente entre 13,8 y 69 [Kv] y entregan la energía a la red de distribución. Posteriormente, los centros de transformación reducen los niveles de tensión hasta valores comerciales (baja tensión) aptos para el consumo doméstico e industrial, típicamente 400 [V], [4], [6].

2.1.4 RED DE DISTRIBUCIÓN DE ENERGÍA ELÉCTRICA

Es la parte del sistema de suministro eléctrico cuya función es el suministro de energía desde la subestación de distribución hasta los usuarios finales (medidor del cliente). La distribución de la energía eléctrica se realiza en dos etapas.

La primera está constituida por la red de reparto, que reparte la energía desde las subestaciones de transformación, hasta las estaciones transformadoras de distribución. Las tensiones utilizadas están entre 25 y 132 [Kv], [7].

La segunda etapa la constituye la red de distribución propiamente dicha, con tensiones de funcionamiento de 3 a 30 [Kv]. Esta red une las estaciones transformadoras de distribución con los centros de transformación, que son la última etapa del suministro en media tensión, ya que las tensiones a la salida de estos centros son de baja tensión (125/220 ó 220/380 [V]), [7].

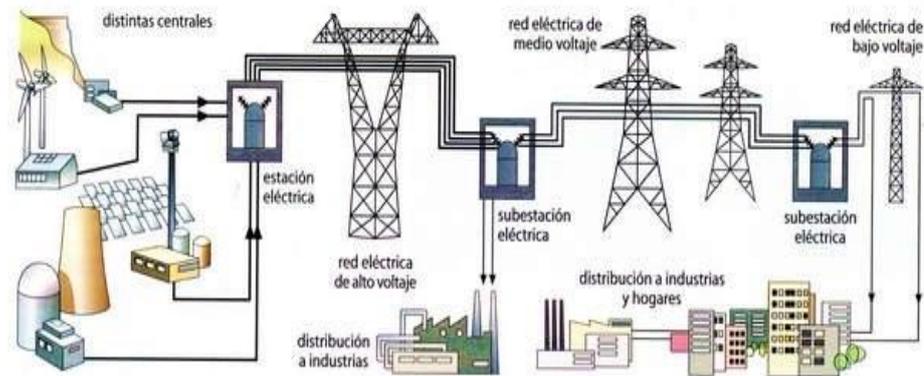


Figura 2.1. Esquema de transporte y distribución de la energía eléctrica en un sistema de suministro de energía eléctrica. Fuente: [4].

Analizando todas las etapas del sistema de suministro de energía eléctrica, de acuerdo a sus tensiones de operación, se puede decir que el SST implementado en este proyecto, se encuentra en el nivel de distribución, ya que se encuentra conectado a una tensión de entrada de 13.8 [Kv] y entrega una tensión de salida de 220/110 [V].

2.1.5 POTENCIA ELÉCTRICA

La potencia eléctrica se define como la cantidad de trabajo realizado por una corriente eléctrica.

2.1.5.1 POTENCIA EN CORRIENTE CONTINUA

Cuando se trata de corriente continua (DC) la potencia eléctrica desarrollada en un cierto instante por un dispositivo de dos terminales es el producto de la diferencia de potencial entre dichos terminales y la intensidad de corriente que pasa a través del dispositivo, [8]. Esto es

$$P = V \cdot I \quad (2.1)$$

donde I es el valor instantáneo de la corriente y V es el valor instantáneo del voltaje. Si I se expresa en amperios y V en voltios, P estará expresada en vatios. Igual definición se aplica cuando se consideran valores promedio para corriente, voltaje y potencia.

Cuando el dispositivo es una resistencia de valor R o se puede calcular la resistencia equivalente del dispositivo, la potencia descrita en la ecuación (2.1) también puede calcularse como:

$$P = I^2 \cdot R = \frac{V^2}{R}. \quad (2.2)$$

2.1.5.2 POTENCIA EN CORRIENTE ALTERNA

Cuando se trata de corriente alterna (AC) sinusoidal, el promedio de potencia eléctrica desarrollada por un dispositivo de dos terminales es una función de los valores eficaces o valores cuadráticos medios (RMS), de la diferencia de potencial entre los terminales y de la intensidad de corriente que pasa a través del dispositivo, [8].

En el caso de un receptor de carácter inductivo (caso más común) al que se aplica una tensión $v(t)$ de pulsación ω y valor de pico V_0 resulta:

$$v(t) = V_0 \sin(\omega t) \quad (2.3)$$

esto provocará una corriente $i(t)$ retrasada un ángulo ϕ respecto de la tensión aplicada:

$$i(t) = I_0 \sin(\omega t - \phi) \quad (2.4)$$

la potencia instantánea vendrá dada como el producto de las expresiones (2.3) y (2.4):

$$p(t) = V_o \cdot I_o \cdot \sin(\omega t) \cdot \sin(\omega t - \varphi) \quad (2.5)$$

utilizando relaciones trigonométricas, la expresión (2.5) puede transformarse en la siguiente:

$$p(t) = V_o I_o \frac{\cos(\varphi) - \cos(2\omega t - \varphi)}{2} \quad (2.6)$$

sustituyendo los valores pico por los valores eficaces en la expresión (2.6) se obtiene:

$$p(t) = V \cdot I \cos(\varphi) - V \cdot I \cos(2\omega t - \varphi) \quad (2.7)$$

se obtiene así para la potencia un valor constante, $V \cdot I \cos(\varphi)$ y otro variable en el tiempo, $V \cdot I \cos(2\omega t - \varphi)$.

Al primer valor se le denomina potencia activa y al segundo potencia fluctuante que se da debido a la presencia de capacitancias e inductancias en los circuitos.

2.1.6 COMPONENTES DE LA INTENSIDAD (FASORES)

Consideremos un circuito de corriente alterna (AC) en el que la corriente y la tensión tienen un desfase ϕ . Se define componente activa de la intensidad, I_a a la componente de ésta que está en fase con la tensión, y componente reactiva, I_r , a la que está en cuadratura con ella [8], como se puede observar en la figura 2.2 a continuación.

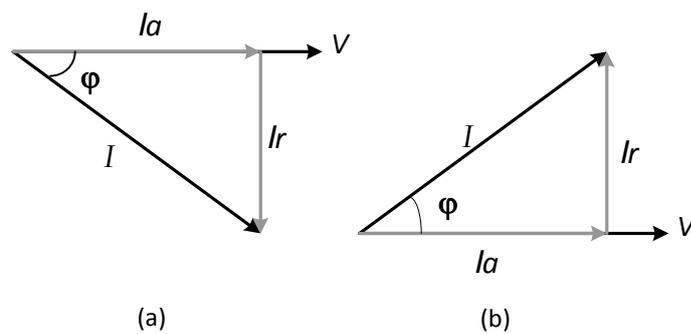


Figura 2.2. Componentes activa y reactiva de la intensidad: (a) en atraso, (b) en adelanto.

Entonces los valores de las componentes activa y reactiva de la corriente serán:

$$I_a = I \cos \phi \quad (2.8)$$

$$I_r = I \sin \varphi \quad (2.9)$$

el producto de la intensidad, I y las de sus componentes activa, I_a y reactiva, I_r por la tensión, V ; da como resultado las potencias aparente (S), activa (P) y reactiva (Q), respectivamente:

$$S = V \cdot I \quad (2.10)$$

$$P = V \cdot I \cos \varphi \quad (2.11)$$

$$Q = V \cdot I \sin \varphi \quad (2.12)$$

2.1.6.1 POTENCIA APARENTE

La potencia aparente (también conocida como potencia compleja) en un circuito eléctrico de corriente alterna es la suma de la energía que disipa dicho circuito en cierto tiempo en forma de calor o trabajo y la energía utilizada para la formación de los campos eléctricos y magnéticos de sus componentes.

Esta potencia no es la realmente consumida, al menos que el valor del factor de potencia sea la unidad

($\cos \varphi = 1$), y señala que la red de alimentación de un circuito no sólo ha de satisfacer la energía consumida por los elementos resistivos, sino que también ha de contarse con la que van a "almacenar" bobinas y condensadores, [8]. Se la designa con la letra S y se mide en voltamperios (VA).

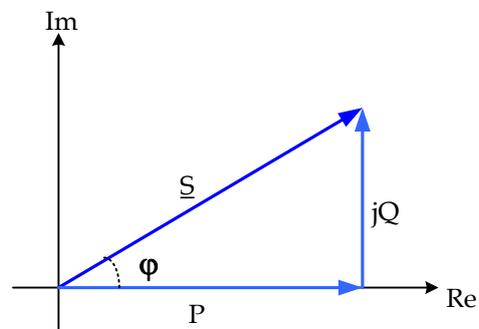


Figura 2.3. Relación entre las potencias activa, reactiva y aparente de un circuito eléctrico.

2.1.6.2 POTENCIA ACTIVA

Es la potencia que representa la capacidad de un circuito para realizar un proceso de transformación de la energía eléctrica en trabajo. Esta potencia es, por lo tanto, la realmente consumida por los circuitos. Cuando

se habla de demanda eléctrica, es esta potencia la que se utiliza para determinar dicha demanda [8].

Se designa con la letra P y se mide en vatios (W). De acuerdo con su expresión, la ley de Ohm y el triángulo de impedancias:

$$P = V \cdot I \cos \varphi = I^2 \cdot Z \cos \varphi = I^2 \cdot R \quad (2.13)$$

el resultado en la expresión (2.13) indica que la potencia activa únicamente se presenta debido a los elementos resistivos del circuito, [9].

2.1.6.3 POTENCIA REACTIVA

Esta potencia no tiene tampoco el carácter realmente de ser consumida y sólo aparecerá cuando existan bobinas o condensadores en los circuitos. La potencia reactiva tiene un valor medio nulo, por lo que no produce trabajo útil. Se mide en voltamperios reactivos (VAR) y se designa con la letra Q ,[8].

$$Q = V \cdot I \sin \varphi = I^2 \cdot Z \sin \varphi = I^2 \cdot X \quad (2.14)$$

El resultado en la expresión (2.14) indica que la potencia reactiva se debe a los elementos reactivos del circuito, [9].

2.1.7 FLUJO DE POTENCIA

El concepto principal es que existe un solo tipo de potencia activa y un solo tipo de potencia reactiva que pueden fluir en dos sentidos ya sea desde la generación hacia la carga o viceversa. Siempre será necesario identificar quienes son las fuentes de potencia, qué puntos son las cargas y qué sentido de flujo de referencia se utiliza, o sea, de esta forma se determina el tipo de convención sea consumidora o generadora, [9].

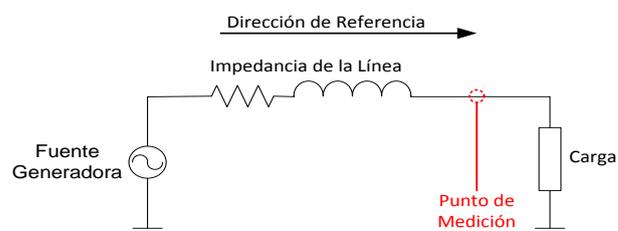


Figura 2.4. Esquema Fuente-Impedancia de línea-Carga de un SEP elemental.

Finalmente los signos de las potencias activas y reactivas quedarán asignados según como se correspondan con la dirección de referencia [11], como se muestra en la figura 2.5.

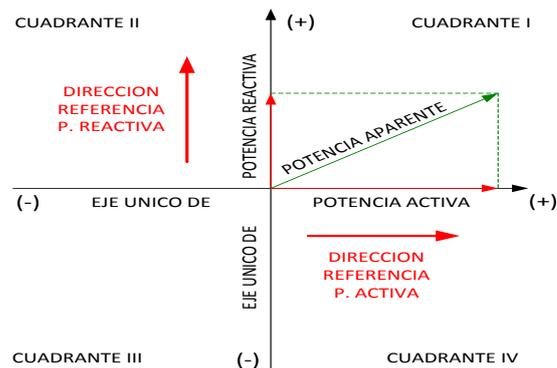


Figura 2.5. Sentido de referencia de flujos de potencia.

2.1.7.1 FLUJO DE POTENCIA ACTIVA

Cuando la potencia activa es suministrada de la fuente hacia la carga, esta es positiva, si la potencia es recibida por la fuente, esta es negativa, [10].

2.1.7.2 FLUJO DE POTENCIA REACTIVA

La dirección de referencia del flujo de potencia reactiva es equivalente al de la activa, o sea, desde la generación hacia la carga. La potencia en este sentido

corresponde a reactiva inductiva, presentando sobre los medidores de potencia reactiva valores positivos. Sin embargo, si el flujo de potencia es opuesto al de referencia, se lo conoce como reactiva capacitiva, es decir, que los bancos de capacitores están entregando flujo de potencia reactiva hacia la red o hacia la fuente, [10].

2.1.7.3 FLUJO DE POTENCIA APARENTE

La potencia aparente es de naturaleza compleja, conocida generalmente por su módulo. Sin embargo es un fasor de potencia, compuesto por la potencia activa, por la potencia reactiva en forma ortogonal, [10].

$$\bar{S} = S * (\cos \varphi - j \sin \varphi) \quad (2.15)$$

$$\bar{S} = P + jQ \quad (2.16)$$

2.1.7.4 FLUJO DE POTENCIA EN LOS 4 CUADRANTES

Ya con los sentidos de referencia antes definidos para las potencias activa y reactiva, se puede analizar el comportamiento para cada cuadrante:

Primer Cuadrante (I)

La potencia activa (positiva) es suministrada a la carga y la potencia reactiva, inductiva, es también suministrada a la carga, [11].

Segundo Cuadrante (II)

La potencia activa (negativa) es recibida por la fuente y la potencia reactiva, inductiva, es también suministrada a la carga, [11].

Tercer Cuadrante (III)

La potencia activa (negativa) es recibida por la fuente y la potencia reactiva, capacitiva, es también recibida por la fuente (generada por la carga), [11].

Cuarto Cuadrante (IV)

La potencia activa (positiva) es suministrada a la carga y la potencia reactiva, capacitiva, es recibida por la fuente (generada por la carga), [11].

En la figura 2.6 se visualiza la relación entre los cuatro cuadrantes y los signos de las potencias activas y reactivas.

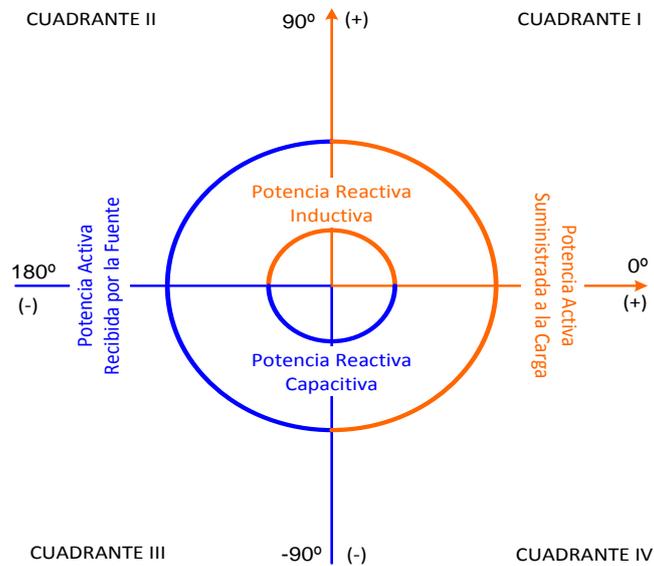


Figura 2.6. Relación entre sentidos y signos de potencias activa y reactiva en los 4 cuadrantes.

Analizando en forma angular y haciendo uso de referencia angular cero al eje indicado, vemos que la potencia reactiva inductiva comprende un rango angular de 0 a $+180^\circ$ (corriente precede a la tensión) y que la potencia reactiva capacitiva comprende el rango de 0° a -180° (corriente sucede a la tensión).

2.1.8 CALIDAD DE LA ENERGÍA ELÉCTRICA

Podemos definir a la calidad de la energía eléctrica como una ausencia de interrupciones, sobre tensiones y deformaciones

producidas por armónicas en la red y variaciones de voltaje RMS suministrado al usuario; esto referido a la estabilidad del voltaje, la frecuencia y la continuidad del servicio eléctrico.

Dentro del concepto de calidad de energía, la alteración en la “forma de onda” tiene lugar en los propios procesos de generación, transporte y distribución, así como en la utilización de determinados receptores que generan perturbaciones; siendo estos factores inevitables, pero que sí se pueden minimizar.

Los efectos asociados a problemas de calidad de la energía son [14]:

- Incremento en las pérdidas de energía.
- Daños a los equipos, la producción, a la economía y la competitividad empresarial
- Incremento del costo y del consumo de la energía eléctrica, al disminuir su eficiencia.

2.1.8.1 PROBLEMAS CAUSADOS POR EL FACTOR DE POTENCIA

Operar con un bajo factor de potencia, además del impacto en costos de la energía, tiene también otras implicaciones de igual o mayor importancia, como la relación con los equipos de transformación de la planta y con el uso eficiente de las máquinas y otros equipos que funcionen con corriente eléctrica, [13].

La mayoría de los equipos eléctricos; motores, transformadores, lámparas fluorescentes, hornos de inducción, etc., consumen tanto potencia activa (kW), que es la potencia que el equipo convierte en trabajo útil, como potencia reactiva (kVAr), que proporciona el flujo magnético necesario para el funcionamiento del equipo, pero no se convierte en trabajo útil, [14].

Por lo tanto, la potencia total aparente que consume un equipo, está formada por estas dos componentes.

El factor de potencia ($\cos \varphi$) se define como el coseno del ángulo existente entre la potencia activa (P) y la

potencia aparente total (S). Se obtiene dividiendo la potencia activa para la potencia aparente.

$$\text{F.P.} = \cos \varphi = \frac{P}{S} = \frac{W}{VA} \quad (2.17)$$

El factor de potencia puede también ser expresado como una función de las potencias activa y reactiva:

$$S^2 = P^2 + Q^2 \quad (2.18)$$

sustituyendo tenemos que el factor de potencia (F.P.) será:

$$\text{F.P.} = \frac{P}{\sqrt{P^2 + Q^2}} \quad (2.19)$$

Efectos causados por un valor bajo del Factor de Potencia en la carga.

Para una potencia consumida constante, con factor de potencia bajo, la potencia aparente será más alta y así también, más alta la cantidad de corriente en la red.

Con un Factor de Potencia igual a 0.5, la cantidad de la corriente en la carga, será dos veces la corriente útil (nominal).

Para una potencia constante, la cantidad de corriente en la red, se incrementará en la medida que el factor de potencia disminuya. Esto significa que los transformadores y cables de distribución de una instalación eléctrica industrial estarán sobrecargados y que las pérdidas en ellos se incrementarán [12].

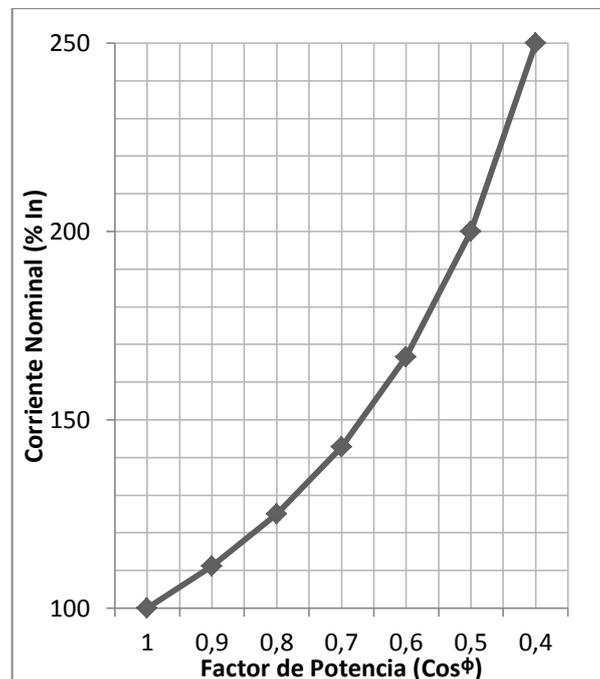


Figura 2.7. Relación entre los valores del factor de potencia y de la corriente nominal en un sistema.

Ya se analizó la influencia que el factor de potencia tiene sobre el valor de la corriente demandada en un sistema. Este punto en el que aumenta la corriente ocasionará muchas desventajas para el usuario industrial como:

Un aumento de las pérdidas por efecto joule, las cuales son una función del cuadrado de la corriente, en:

- Los cables, entre el medidor y el usuario.
- Los bobinados en los transformadores de la subestación.
- Los dispositivos de operación y protección.

Un aumento en la caída de tensión, dando como resultado un insuficiente suministro de potencia a las cargas; estas cargas sufren una reducción en su potencia de salida. Esta caída de tensión afecta a:

- Los bobinados de transformadores y motores.
- Los cables de alimentación.
- Los sistemas de protección y control.

Para un cable dado, las pérdidas son proporcionales al cuadrado de la corriente que circula por él. Para justificar la corrección del factor de potencia de un valor inicial $\cos \varphi_1$ a un valor final $\cos \varphi_2$, las pérdidas $I^2 \cdot R$ expresadas en watts, pueden ser evaluadas por un factor.

$$K = \left[1 - \left(\frac{\cos \varphi_1}{\cos \varphi_2} \right)^2 \right] * 100 \quad (2.20)$$

Las instalaciones eléctricas no pueden ser usadas a toda su capacidad, porque esto puede repercutir en altos costos de depreciación en los equipos.

2.1.8.2 PROBLEMAS CAUSADOS POR LOS SAGS Y SWELL.

De acuerdo a la norma IEC 61000-4-11 para Voltages Dips and Short Interruptions, cada tipo de variación puede ser designada como instantánea, momentánea o temporal según su duración [13].

Los VTCD (Variaciones de Tensión de Corta Duración) tienen su origen en condiciones de falla, la energización

de grandes cargas que requieren elevadas corrientes de arranque, o conexiones inestables en los cables de potencia. Dependiendo de la localización de la falla y las condiciones del sistema, la falla puede causar:

- Caídas de Tensión (SAGS).
- Aumento de Tensión (SWELLS).
- Interrupción o pérdida completa de Tensión.

La condición de falla puede estar cerca o lejos del punto de interés. El impacto sobre la duración de la tensión durante la condición de falla es de corta duración, hasta que el equipo de protección opere para aclarar la falla, [13].

La duración de una VTCD se subdivide en tres categorías:

- Instantáneas (0.5 – 30 ciclos).
- Momentáneas (30 ciclos – 3 segundos).
- Temporales (3 segundos – 1 minuto).

Se considera que estas duraciones, corresponden al tiempo de operación de un equipo de protección típico,

así como a la duración recomendada por la norma IEC para Caídas e interrupciones cortas de Tensión.

Caídas de Tensión (SAGS o DIPS)

Son también conocidas como valles o depresiones, consisten en una reducción entre 0,1 y 0,9 p.u. en el valor R.M.S. de la tensión o corriente con una duración de 0,5 ciclo a un minuto [12].

Las depresiones de tensión son normalmente asociadas a fallas del sistema, a la energización de grandes cargas, al arranque de motores de elevada potencia y a la energización de transformadores de potencia.

Los efectos nocivos de las depresiones de tensión dependen de su duración y de su profundidad, estando relacionados con la desconexión de equipos de cómputo, PLC's, contactores, entre otros dispositivos. También presentan efectos sobre la velocidad de los motores.

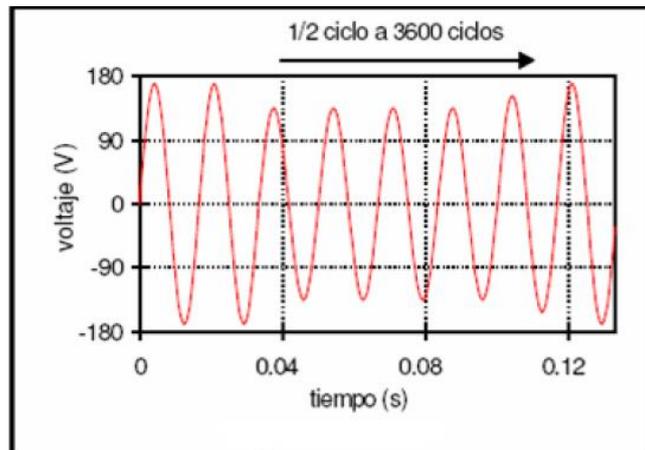


Figura 2.8. Caída de Tensión o SAG con duración de 0.5 – 3600 ciclos (1 minuto). Fuente: [12]

Aumentos de Tensión (SWELLS)

Una cresta (Swell) se define como un incremento del valor R.M.S. de la tensión o la corriente entre 1,1 y 1,8 p.u. con una duración desde 0,5 ciclo a un minuto [12].

Como en el caso de las depresiones, las crestas son asociadas a fallas en el sistema aunque no son tan comunes como las depresiones. Un caso típico es la elevación temporal de la tensión en las fases no falladas durante una falla línea a tierra. También pueden ser causadas por la desconexión de grandes cargas o la energización de grandes bancos de capacitores.

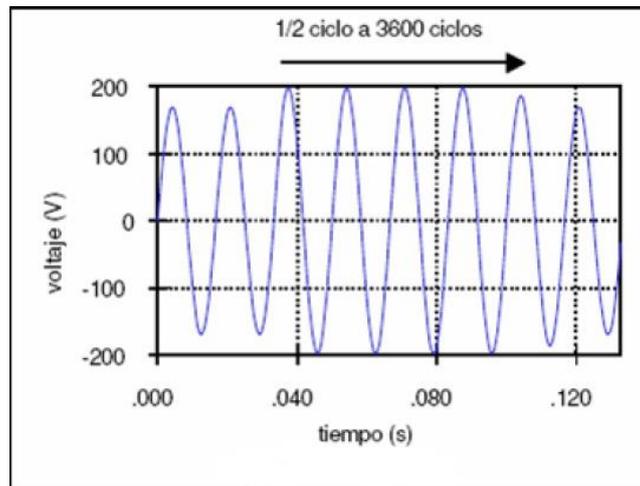


Figura 2.9. Aumento de Tensión o SWELL con duración de 0.5 – 3600 ciclos (1 minuto). Fuente: [12]

2.1.8.3 PROBLEMAS CAUSADOS POR LOS ARMÓNICOS.

Los armónicos son señales de tensión o corriente sinusoidales cuya frecuencia es un múltiplo entero de la frecuencia fundamental del sistema la cual, para el caso de nuestro país es 60 Hz. Las formas de onda distorsionadas son descompuestas, de acuerdo con Fourier, en la suma de una componente fundamental más las componentes armónicas.

La distorsión armónica se origina, fundamentalmente, por la característica tensión–corriente no lineal de las

cargas en los sistemas de potencia. El nivel de distorsión armónica se describe por el espectro total armónico mediante las magnitudes y el ángulo de fase de cada componente individual. Es común, además, utilizar un criterio denominado distorsión total armónica (THD) como una medida de la distorsión.

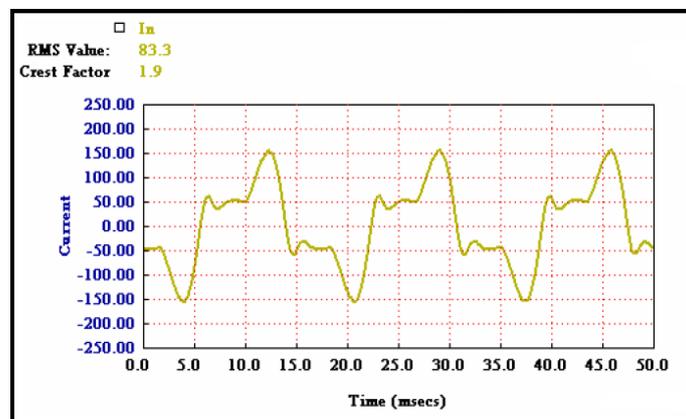


Figura 2.10. Forma de Onda de una Señal de Corriente Armónica. Fuente:[12]

Dentro de los efectos nocivos que presentan los armónicos, se pueden citar los siguientes, [12]:

- Pueden causar errores adicionales en las lecturas de los medidores de electricidad, tipo disco de inducción.
- Provocan la disminución del factor de potencia.

- Están asociados con el calentamiento de condensadores.
- Provocan calentamiento adicional debido al incremento de las pérdidas en transformadores y máquinas.
- Causan sobrecargas en transformadores, máquinas y cables de los sistemas eléctricos.
- Los armónicos de tensión pueden provocar disturbios en los sistemas electrónicos. Por ejemplo, afectan el normal desempeño de los tiristores.

2.1.9 GENERACIÓN DISTRIBUIDA

El término “Generación Distribuida” se lo puede definir como un conjunto de sistemas de generación eléctrica o de almacenamiento de energía eléctrica a pequeña escala, conectados directamente en el nivel de distribución de un sistema de suministro de energía eléctrica o instalados lo más cercano al centro de carga, con la opción de interactuar (comprar o vender) con la red eléctrica y, en algunos casos, considerando la máxima eficiencia energética. Generalmente la Generación Distribuida se encuentra asociada con fuentes de

energía alternativa o renovable, y es mayormente implementada en lugares donde no llega el sistema de suministro de energía eléctrica.

Rango de la Generación Distribuida

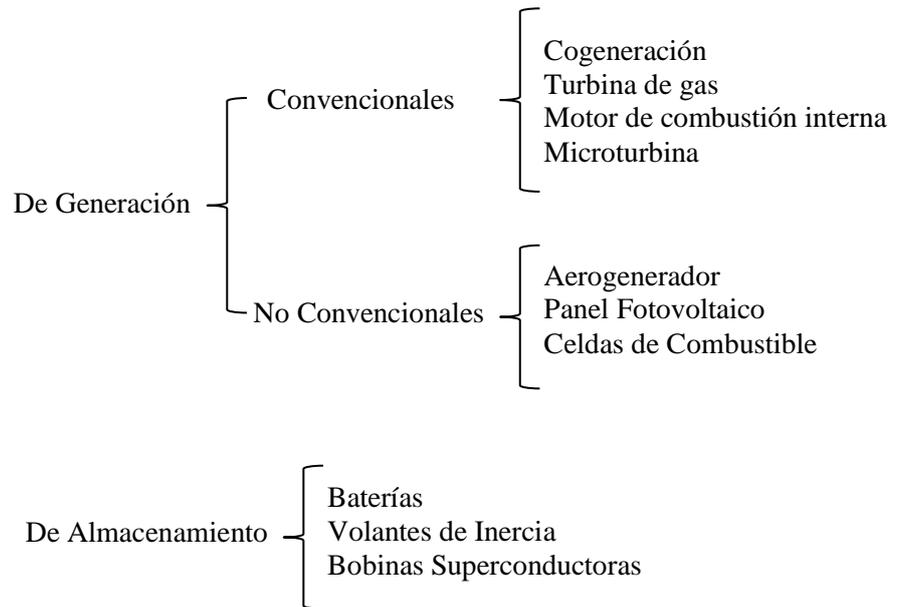
En cuanto al rango en capacidad instalada de la Generación Distribuida, ésta varía aún más que la propia definición, pues es bastante subjetivo el criterio para calificar a sus instalaciones como “relativamente más pequeñas a las centrales de generación”. En la literatura se manejan diferentes rangos: menores a 500 kilowatts (kW); mayores a 1,000 y menores a 5,000 kW; menores a 20,000 kW; menores a 100,000 kW; e inclusive de tan sólo unos cuantos kW, por ejemplo 3 kW [15].

No obstante lo anterior y con el afán de establecer una capacidad de acuerdo con las características de generación eléctrica, se puede decir que, en lo que respecta a tecnologías disponibles, la capacidad de los sistemas de Generación Distribuida varía de cientos de kW hasta diez mil kW.

Tecnologías de generación distribuida

El éxito de la difusión y fomento de la GD radica en la existencia de tecnologías que permiten, para potencias pequeñas, generar energía eléctrica en forma eficiente, confiable y de calidad.

Estas tecnologías se pueden dividir en las de generación y las de almacenamiento, que se presentan a continuación [16]:



Beneficios de la generación distribuida para el usuario:

- Aumento en la calidad de la energía.
- Reducción del número de interrupciones.
- Uso eficiente de la energía.
- Menor costo de la energía (en ambos casos, es decir, cuando se utilizan los vapores de desecho, o por el costo de la energía eléctrica en horas pico).
- Uso de energías renovables.
- Disminución de emisiones contaminantes.

Beneficios de la generación distribuida para el suministrador:

- Reducción de pérdidas en transmisión y distribución.
- Abasto en zonas remotas.
- Libera capacidad del sistema.
- Proporciona mayor control de energía reactiva.
- Mayor regulación de tensión.
- Menor saturación.
- Reducción del índice de fallas.

2.2 TRANSFORMADOR DE ALTA FRECUENCIA

2.2.1 TRANSFORMADOR CONVENCIONAL

Los transformadores eléctricos han sido uno de los inventos más relevantes de la tecnología eléctrica. Sin la existencia de los transformadores, sería imposible la distribución de la energía eléctrica tal y como la conocemos hoy en día [18].

El transformador básico es un dispositivo eléctrico construido con dos bobinados acoplados magnéticamente entre sí, pero eléctricamente aislados, de tal forma que al paso de una corriente eléctrica por la primera bobina (devanado primario) provoca una inducción magnética que provoca una fuerza contra electromotriz (f.e.m.) en la segunda bobina (devanado

secundario) y provocando con este principio físico lo que se viene a llamar una transferencia de potencia entre circuitos que tienen la misma frecuencia y usualmente con cambios en los valores de tensiones y corrientes [17].

Principio de funcionamiento [19]

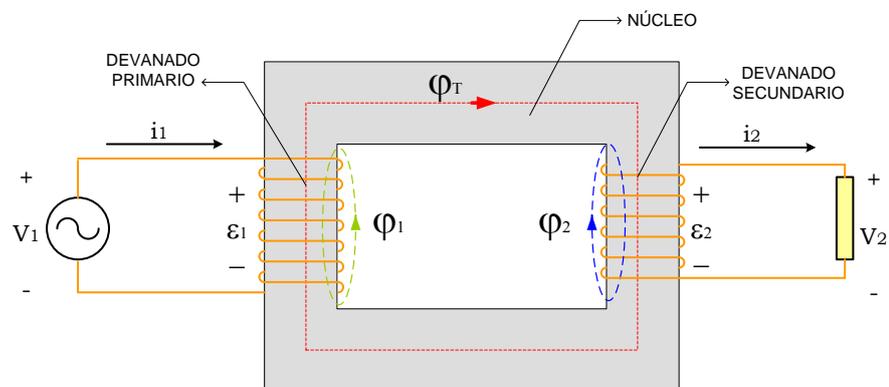


Figura 2.11. Diagrama de Transformador Eléctrico Convencional.

El flujo electromagnético total en el núcleo:

$$\varphi_T = \varphi_1 + \varphi_2 \quad (2.21)$$

La fuerza electromotriz inducida (f.e.m.) en los devanados del primario y secundario del transformador de acuerdo a la Ley de Faraday son:

$$\varepsilon_1 = N_1 \cdot \frac{d\phi_T}{dt} \quad (2.22)$$

$$\varepsilon_2 = N_2 \cdot \frac{d\phi_T}{dt} \quad (2.23)$$

dividiendo (2.22) para (2.23) se obtiene:

$$\frac{\varepsilon_1}{\varepsilon_2} = \frac{N_1}{N_2} \quad (2.24)$$

como no se consideran perdidas en los devanados primario y secundario, aplicando la ley de Kirchhoff a los mismos se tiene que $V_1 = \varepsilon_1$ y $V_2 = \varepsilon_2$. Por lo tanto:

$$\frac{V_1}{V_2} = \frac{\varepsilon_1}{\varepsilon_2} = \frac{N_1}{N_2} \quad (2.25)$$

por el principio de transferencia de potencia, la potencia suministrada en los terminales de alimentación es igual a la potencia en los terminales de salida, ya que no se consideran perdidas en el núcleo o en los devanados del transformador, entonces:

$$S_1 = S_2 \quad (2.26)$$

$$V_1 \cdot i_1 = V_2 \cdot i_2 \quad (2.27)$$

Por lo tanto se tendrá lo siguiente, que es la relación de transformación del transformador:

$$\frac{V_1}{V_2} = \frac{i_2}{i_1} = \frac{N_1}{N_2} V_1 \cdot i_1 = V_2 \cdot i_2 \quad (2.28)$$

2.2.2 TRANSFORMADOR DE ALTA FRECUENCIA (HFT)

Los transformadores de alta frecuencia, también conocidos como transformadores de pulsos, son transformadores especiales con respuesta rápida a diferencia de un transformador convencional.

Su rápida respuesta se debe a la baja autoinducción del material con el que se construye su núcleo que necesariamente tiene que trabajar en la zona recta de la curva de magnetización (BH) con lo cual su inercia a los cambios de señal entrante se disminuye y adicionalmente debe tener una permeabilidad magnética elevada, generalmente son construidos con ferrita (Hierro-alfa). A diferencia de un transformador de corriente habitual que funciona con corriente alterna de 50 ó 60 Hz. El HFT está destinado a funcionar en régimen de pulsos en la

entrada, siendo formas de onda que difieren bastante de la señal sinusoidal, con frecuencias superiores a los 1000 Hz.

Su principal aplicación es transferir pulsos de mando sobre elementos de control de potencia como SCR, TRIAC, IGBT, etc. logrando un aislamiento galvánico entre la etapa de mando de bajo voltaje y una ruidosa etapa de potencia [20].

2.3 TRANSFORMADORES DE ESTADO SÓLIDO (SST)

El término transformador de estado sólido (SST) es un término un poco equivocado, ya que no es un transformador en el sentido tradicional. Una definición más apropiada sería describirlo como un conjunto de componentes semiconductores de alta potencia, transformadores de alta frecuencia convencionales y sus respectivos circuitos de control. Este se utiliza para proporcionar un alto nivel de confiabilidad en el control para redes de distribución de energía, incorporando también una cierta capacidad de comunicación al sistema.

2.3.1 CARACTERÍSTICAS DEL TRANSFORMADOR DE ESTADO SÓLIDO

El transformador de estado sólido (SST) puede incrementar o reducir los niveles de voltaje AC al igual que la del transformador tradicional, pero adicionalmente ofrece una serie de ventajas importantes. Estas incluyen:

- Permitir el flujo bidireccional de la energía eléctrica.
- Puede ser conectado directamente a la red de distribución.
- Puede ser conectado a una fuente DC o una fuente de energía alternativa como generadores fotovoltaicos o eólicos favoreciendo el incremento de generación distribuida en sectores alejados a la red.
- La entrada o salida de corriente alterna (AC) o continua (DC).
- Cambiar activamente las características de potencia, tales como los niveles de tensión y frecuencia.
- Mejorar la calidad de la energía (compensación de energía reactiva y filtrado de armónicos).

- Reducir en gran medida el tamaño físico y el peso de los componentes individuales de transformadores con potencias equivalentes.

2.3.2 TOPOLOGÍAS DEL TRANSFORMADOR DE ESTADO SÓLIDO [22]

En la figura 2.12 a continuación, se muestran 4 distintas topologías con las que se puede implementar un SST para obtener un flujo de potencia bidireccional.

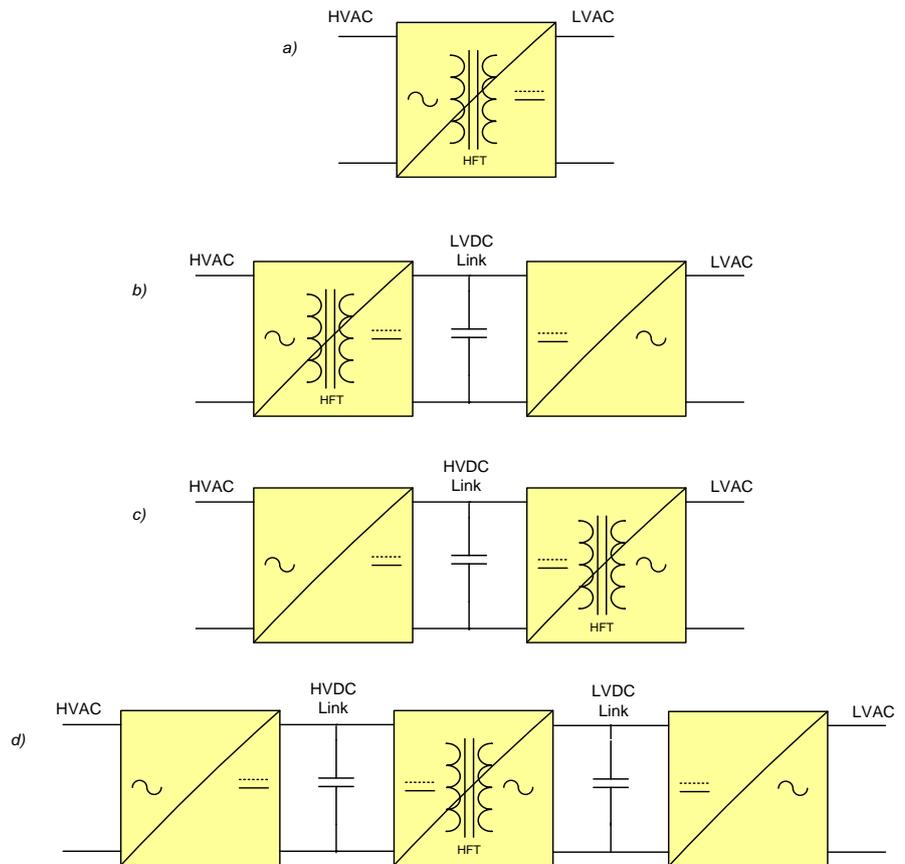


Figura 2.12. Topologías de un Transformador de Estado Sólido.

En la figura 2.12 corresponden las topologías:

- a) Transformador de estado sólido de una etapa.
- b) Transformador de estado sólido de dos etapas con enlace DC de Baja tensión.
- c) Transformador de estado sólido de dos etapas con enlace DC de Alta tensión.
- d) Transformador de estado sólido de tres etapas con enlace DC de Baja y Alta tensión.

2.3.3 COMPONENTES DEL TRANSFORMADOR DE ESTADO SÓLIDO

El SST está compuesto por varios elementos que componen la electrónica de potencia, los cuales serán divididos en diferentes bloques de acuerdo a la función que cumplen.

El primer bloque del SST posee como entrada el voltaje proveniente de la red y está constituido por un convertidor AC-DC o DC-AC, según sea el caso que se transfiera potencia a la red o viceversa. Este convertidor constará de cuatro niveles con los cuales se obtendrá la conversión de la señal dependiendo de la dirección del flujo de potencia. El siguiente elemento que consta en el SST, será el filtro capacitivo que se denominará como capacitor de alto voltaje DC (HVDC, por sus siglas en inglés), el cual será encargado de filtrar la variación del voltaje que se obtenga a la salida del primer bloque.

El segundo bloque del SST recibe como entrada la señal del voltaje DC del HVDC y pasa al Dual Active Bridge (DAB) que es un convertidor DC-DC encargado de transformar el nivel de alto voltaje a bajo voltaje por medio de un transformador de alta frecuencia. Luego del DAB se tiene un filtro capacitivo al cual se

denominará capacitor de bajo voltaje DC (LVDC, por sus siglas en ingles), el cual es el encargado de filtrar el voltaje de salida del DAB. En este lado del SST se tiene una señal DC de bajo voltaje la cual servirá de interface para alimentar a las cargas DC y como entrada para los almacenadores de energía o fuentes de energía alternativa.

El siguiente bloque del SST constituye un convertidor DC-AC, el cual recibe como entrada la señal de voltaje DC que proviene del LVDC y la transforma en una señal AC para alimentar a las cargas eléctricas.

2.4 CONVERTIDORES MULTINIVEL

Los Convertidores Multinivel presentan un amplio conjunto de semiconductores de potencia y fuentes de tensión basadas en condensadores. Con un adecuado control de la conmutación de los interruptores es posible generar tensiones de salida elevadas y con formas de onda escalonadas, considerando que los interruptores se cierran y abren en tiempos diferentes, dependiendo del número de interruptores de potencia, la tensión en la salida crece sumando las tensiones parciales en los condensadores, mientras que los

semiconductores sólo soportan los niveles de tensión de entrada [23].

2.4.1 CONVERTIDOR MULTINIVEL CON DIODO ANCLADO (CLAMPED- DIODE CONVERTER)

Su función principal es sintetizar una onda sinusoidal a partir de varios niveles de tensión, normalmente obtenida de condensadores que funcionan como fuentes DC. Los condensadores utilizados se conectan en serie para dividir la tensión y de esta manera, los dispositivos de potencia operan con una tensión menor entre terminales.

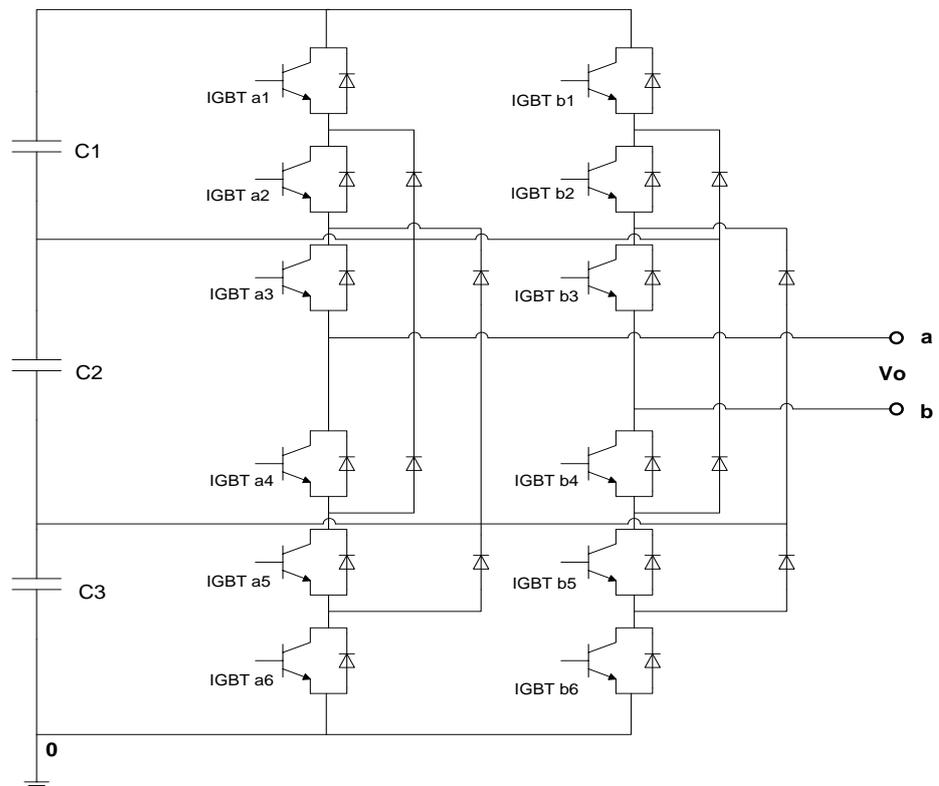


Figura 2.13. Diagrama de circuito de un convertidor de 4 niveles con diodo anclado (Clamped-Diode).

En esta configuración la tensión en el bus de continua se divide en n niveles, y el número de condensadores sería $(n-1)$, donde la tensión DC total en el bus se divide con un adecuado control en la conmutación, en tensiones parciales iguales para cada condensador existente en el bus de continua.

Basándose en el número de niveles del convertidor, en cada ramal se van a requerir $2(n-1)$ interruptores de potencia y $2(n-2)$

diodos fijadores. Los diodos conectados en el circuito tienen como función anclar (clamp) las tensiones de bloqueo de los interruptores a una fracción de la tensión en el bus de continua [25].

El circuito de la figura 2.13 se puede analizar considerando el punto de salida a y el nodo de referencia en el bus de continua 0. La tensión de fase V_a puede tomar 4 niveles de tensión diferente: $+V_{DC}$, $+2/3V_{DC}$, $+1/3V_{DC}$ y $0V$ por cada fase. La tensión de salida V_o está formado por la fase positiva a y la fase negativa b, por lo que cada fase constituye un semiciclo de la señal sinusoidal.

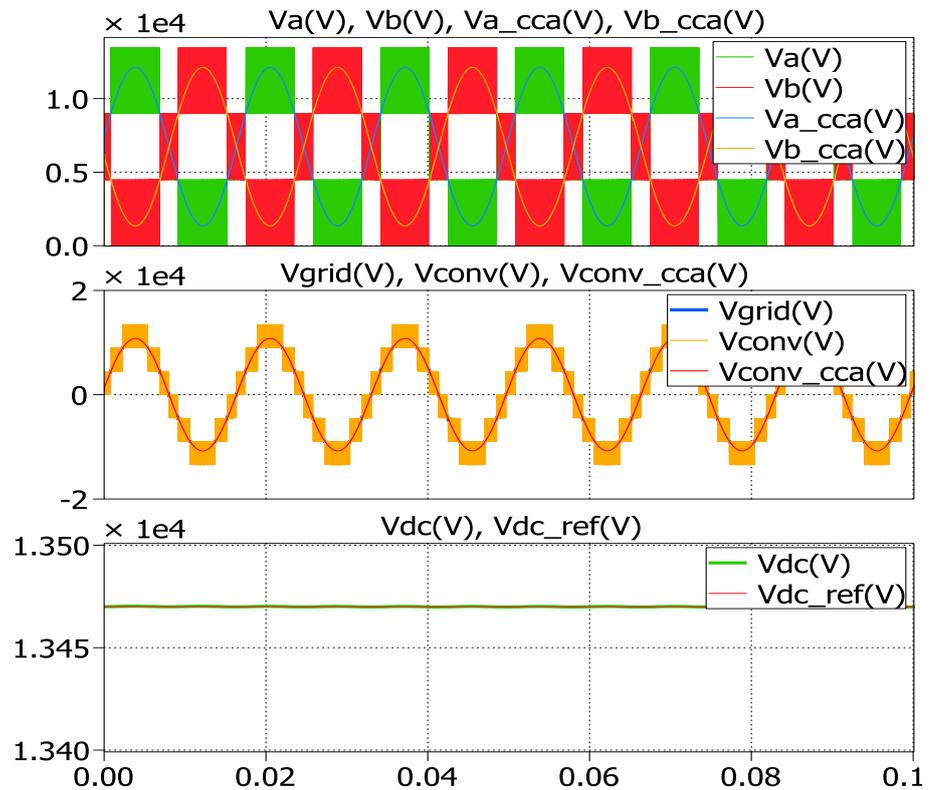


Figura 2.14. Señales de tensión del convertidor diodo anclado de 4 niveles.

Las ventajas de la topología de diodo anclado son [25]:

- El voltaje de bloqueo de los interruptores es el voltaje del condensador en el bus de continua $V_c/(n-1)$ en el caso de n niveles.
- El número de condensadores es pequeño en comparación con otras topologías.
- No requiere transformadores intermedios.

- La eficiencia en la transferencia de potencia es alta.
- A medida que el número de niveles incrementa, el contenido armónico se reducirá.

Por otro lado, las desventajas del diodo anclado son [25]:

- Debido a las altas frecuencias de conmutación, son necesarios diodos de rápida recuperación.
- Es necesario que las tensiones parciales en los condensadores se mantengan equilibradas en cualquier punto de trabajo, por lo que el control del convertidor se complica. Dicho equilibrio, se dificulta conforme al aumento de niveles, incluso puede ser imposible en algunas condiciones de operación.

2.4.2 MODULACIÓN SINUSOIDAL POR ANCHO DE PULSOS (SPWM)

Es una técnica de conmutación a altas frecuencias, que tiene como finalidad modificar el ciclo de trabajo de una señal periódica, con lo que se busca la minimización del contenido armónico en la tensión de salida y la regulación de la amplitud y frecuencia de la señal de salida.

La técnica de modulación PWM se basa en la comparación entre una señal sinusoidal a la frecuencia fundamental (60 Hz) llamada moduladora y una señal triangular de frecuencia mucho mayor que la moduladora conocida como señal portadora. Esta comparación se da de forma que mientras la señal triangular sea superior a la sinusoidal no se genera pulsos en la salida y cuando la señal sinusoidal sea superior a la triangular sí se generan pulsos en la salida. Estos pulsos van a las compuertas de los interruptores de potencia del convertidor [26].

Esto permite variar el ancho de cada pulso de conmutación en proporción con la amplitud de la señal moduladora con respecto a la señal portadora. A esta relación se la conoce como índice de modulación de amplitud.

$$m_a = \frac{V_m}{V_{\text{carrier}}} \quad (2.29)$$

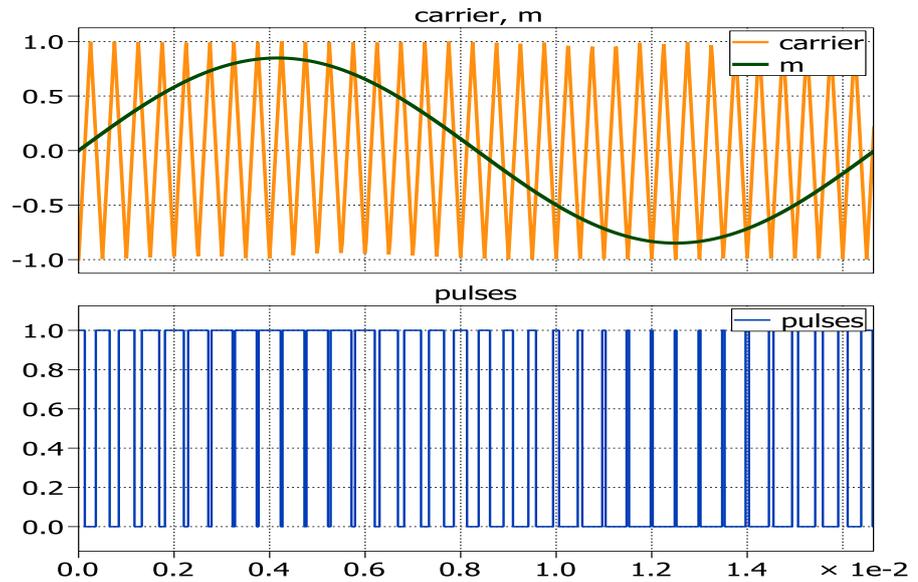


Figura 2.15. Modulación Sinusoidal por variación de ancho de pulsos.

Para un circuito convertidor que utilice la técnica de conmutación SPWM, la tensión en sus terminales de salida será:

$$V_o = m_a \cdot V_i \quad (2.30)$$

En una modulación SPWM, el factor de desplazamiento es la unidad y el factor de potencia se mejora en gran medida respecto del PWM normal. Las armónicas de menor orden se eliminan o se reducen. Por ejemplo, con cuatro pulsos por medio ciclo, la armónica de orden más bajo es la quinta y con seis pulsos por medio ciclo, la armónica de orden más bajo es la séptima.

2.4.3 CONVERTIDORES DC-DC

Los Convertidores DC-DC son circuitos electrónicos de potencia que transforman un nivel de tensión de corriente continua en otro nivel de tensión de corriente continua. Para realizar la conversión de corriente continua se utilizan dos métodos.

Convertidores con Regulador Lineal.

Como lo dice su nombre este método consiste en utilizar un regulador lineal, este circuito consta de un transistor el cual opera en la región lineal en lugar de operar en corte o saturación, de tal manera que el transistor se comporta como una resistencia variable. Esta forma de convertir la tensión y regular el voltaje de salida presenta una baja eficiencia ya que la pérdida de potencia en el transistor es alta por lo cual este circuito es ineficiente [27].

Convertidores Conmutados.

Representan una alternativa más eficiente para la conversión DC, en estos dispositivos se implementa el uso de interruptores electrónicos de potencia, ya que operan en las regiones de saturación o corte, es decir o está activado (ON) o desactivado (OFF). En estos circuitos la potencia ideal absorbida por el

circuito será de cero, cuando el interruptor se abre no pasa corriente por él, cuando el interruptor está cerrado no presenta caídas de tensión. Por lo tanto la carga absorbe toda la potencia y la eficiencia sería del 100% aproximadamente [27].

Convertidores DC-DC Conmutados con Aislamiento. (Isolated DC Converters)

El aislamiento galvánico entre sistemas de varias fuentes es un requisito obligatorio de varios estándares, normas de seguridad personal, reducción de ruido y la correcta operación de los sistemas de protección son las principales razones detrás del aislamiento galvánico de los convertidores.

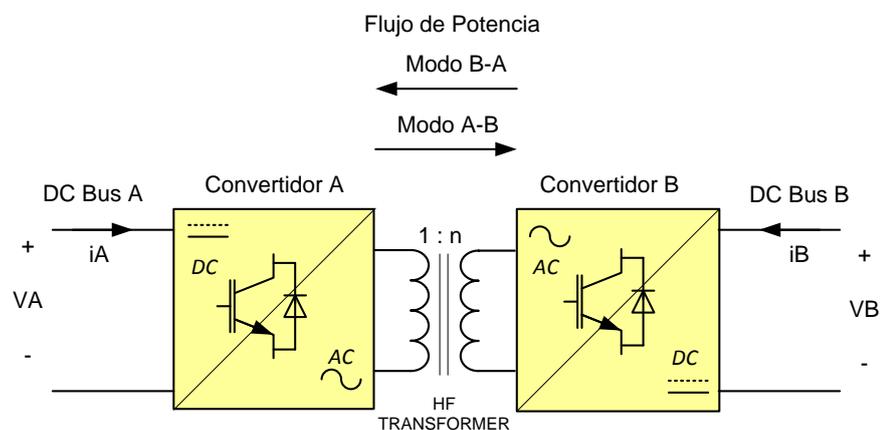


Figura 2.16. Estructura de un Convertidor DC con Aislamiento.

Los Convertidores DC con Aislamiento tienen una estructura que consisten en 2 convertidores DC-AC conmutados de alta frecuencia y un transformador de alta frecuencia que es principalmente utilizado para mantener el aislamiento galvánico entre las dos fuentes. Como el transformador requiere valores de tensiones alternas en sus terminales, los convertidores DC-AC son empleados en ambos lados. Como es requerida una transferencia de energía en ambas direcciones para el sistema, cada convertidor DC-AC debe además tener la capacidad de transferencia de potencia bidireccional. Bajo el mismo requerimiento, los buses DC en ambos lados deben ser capaces de generar o absorber energía [28].

2.4.4 DUAL ACTIVE BRIDGE (DAB)

Es una topología de Convertidor DC con aislamiento en la cual los dos convertidores en ambos lados del aislamiento del transformador son DC-AC bidireccionales de puente completo y su control es realizado en base a la técnica de modulación por desplazamiento de fase (PSM). La configuración de los interruptores los obliga a operar en pares de conmutación diagonales en cada convertidor que se encienden simultáneamente con el 50% de ciclo de trabajo y con 180

grados de desfase entre los dos ramales de cada convertidor para proporcionar una onda de voltaje AC casi cuadrada en los terminales del transformador. El desplazamiento de fase entre las dos tensiones de corriente alterna, denotado por la variable ϕ , es un parámetro importante que determina la dirección y la cantidad de potencia eléctrica transferida entre los buses de corriente continua. Al ajustar este desfase, una operación de frecuencia fija con el control total de la transferencia de energía es posible [28].

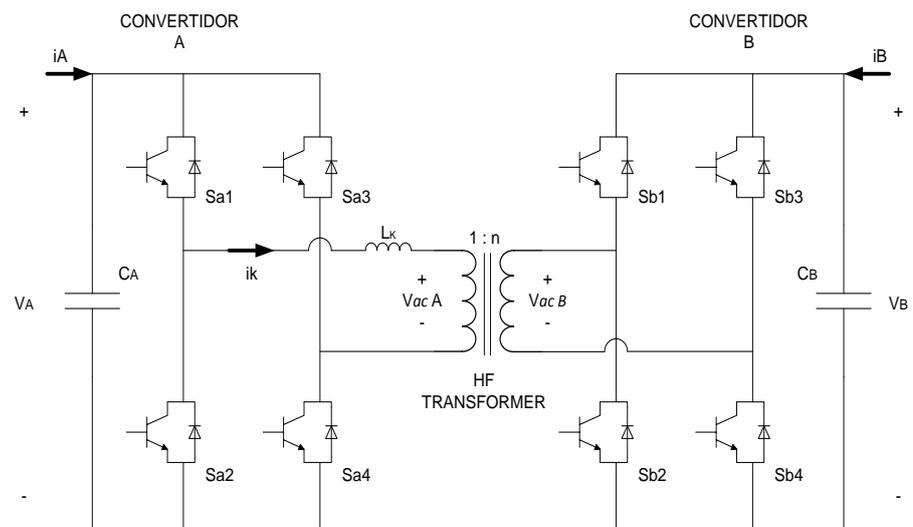


Figura 2.17. Diagrama de un Convertidor “Dual Active Bridge”.

La potencia promedio transferida puede obtenerse mediante el cálculo de la potencia media de corriente alterna en los terminales del transformador.

$$P = \frac{1}{2\pi} \int_0^{2\pi} (V_{ac} A \cdot i_K) d\omega t \quad (2.31)$$

Que luego de varias manipulaciones matemáticas queda:

$$P = \frac{V_A V_B}{n L_K \omega} \phi \left(1 - \frac{|\phi|}{\pi} \right) \quad (2.32)$$

donde L_K es la inductancia de fuga del transformador, n es la relación de vueltas del transformador y ω es la frecuencia en radianes.

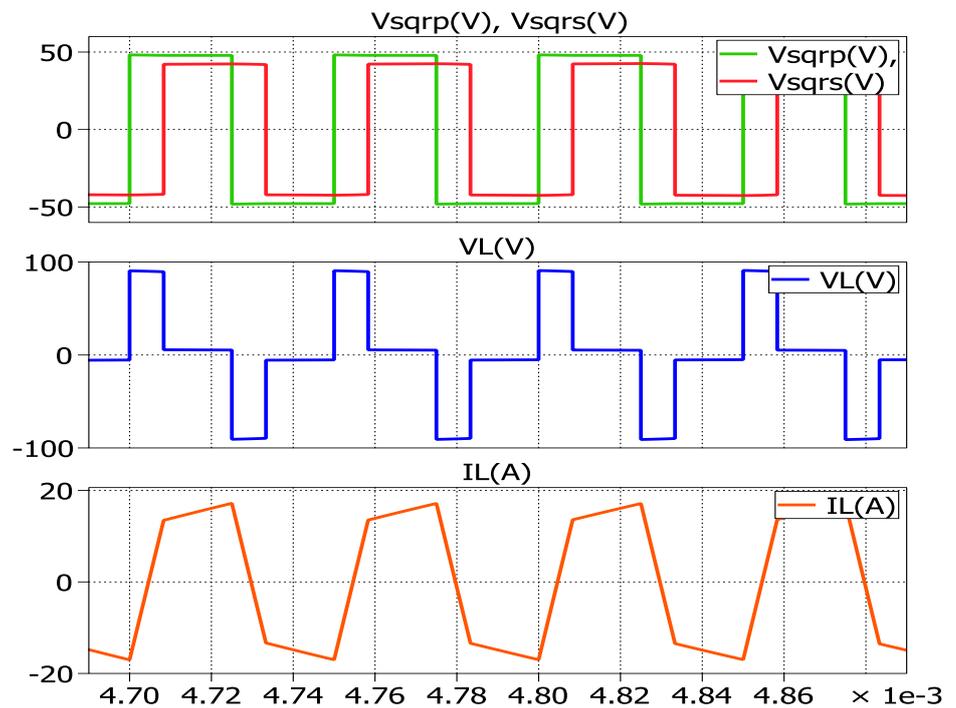


Figura 2.18. Señales de voltaje del DAB con modulación por desplazamiento de fase (PSM).

Si se desea una transferencia de energía del lado A al lado B, V_{acA} debe adelantar a V_{acB} y el ángulo ϕ debe ser considerado positivo.

Si se desea una transferencia de energía del lado B al lado A, V_{acA} debe retrasar a V_{acB} y el ángulo ϕ debe ser considerado negativo.

CAPÍTULO 3

DIMENSIONAMIENTO DE LOS COMPONENTES DEL SST

En esta sección se describe la topología del SST, se realiza la configuración de cada bloque y se dimensiona los componentes con las características necesarias para la construcción del SST, la configuración que se va a utilizar para la construcción del mismo está dada por la Fig. 3.1.

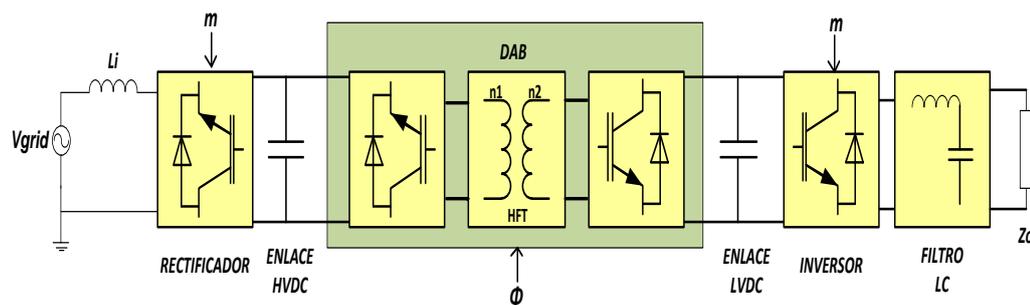


Figura 3.1. Diagramas de Bloque del SST.

Para el dimensionamiento del SST se consideran los siguientes valores nominales mostrados en la Tabla 3.1:

Tabla 3.1 Especificaciones del Rectificador.

Magnitud	Valor Nominal
Voltaje monofásico de entrada	13470 [V]
Voltaje monofásico de salida	110 [V]
Carga monofásica conectada al SST	100 [Kva]
Índice de modulación para los 3 bloques	0.8

A continuación se procede al diseño y dimensionamiento de cada uno de los componentes para ello el modelo más detallado a utilizar, etapa por etapa del SST se describe en la Fig. 3.2 a continuación.

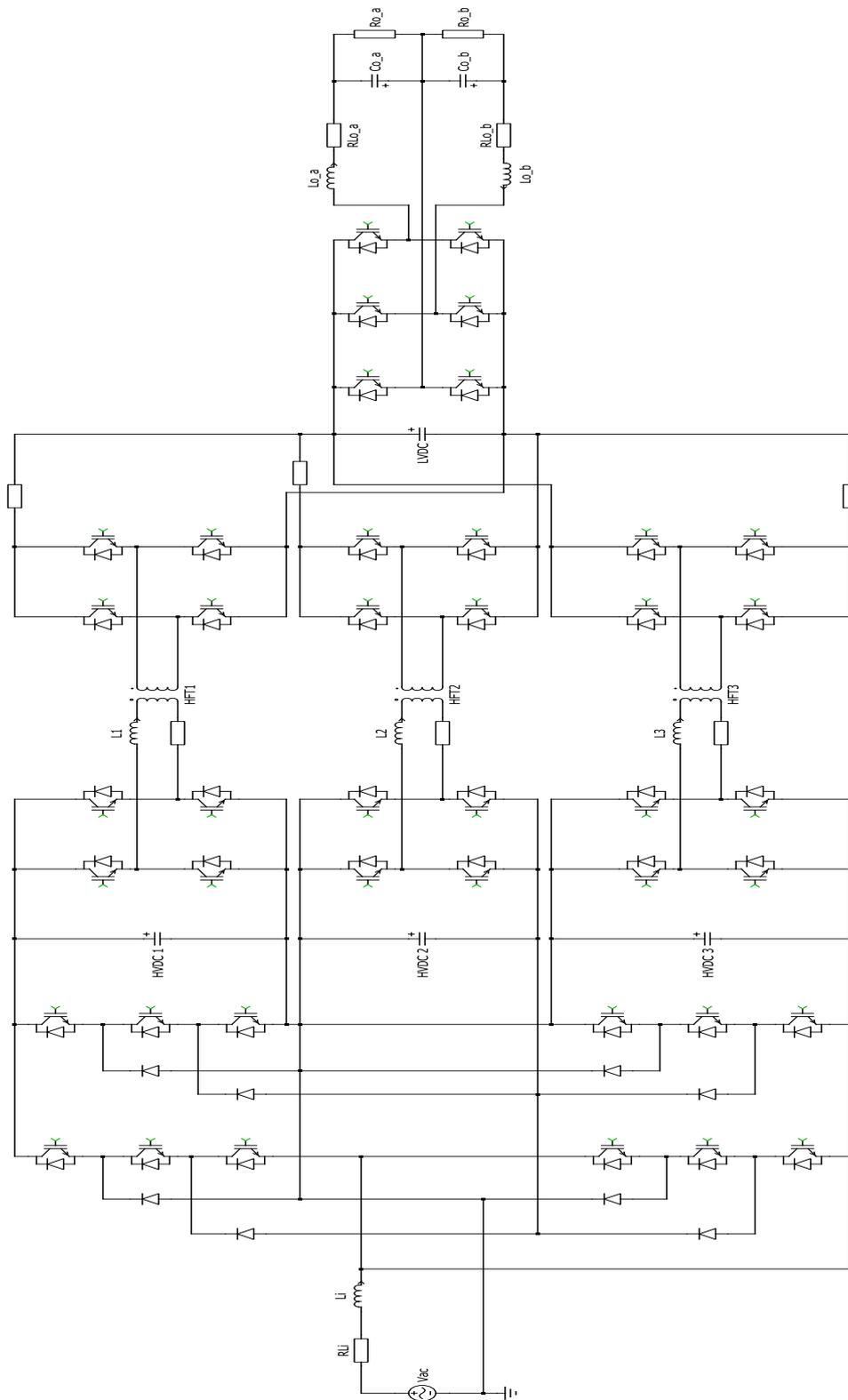


Figura 3.2. Esquemático del SST.

3.1 DIMENSIONAMIENTO DE LOS COMPONENTES DEL RECTIFICADOR

El bloque rectificador constituye la primera etapa del SST, aquí el voltaje AC de la fuente es convertido en voltaje DC, ya que este bloque se compone de una configuración de diodos anclados los cuales funcionan según la función PWM (Pulse Width Modulation), la entrada del voltaje AC al pasar por esta función nos da a la salida un voltaje DC como podemos observar en la Fig. 3.3

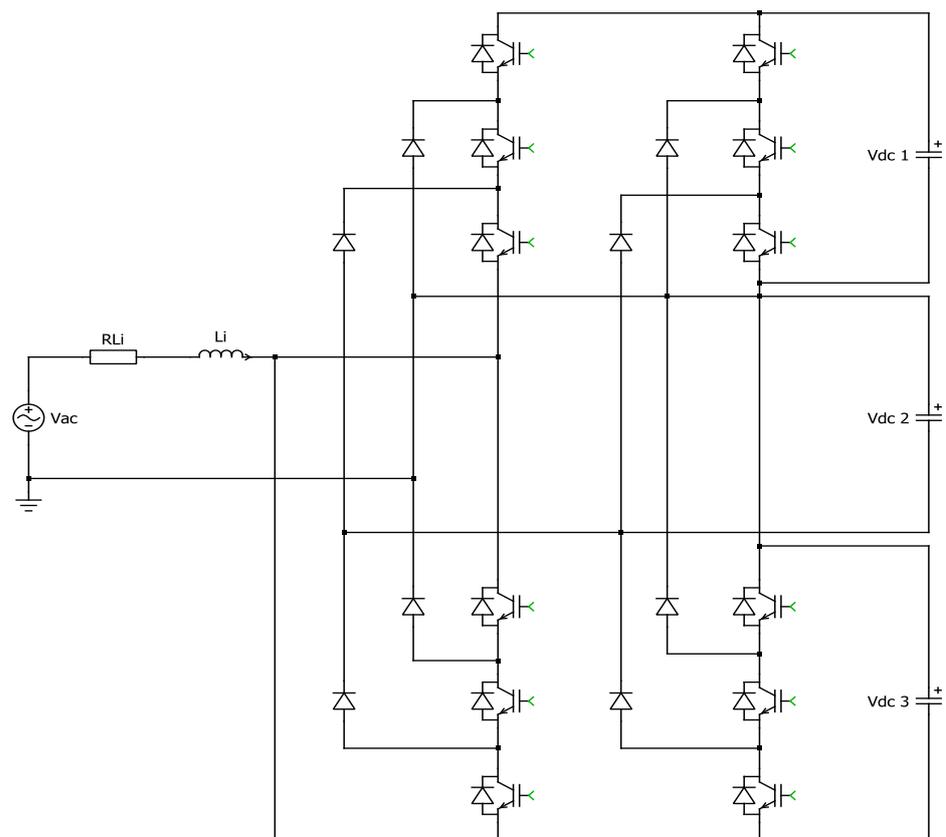


Figura 3.3. Esquema del rectificador.

El rectificador a usar trabaja con un voltaje nominal de 7620 [V], y tiene la capacidad de entregar 100 [Kva] de potencia, que será la potencia nominal de la carga a ser conectada. La características de los interruptores es que trabajan a voltajes menores a 7620 [V] por lo que se diseña un rectificador de diodos anclados de 4 niveles el cual nos entrega tres niveles de voltaje DC, las especificaciones para el bloque rectificador serán las mostrada en la Tabla 3.2

Tabla 3.2 Especificaciones del rectificador

Magnitud	Valor nominal
Voltaje RMS en la red	7620 [V]
Corriente RMS en la red	13.2 [A]
Frecuencia de conmutación	20 [KHz]
Voltaje DC - link	13470 [V]
Porcentaje de Rizado de la Corriente AC-pico	3%
Porcentaje de Rizado del Voltaje DC - pico	1 %

3.1.1 DIMENSIONAMIENTO DE LOS CONMUTADORES

Para un óptimo rendimiento de los conmutadores en el bloque del rectificador, se debe conocer las características que se necesitan en el interruptor las cuales se analizan a continuación:

Como el dispositivo necesita operar a un tercio del voltaje nominal del terminal DC, el cual es 13470 [V] en nuestro caso, entonces será necesario que cada bloque de conmutación tenga capacidad para operar hasta con 4490 [V] por bloque aproximadamente. En cada momento del proceso de conmutación se tiene dos interruptores conduciendo y dos no conduciendo para cada bloque, por lo que la capacidad de esperar que soporte debe ser de 2245 [V] cada conmutador. Para el caso de nuestro modelo de SST, se ha considerado mínimas las pérdidas en el transformador de alta frecuencia, suficientemente pequeñas para ser despreciadas; y una presunción similar se realiza para los elementos de conmutación como lo son los interruptores. La corriente a soportar en el lado de media tensión se puede aproximar con relativa exactitud mediante la carga nominal que será alimentada el SST y el factor de potencia más bajo al que se

espera que opere. La carga a alimentar es de 100 [KVA] con un factor de potencia esperado de 0.8 en el peor de los casos, con una corriente correspondiente de 13.2 [A].

La potencia de salida del convertidor vendrá determinada por la frecuencia de conmutación, el índice de modulación, y el inductor que se va a utilizar, pues de ambos depende que el convertidor entregue la potencia adecuada. Dado que es más complicado alcanzar una frecuencia indicada para un valor de inductancia fijo, en el modelo se procederá a establecer un valor de frecuencia de conmutación de 20 [KHz] y después se determinará el índice de modulación.

3.1.2 DIMENSIONAMIENTO DEL ÍNDICE DE MODULACIÓN

La relación entre el voltaje de entrada del convertidor AC y el voltaje de salida del convertidor DC, nos da el índice de modulación m_a sobre el cual trabajara el rectificador. Se toma un índice de modulación no menor al 85% del valor nominal y que nos permita tener un rango de oscilación considerable en el terminal AC del rectificador, considerando que el voltaje del convertidor es el mismo de la red 7620 [Vrms] y el voltaje DC es

13470 [V], usando la ecuación de índice de modulación se obtiene m_a :

$$m_a = \frac{V_{\text{grid pico}}}{V_{\text{dc}}} \quad (3.1)$$

$$m_a = \frac{7620 * \sqrt{2}}{13470} \quad (3.2)$$

$$m_a = 0.8$$

De la expresión anterior se determina que el índice de modulación $m_a = 0.8$.

3.1.3 DIMENSIONAMIENTO DEL FILTRO INDUCTIVO

El dimensionamiento del filtro se realiza considerando la variación de la corriente en cada periodo de conmutación, para controlar el rizado de la señal de corriente. La función de este filtro es almacenar energía necesaria para sostener el rizado de la corriente AC en la entrada del rectificador con un rango aceptable para prevenir cambios bruscos en el sistema.

Es necesario analizar el peor de los casos para el funcionamiento del convertidor, en el que se tiene una variación de corriente máxima del 3%, con el sistema trabajando a carga

nominal 100 [KVA]. Para esto se utiliza el siguiente circuito elemental Fig. 3.4:

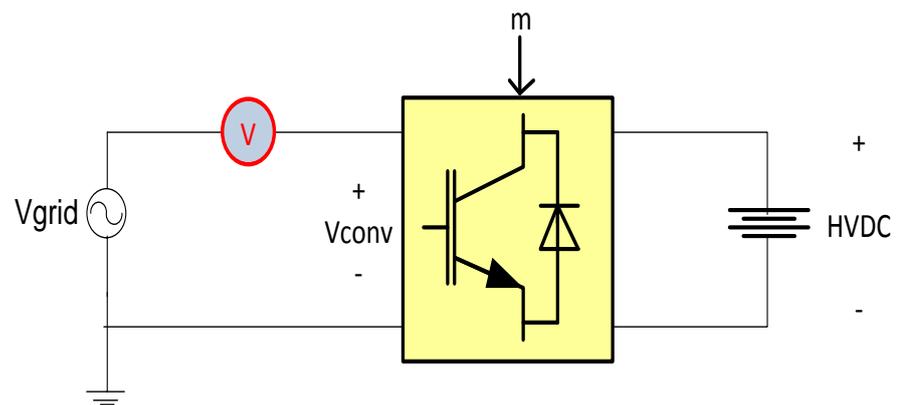


Figura 3.4. Dimensionamiento del Filtro Inductivo.

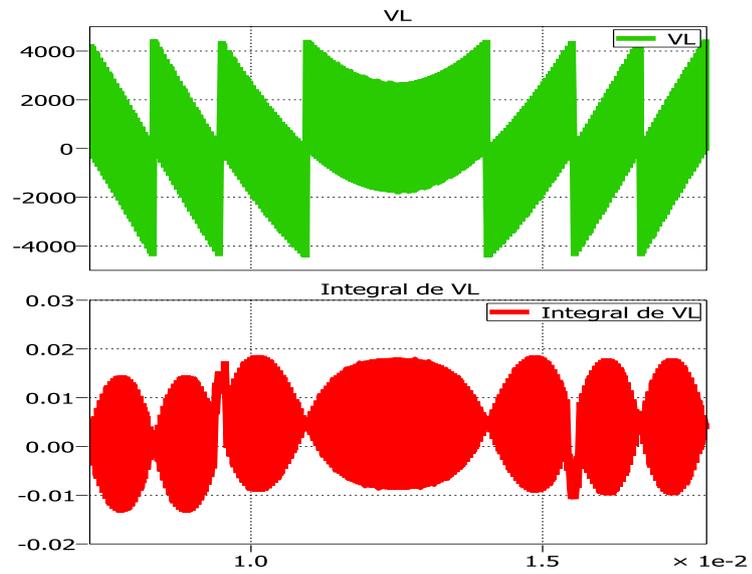
Después de establecido el circuito, se determina la variación máxima de voltaje que se observará, para tener un valor aproximado, y se procede a obtener el valor del inductor mediante la ecuación

$$L_{HVDC} = \frac{\int V_L dt}{\Delta I_L}. \quad (3.3)$$

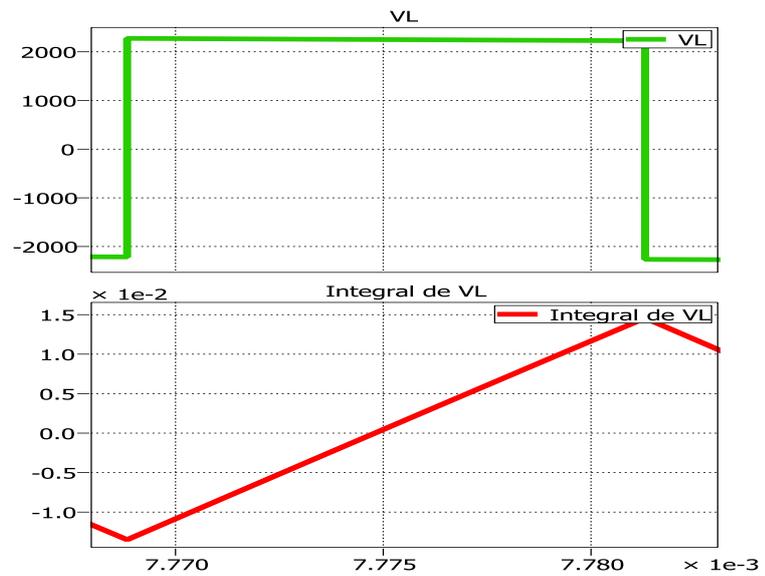
Donde la integral del voltaje del inductor $\int V_L dt$, permite determinar el área bajo la curva del voltaje del inductor y el ΔI_L es el rizado de la corriente fluyendo por el inductor al 3%.

Se debe tener en cuenta lo siguiente:

- El voltaje del enlace de alta es un tercio del voltaje DC, en nuestro caso $HVDC = 4490.13 [V]$.
- Una fuente de voltaje DC, con el mismo valor del voltaje HVDC, se conecta en lugar del capacitor del enlace de alta y un voltímetro se conecta en lugar del inductor. El voltaje que indica el voltímetro es el voltaje del inductor.
- Se debe comprobar que el voltaje de la red y el voltaje de entrada del convertidor estén en fase. Ahora se mide el voltaje que tendrá que soportar el inductor entre la red y los terminales de salida del rectificador, como se muestra en la Fig. 3.5



(a)



(b)

Figura 3.5. Área del voltaje del Inductor (a) Voltaje con la integral (b)

Acercamiento.

Se calcula el área bajo la curva del voltaje del inductor,

$$\int V_L dt = 0.1084366395. \quad (3.4)$$

Una vez calculada el área del voltaje del inductor, se calcula la corriente nominal para luego obtener ΔI_L ,

$$I_{L_{nom}} = \frac{100000 \text{ [VA]}}{7620 \text{ [V]}} * \sqrt{2} = 18.557 \text{ [A]} \quad (3.5)$$

$$\Delta I_L = 3\% * I_{L_{nom}} = 0.556776 \quad (3.6)$$

con estos valores se obtiene el valor del inductor,

$$L_{HVDC} = \frac{0.1084366395}{0.556776} \quad (3.7)$$

$$L_{HVDC} = 194.7581 \text{ [mH]}$$

en base al valor del inductor, se establece también el ángulo fase de operación del rectificador para que la potencia nominal sea de 100 [KVA] aproximadamente. Aplicando las ecuaciones de flujo de potencia se obtiene el ángulo de fase:

$$\phi = \sin^{-1} \left(\frac{100000 \text{ [VA]} \times 73.42207 \text{ [\Omega]}}{(7620 \text{ [V]})^2} \right) = 7.2644^\circ \quad (3.8)$$

3.1.4 DIMENSIONAMIENTO DEL FILTRO CAPACITIVO

El filtro capacitivo para media tensión tiene la función de almacenar energía para mantener el voltaje DC en la salida del rectificador dentro de un rango establecido, según el porcentaje de rizado definido en las especificaciones técnicas, absorbiendo los cambios bruscos de voltaje del mismo.

Para el proceso se considerará que cada bloque rectificador entregará el mismo voltaje DC, correspondiente a un tercio del voltaje DC total que se esperaría en dicho terminal, es decir un valor nominal de 4491 [V].

El valor del capacitor se determina usando el siguiente circuito, el cual se muestra en la Fig. 3.6,

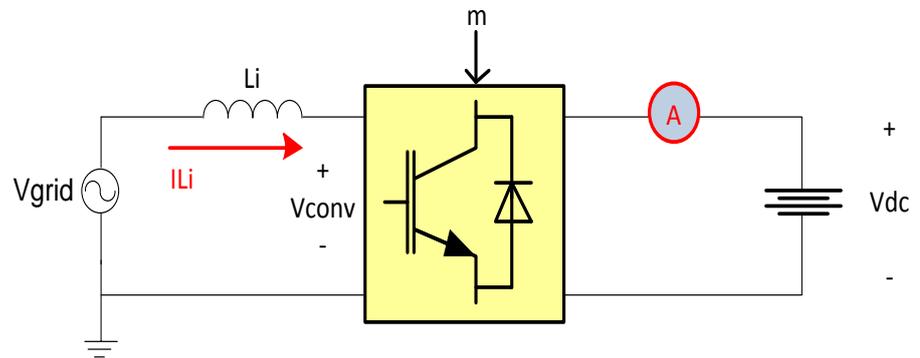


Figura 3.6. Dimensionamiento del Filtro Capacitivo.

en el cual es necesario medir la corriente que circula entre el convertidor AC-DC y la fuente de voltaje DC, para esto es necesario que exista un flujo de potencia de la red hacia el convertidor AC-DC, a esta corriente se le debe sacar el valor promedio a un periodo de T_s , con lo cual se obtiene una corriente sinusoidal, con un valor promedio positivo y una frecuencia de ciento veinte Hz, esta corriente es la que debe circular a través del capacitor (i_c). Véase Fig. 3.7

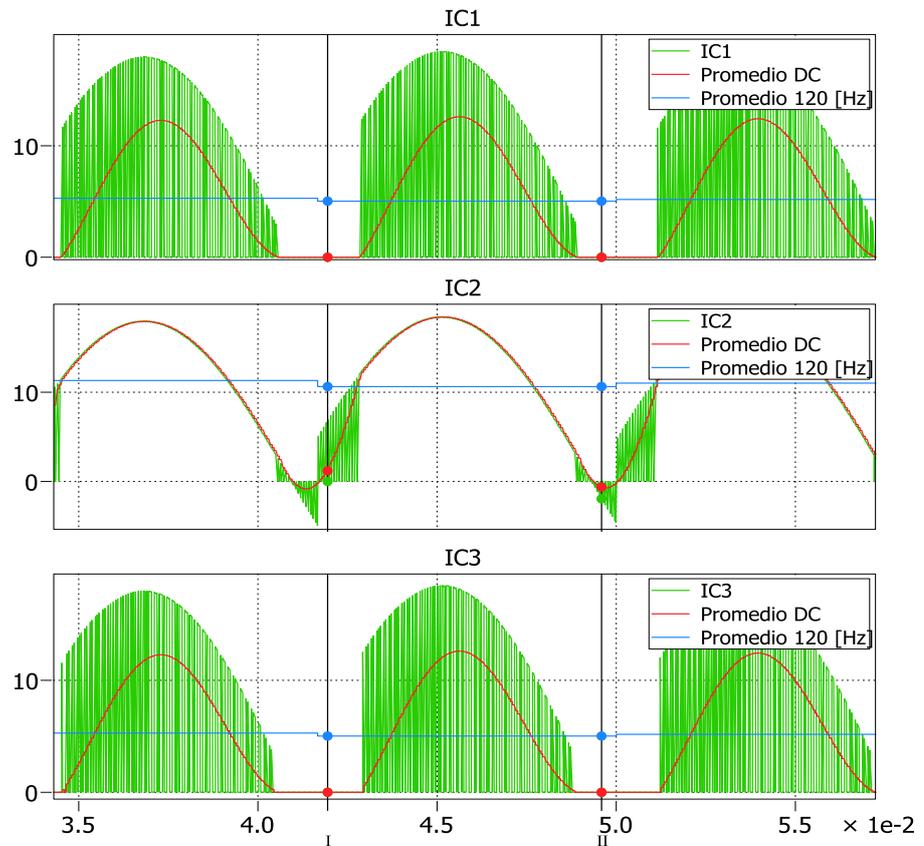


Figura 3.7. Corrientes en cada nivel del convertidor.

Las magnitudes de las corrientes en este caso se acercan a 5.37 [A] para el primer nivel, 11.46 [A] para el segundo nivel y 5.37 [A] para el tercer nivel, y son los valores a utilizar para la simulación, aunque se deberán aproximarse ya que no son el valor exacto que se necesita. La potencia que entregará cada bloque se calcula usando (3.8),

$$P = I_{dc\ prom} * V_{cap} \quad (3.8)$$

cada capacitor a carga nominal resulta con potencias de 24095.14 [VA] para el primer capacitor, 51471.56 [VA] para el segundo capacitor y 24095.14 [VA] para el tercer capacitor. En el cálculo a continuación se usara un valor un poco superior en KVA para incluir la potencia reactiva que es poca, pero que incrementa ligeramente la potencia compleja resultante. A continuación se obtienen los capacitores, basada en la frecuencia de la red ω_g , S_{max} es la potencia compleja máxima que entrega el capacitor.

$$C = \frac{S_{max}}{2 * \omega_g * V_{dc}^n * V_{dc\ rpp}} \quad (3.9)$$

El valor de cada capacitor viene dado en la siguiente tabla 3.3:

Tabla 3.3 Capacitores del enlace de alta.

Capacitor	Valor Calculado
CHVDC1	220.9409 [uf]
CHVDC2	467.2913 [uf]
CHVDC3	220.9409 [uf]

el valor del voltaje que maneja cada capacitor en el enlace de alta y su respectivo rizado se lo observa en la Fig. 3.8

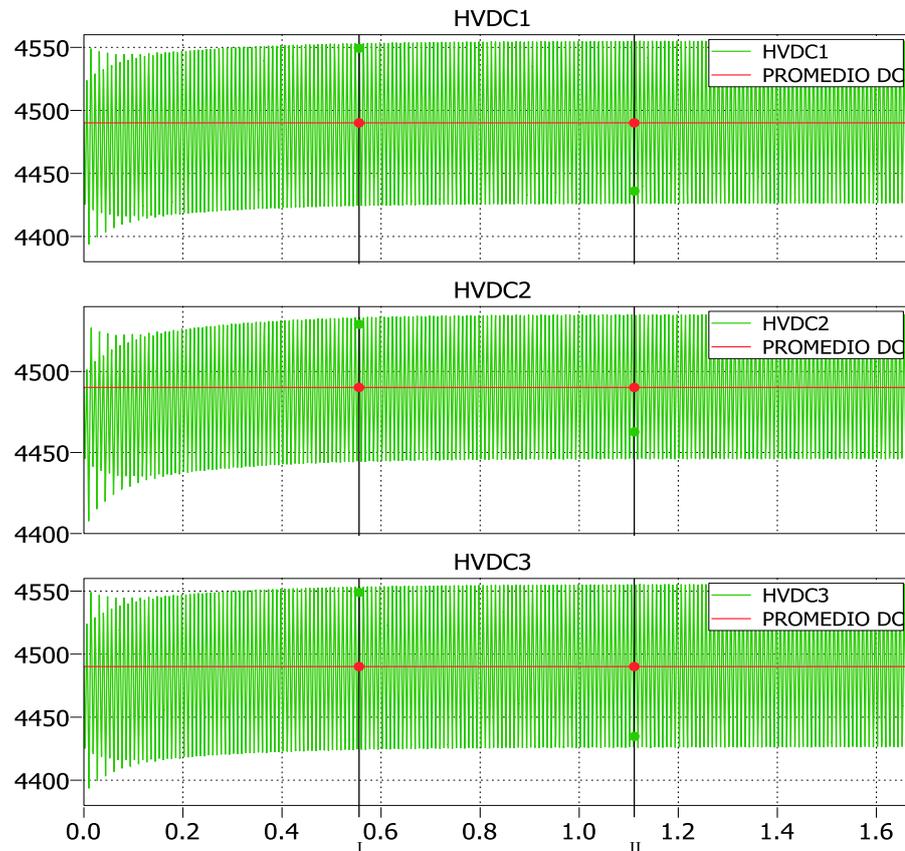


Figura 3.8. Voltaje HVDC de cada bloque con su rizado respectivo.

3.2 DIMENSIONAMIENTO DE LOS COMPONENTES DEL DAB

El DAB es el encargado de transformar el voltaje que recibe el SST. Como ya se mencionó en el capítulo anterior, este bloque recibe una señal DC y por medio de un convertidor la transforma en una señal AC de alta frecuencia y un transformador es el encargado de reducir el voltaje para luego transformar la señal en una señal DC. El SST va

a estar compuesto por tres DAB que reciben la señal DC de los capacitores del bloque anterior tal como se muestra en la Fig. 3.9

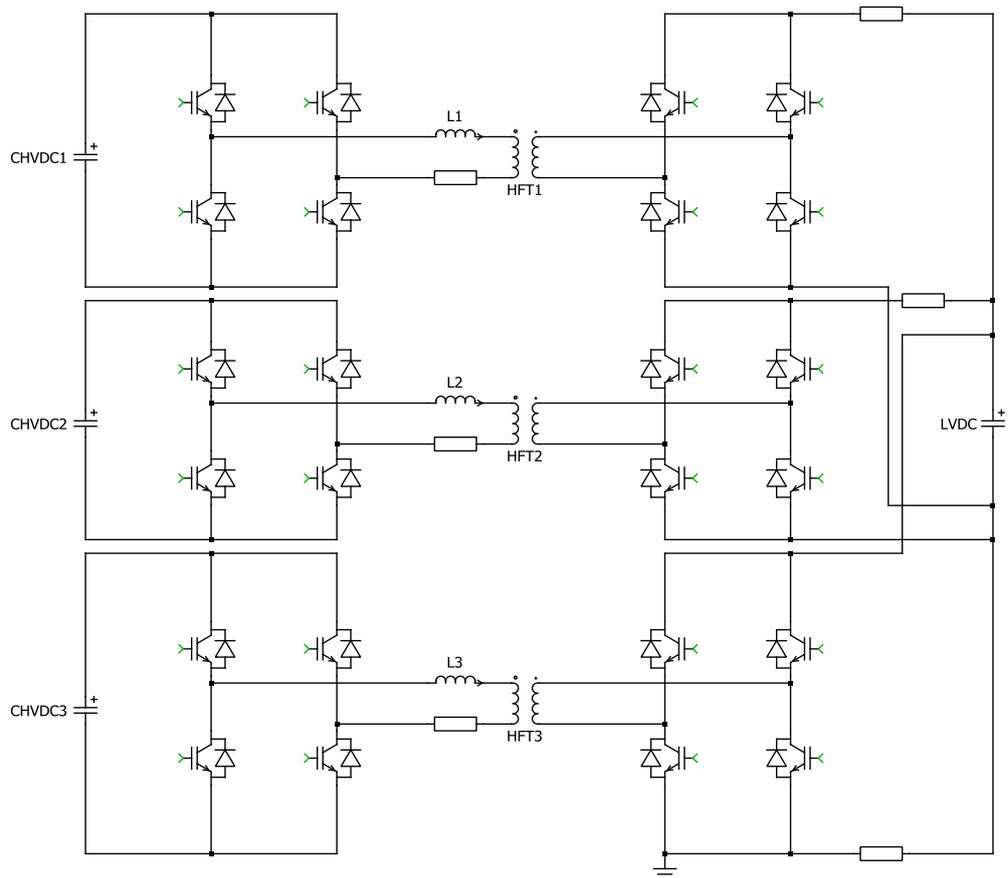


Figura 3.9. Esquema del DAB.

Las especificaciones para el bloque DAB serán las mostradas en la Tabla 3.4

Tabla 3.4 Especificaciones para el DAB.

Magnitud	Valor nominal
Voltaje DC entrada	4491 [V]
Voltaje DC salida	388.91 [V]
Frecuencia de conmutación	20 [KHz]

3.2.1 DIMENSIONAMIENTO DE LOS CONMUTADORES

Para un óptimo rendimiento de los conmutadores y lograr la transformación de la señal de corriente continua se tienen conmutadores de alta frecuencia, que van a ser operados por la señal de salida PSM (PULSE SINUSOIDAL MODULATION).

La frecuencia de conmutación tiene que ser lo suficientemente alta para poder disminuir el tamaño del área del núcleo del transformador a utilizar, debido a esto es que se debe utilizar conmutadores que puedan operar a alta frecuencia y con pérdidas pequeñas que puedan ser despreciadas. Seguido de las características que anteriores los conmutadores van a trabajar en secuencia soportando cada uno un voltaje de 2245 [V].

3.2.2 DIMENSIONAMIENTO DEL TRANSFORMADOR DE ALTA FRECUENCIA

El transformador es el encargado de recibir la señal de alta frecuencia la cual permite reducir el tamaño del área del núcleo del transformador y en reducir el voltaje de entrada DC de 4491 [V] a un voltaje DC de 388.91 [V].

Para el diseño del SST se considera un transformador ideal, sin pérdidas con una relación de vueltas entre el devanado primario y secundario, evaluando en la ecuación (2.11),

$$\frac{n_1}{n_2} = \frac{4491 [V]}{388.91 [V]} \quad (3.10)$$

$$\frac{n_1}{n_2} = 11.54:1$$

la relación de vueltas del transformador es de 11.54: 1.

3.2.3 DIMENSIONAMIENTO DEL INDUCTOR

El dimensionamiento del filtro se realiza considerando la variación de la corriente en cada periodo de conmutación, para controlar el rizado de la señal de corriente. La función de este filtro es almacenar energía necesaria para sostener el rizado de la corriente AC en la entrada del rectificador con un rango aceptable para prevenir cambios bruscos en el sistema.

Para el dimensionamiento del inductor de este convertidor se utiliza la siguiente ecuación:

$$P_{DAB} = \frac{V_A V_B}{2\pi * 60 * L_{DAB}} \phi_{Nom} \left(1 - \frac{|\phi_{Nom}|}{\pi} \right) \quad (3.10)$$

en donde V_A : es el voltaje DC del enlace de alta HVDC, V_B es el voltaje DC del enlace de baja LVDC referido al lado primario del transformador del DAB, $\phi_{Nom} = \frac{7\pi}{36}$ y P_{DAB} es la potencia promedio entregada por cada capacitor en el enlace de alta, pero se debe tomar en cuenta que la potencia a utilizar únicamente para el cálculo del inductor será de dos veces la potencia que esperamos maneje el DAB, esto se debe a que al ser un circuito monofásico, la potencia promedio debido a la naturaleza del convertidor será de la mitad de la potencia pico.

En caso de no sobredimensionar tendremos que el DAB se saturará antes de llegar al pico doble del nominal.

El voltaje del enlace de baja se lo obtiene mediante la siguiente ecuación:

$$V_{LVDC} = \frac{V_{ab} \times \sqrt{2}}{m} \quad (3.12)$$

en donde m es el índice de modulación del voltaje 0.8, V_{ab} es el voltaje de línea-línea de salida del transformador 220 [V]

$$V_{LVDC} = \frac{220 \times \sqrt{2}}{0.8} \quad (3.13)$$

$$V_{LVDC} = 388.91 \text{ [V]}$$

Despejando L de acuerdo con la ecuación (3.12), se tiene

$$L_{DAB} = \frac{V_A \times V_B}{2\pi \times f_s \times P_{DAB}} \times \phi_{Nom} \left(1 - \frac{|\phi_{Nom}|}{\pi} \right) \quad (3.14)$$

obtenemos tres valores de inductores debido a que son tres DAB, uno para cada nivel de voltaje que sale del rectificador.

Ver Tabla 3.5

Tabla 3.5 Inductores a usar en el DAB.

Inductor	Valor Calculado
L_dab1	1.638 [mf]
L_dab2	0.7669 [mf]
L_dab3	1.638 [mf]

3.2.4 DIMENSIONAMIENTO DEL CAPACITOR

La función del filtro LVDC es mantener el voltaje de salida del respectivo Dual Active Bridge dentro del rango establecido en las especificaciones de este, y a la vez servir de conexión para el bloque inversor véase la Fig. 3.10

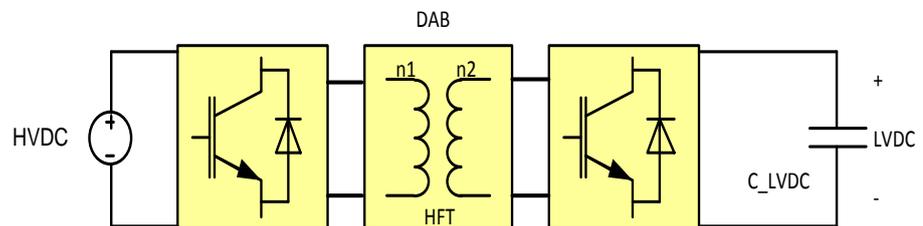


Figura 3.10. Esquema del bloque DAB para calcular el filtro LVDC.

Dado que la potencia nominal a la que trabaja el DAB es la suma de la potencia entregada por cada bloque rectificador del enlace DC de alta HVDC, donde cada capacitor a carga nominal resulta con potencias de 24095.14 [VA] para el primer capacitor, 51471.56 [VA] para el segundo capacitor y 24095.13 [VA] para

el tercer capacitor, entonces se tiene que la potencia nominal del DAB es 99661.83 [VA].

En el cálculo a continuación se usara un valor un poco superior en KVA para incluir la potencia reactiva que es poca, pero que incrementa ligeramente la potencia compleja resultante. A continuación se obtienen el capacitor, basada en la frecuencia de la red ω_g , S_{max} es la potencia compleja máxima que entrega el capacitor.

$$C = \frac{S_{max}}{2 * \omega_g * V_{dc}^n * V_{dc_{rpp}}} \quad (3.15)$$

Obtenemos el valor del capacitor, Ver Tabla 3.5

Tabla 3.5 Valor del Capacitor del Enlace de baja.

Capacitor	Valor Calculado
CLVDC	138.4192 [mf]

3.3 DIMENSIONAMIENTO DE LOS COMPONENTES DEL INVERSOR

La última etapa del SST está formada por el bloque inversor, en esta etapa el voltaje DC que sale del DAB se transforma a voltaje

AC el mismo que va a ser utilizado por el consumidor mediante modulación por ancho de pulsos.

Para el efecto se conecta el inversor del filtro que está a continuación del DAB, entonces el voltaje nominal DC del inversor será de 388.91 [V], y tiene capacidad de entregar hasta 100 [KVA] de potencia a carga nominal. En este caso los interruptores tienen suficiente capacidad como para soportar el voltaje DC, entonces no será necesaria la configuración de diodos en cascada. Véase la Fig. 3.11

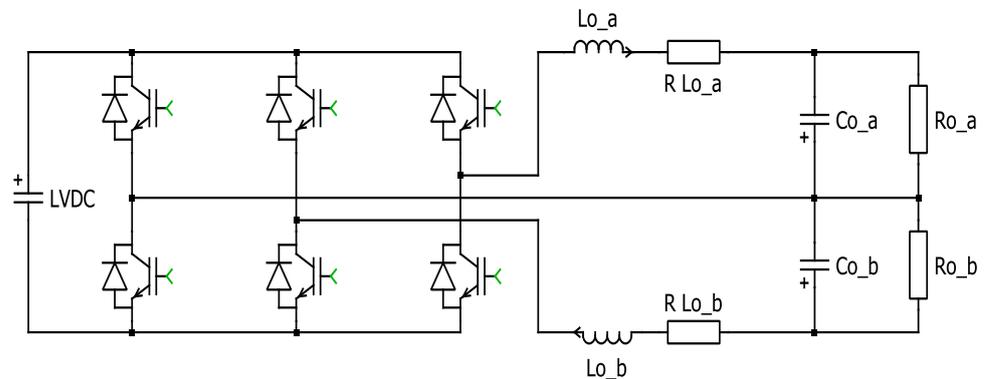


Figura 3.11. Esquema del bloque Inversor.

Para calcular los componentes del inversor se debe tener en cuenta las siguientes especificaciones mostradas en la Tabla 3.6

Tabla 3.6 Especificaciones del bloque Inversor.

Magnitud	Valor Nominal
Voltaje RMS en la red, V_g^n	110[V]
Corriente Pico en la red, I_g^{pk}	642.82 [A]
Frecuencia de Conmutación, f_s	20 [KHz]
Voltaje DC-Link, V_{dc}^n	388.91 [V]
Porcentaje de Rizado de Corriente AC Pico	3%
Porcentaje de Rizado de Voltaje DC Pico	1%

3.3.1 DIMENSIONAMIENTO DE LOS CONMUTADORES

Para un óptimo rendimiento de los conmutadores en el bloque del inversor, se debe conocer las características que se necesitan en el interruptor las cuales se analizan a continuación:

El dispositivo deberá operar a un voltaje nominal DC en la entrada de 388.91 [V], entonces será necesario que el bloque de conmutación tenga capacidad para operar con ese valor. En cada momento del proceso de conmutación se tiene dos interruptores conduciendo y dos no conduciendo para cada fase, por lo que la capacidad de esperar que soporte debe ser de 194.45 [V] cada conmutador.

El voltaje de salida será de 220 [V] y la carga a alimentar es de 100 [KVA] con un factor de potencia esperado de 0.8 en el peor de los casos, entonces la corriente nominal correspondiente será de 454.55 [A] del lado AC.

La potencia de salida del convertidor vendrá determinada por la frecuencia de conmutación, el índice de modulación, y el inductor que se va a utilizar, pues de ambos depende que el convertidor entregue la potencia adecuada. Dado que es más complicado alcanzar una frecuencia indicada para un valor de inductancia fijo, en el modelo se procederá a establecer un valor de frecuencia de conmutación de 20 [KHz] y después se determinará el índice de modulación.

3.3.2 DIMENSIONAMIENTO DEL ÍNDICE DE MODULACIÓN

La relación entre el voltaje de entrada del rectificador DC y el voltaje de salida AC, nos da el índice de modulación m_a sobre el cual trabajara el rectificador. Se toma un índice de modulación no menor al 85% del valor nominal y que nos permita tener un rango de oscilación considerable en el terminal AC del rectificador, considerando que el voltaje del convertidor es el

mismo de la red 220 [Vrms] y el voltaje DC es de 388.91 [V], usando la ecuación 3.1 se obtiene m_a :

$$m_a = \frac{220 * \sqrt{2}}{388.91}$$

$$m_a = 0.799$$

De la expresión anterior se redondea se determina que el índice de modulación $m_a = 0.8$.

3.3.3 DIMENSIONAMIENTO DEL FILTRO INDUCTIVO

Para determinar el valor del inductor se considera el siguiente circuito, el cual se muestra en la Fig. 3.12 este circuito corresponde al convertidor DC-AC del SST, al cual se ha conectado una fuente de voltaje alterno en lugar de la carga y un voltímetro entre el convertidor y la fuente de voltaje. El voltaje medido es el voltaje en los terminales del inductor.

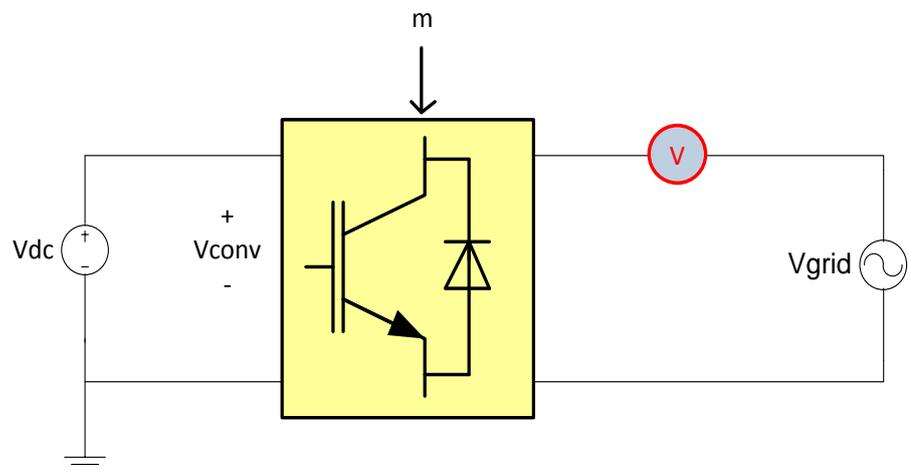
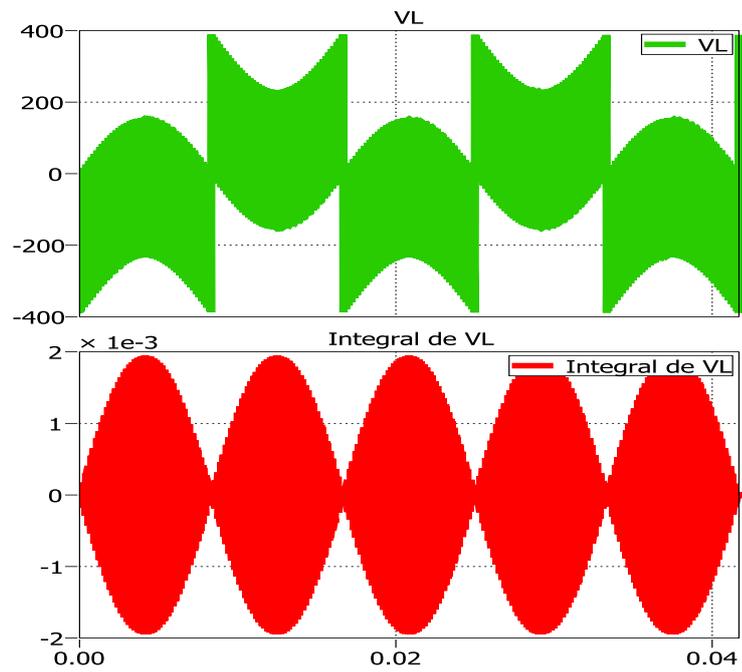
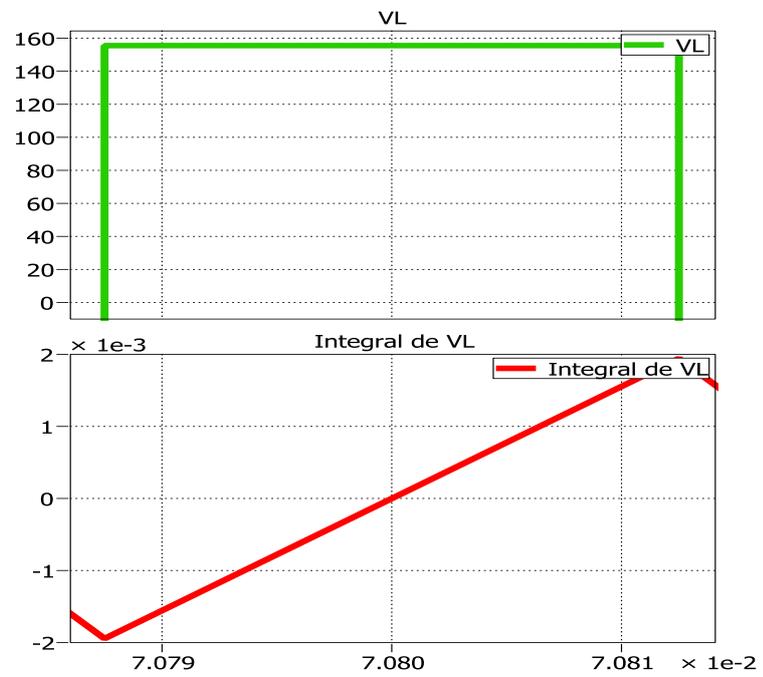


Figura 3.12. Dimensionamiento del Filtro Inductivo para el Inversor.

Ahora se mide el voltaje que tendrá que soportar el inductor entre el convertidor y los terminales de la red, como se muestra en la Fig. 3.13 a continuación:



(a)



(b)

Figura 3.13. Área del voltaje del Inductor (a) Voltaje con la integral (b) Acercamiento.

Se calcula el área bajo la curva del voltaje del inductor,

$$\int V_L dt = 3.88905 * 10^{-3} \quad (3.16)$$

una vez calculada el área del voltaje del inductor, se calcula la corriente nominal para luego obtener ΔI_L ,

$$I_g^{pk} = \frac{100000 \text{ [VA]}}{110 \text{ [V]}} * \sqrt{2} = 642.82 \text{ [A]} \quad (3.17)$$

$$\Delta I_g^{pk} = 3\% * I_g^{pk} = 19.2847 \quad (3.18)$$

con estos valores se obtiene el valor del inductor,

$$L_{inv} = \frac{3.88905 * 10^{-3}}{19.2847} \quad (3.19)$$

$$L_{inv} = 201.665 \text{ [\mu H]}$$

este es el valor del inductor para la fase a pero debido a que se trabaja con circuito simétrico será el mismo valor para la fase b teniendo los siguientes valores como se indican en la Tabla 3.7:

Tabla 3.7 Inductores del bloque Inversor.

Capacitor	Valor Calculado
L_{inva}	201.665[μ H]
L_{invb}	201.665[μ H]

3.3.4 DIMENSIONAMIENTO DEL FILTRO CAPACITIVO

El método que usa para determinar el valor del capacitor, es el método de ajuste de la frecuencia de resonancia entre el inductor y el capacitor del filtro LC. La frecuencia de resonancia establecida tiene que ser menor a la frecuencia de conmutación. De acuerdo con el valor de conmutación utilizado en cada uno de los convertidores ($f_s = 20$ [KHz]), entonces el valor de la frecuencia de resonancia es una década menos del valor de la frecuencia de conmutación:

$$f_{res} = 2 \text{ [KHz]}$$

La fórmula para halla el valor del capacitor está dada por la ecuación

$$f_{\text{res}} = \frac{1}{2\pi \times \sqrt{L \times C}} \quad (3.20)$$

Al despejar C de la ecuación

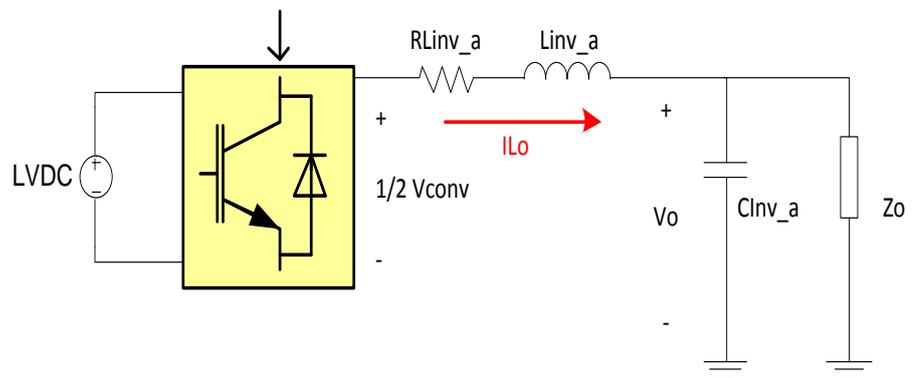
$$C = \frac{1}{L} \times \left(\frac{1}{2\pi \times f_{\text{res}}} \right)^2 = 31.4014 \text{ } [\mu\text{f}] \quad (3.21)$$

este es el valor del capacitor para la fase a pero debido a que se trabaja con circuito simétrico será el mismo valor para la fase b teniendo los valores mostrados en la Tabla 3.8:

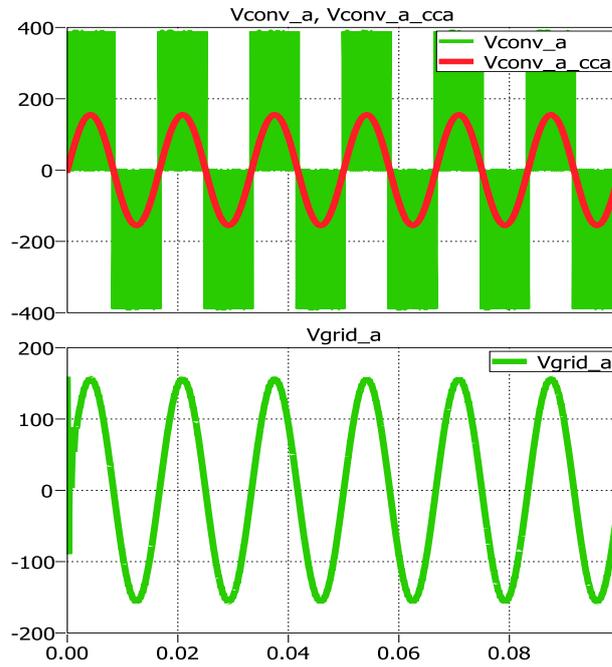
Tabla 3.8 Capacitores del bloque Inversor.

Capacitor	Valor Calculado
C_{inva}	201.665[μ H]
C_{invb}	201.665[μ H]

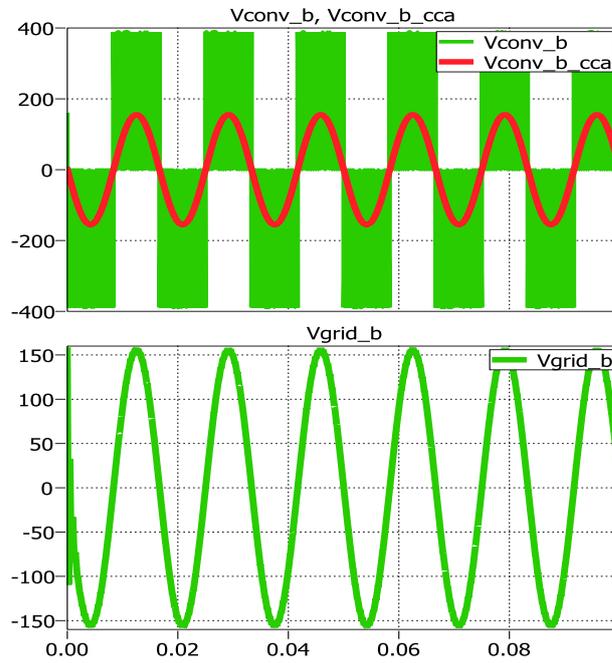
Para comprobar que el filtro dimensionado es el adecuado, se debe comprobar que el voltaje en la salida del filtro es sinusoidal. Para esto nos basamos en el circuito dado por la Fig. 3.14.

Figura 3.14. Bloque inversor conectado a una carga Z_o .

De acuerdo con la Fig. 3.15 el voltaje que recibe la carga es sinusoidal con un pequeño rizado.



(a)



(b)

Figura 3.15. (a) Voltaje de la fase a (b) Voltaje de la fase b.

CAPÍTULO 4

MODELO MATEMÁTICO DEL SST Y DISEÑO DE CONTROLADOR POR ETAPAS.

El contenido del presente capítulo abarca el modelamiento matemático de cada una de las etapas del SST, y el diseño de sus respectivos controladores tanto para voltaje como para corriente. Basándose en el diagrama del SST de la (figura 3.1) se procederá a realizar el diseño y probar el buen funcionamiento de los controladores calculados para cada etapa siguiendo la estrategia de control propuesta.

4.1 ESTRATEGIA DE CONTROL

La estrategia para realizar el control del SST fue planteada de la siguiente forma:

- Dividir al SST en 3 etapas y obtener el modelo matemático (función de transferencia) de cada etapa.
- Los voltajes que se deberán controlar son: el voltaje total en el Enlace DC de Alta tensión, los Voltajes parciales de cada Condensador del Enlace DC de Alta tensión, el voltaje del Enlace DC de Baja Tensión, también se deberá controlar el voltaje de cada fase en la salida del SST.
- En cuanto a las corrientes, se diseñarán controladores para la corriente que entra al SST desde la red y para las corrientes de salida por fase del SST.

4.1.1 DISEÑO DEL CONTROLADOR DE LA ETAPA AC-DC (RECTIFICADOR)

En la primera etapa del SST se procederá a realizar el control de los siguientes parámetros:

- La corriente de entrada del SST que va de la red hacia la etapa rectificadora (I_{Li}).

- El voltaje total en el Enlace DC de Alta Tensión (HVDC).

El método que se utilizará para realizar el control de lazo cerrado en esta etapa del SST será de control en cascada, en donde se tiene dos controladores, uno interno que se encargará de controlar la corriente de entrada, y otro externo que se encargará de realizar el control del voltaje en el Enlace DC de AT.

Para que este método de control funcione adecuadamente es necesario que el lazo interno tenga una respuesta mucho más rápida que el lazo externo, es decir que se estabilice antes que este. Así el lazo externo percibirá al lazo interno como un valor constante y no afectará su respuesta, ya que si el lazo interno no alcanzara a estabilizarse antes, el lazo externo lo percibiría como una perturbación y dejaría de realizar el control de manera correcta. Para lograr lo antes mencionado se deben ajustar diferentes anchos de banda para los dos lazos, el lazo interno por ser más rápido deberá tener un ancho de banda mayor que el lazo externo, pero cuidando siempre que su frecuencia de corte sea menor a la frecuencia de conmutación del SST.

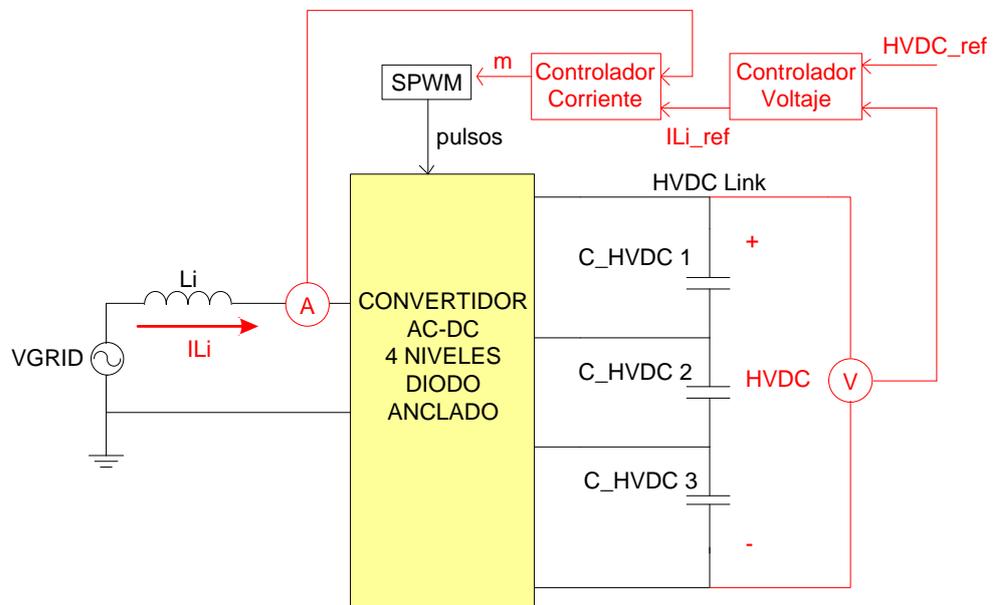


Figura 4.1. Esquema del Controlador para la Etapa AC-DC del SST, según la estrategia de control.

4.1.2 DISEÑO DEL CONTROLADOR DE CORRIENTE PARA LA ETAPA AC-DC.

Para realizar el diseño del controlador de corriente de la Etapa AC-DC, se debe primero obtener la función de transferencia de la planta de corriente. Para lo cual se deben plantear las ecuaciones del modelo matemático de esta etapa, representada en la figura 4.2.

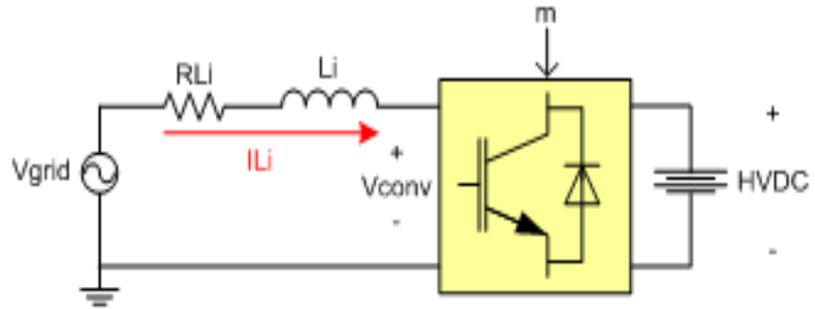


Figura 4.2. Diagrama del circuito de la Etapa Rectificadora del SST.

Aplicando la Ley de Voltajes de Kirchhoff se obtiene la siguiente ecuación:

$$V_{\text{grid}} - V_{R_{L_i}} - V_{L_i} - V_{\text{conv}} = 0 \quad (4.1)$$

$$V_{\text{grid}} - V_{\text{conv}} = V_{R_{L_i}} + I_{L_i} R_{L_i} \quad (4.2)$$

el voltaje sobre la inductancia L_i es: $V_{L_i} = I_{L_i} \frac{dI_{L_i}}{dt}$ por lo tanto la ecuación 4.2 quedará de la siguiente manera:

$$V_{\text{grid}} - V_{\text{conv}} = I_{L_i} R_{L_i} + L_i \frac{dI_{L_i}}{dt} \quad (4.3)$$

como la ecuación 4.3 se encuentra en el dominio del tiempo, se utilizará la Transformada de La Place para llevarla al dominio de la frecuencia y se obtendrá una nueva ecuación:

$$V_{\text{grid}} - V_{\text{conv}} = I_{L_i}(sL_i + R_{L_i}) \quad (4.4)$$

la expresión del voltaje del convertidor con respecto al voltaje en el enlace DC es: $V_{\text{conv}} = m * HVDC$, si se reemplaza esta expresión en la ecuación 4.4 se tendrá lo siguiente:

$$V_{\text{grid}} - m * HVDC = I_{L_i}(sL_i + R_{L_i}) \quad (4.5)$$

entonces la corriente será:

$$I_{L_i} = \frac{V_{\text{grid}}}{sL_i + R_{L_i}} - \frac{m * HVDC}{sL_i + R_{L_i}}. \quad (4.6)$$

La expresión de interés para diseñar el controlador de corriente de la Etapa AC-DC es la función de transferencia que relacione a la corriente con la señal moduladora, por lo tanto se descarta la influencia que pueda tener el voltaje de la red. De esta forma se puede obtener la ganancia del sistema que será:

$$\frac{I_{Li}}{m} = -\frac{HVDC}{SL_i + R_{Li}} \quad (4.7)$$

$$\frac{I_{Li}}{m} = \frac{-13470}{0.1942 S + 5} \quad (4.8)$$

Para el cálculo del controlador se utilizará el Método de Aproximación del Factor K, que permite hallar polos y ceros para un valor de Margen de Fase y Frecuencia de Corte determinados, con lo cual se podrá diseñar el controlador correctamente. Existen tres tipos de controladores que se presentan en la siguiente tabla:

Tabla 4.1 Ganancias para los diferentes tipos de controladores utilizando el método de aproximación del factor k.

Tipo	Ganancia	Condición
I	$G_c(s) = \frac{k_c}{s}$	
II	$G_c(s) = \frac{k_c \left(1 + \frac{s}{\omega_z}\right)}{s \left(1 + \frac{s}{\omega_p}\right)}$	$\omega_z < \omega_p$
III	$G_c(s) = \frac{k_c \left(1 + \frac{s}{\omega_z}\right)^2}{s \left(1 + \frac{s}{\omega_p}\right)^2}$	$\omega_z < \omega_p$

una vez obtenida la ganancia del sistema se determinará la fase del sistema en la frecuencia de corte del mismo, para lo cual se deberá obtener la gráfica de respuesta de frecuencia o Bode del sistema.

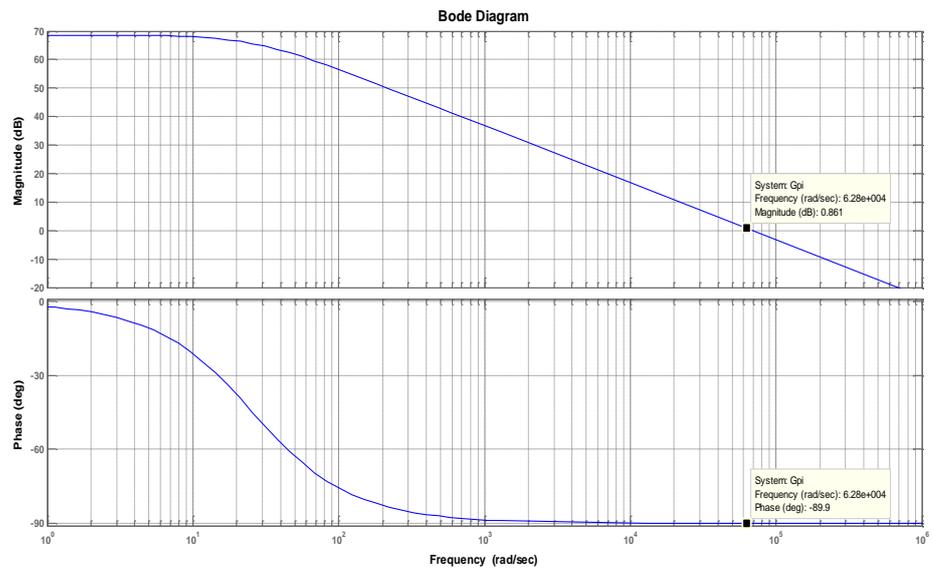


Figura 4.3. Respuesta de frecuencia del sistema para la planta de corriente de la Etapa AC-DC.

En la fig. 4.3 se observa que la fase del sistema es $\phi_{\text{syst}} = -89.97^\circ$. El valor de la fase obtenido se debe incluir dentro de la ecuación 4.9 que sirve para hallar ϕ_{boost} , que es el ángulo que se le inyecta al sistema para lograr estabilizarlo.

$$\phi_{\text{boost}} = MF - \phi_{\text{syst}} - 90^\circ \quad (4.9)$$

Para el controlador se requiere un valor de margen de fase de $MF = 60^\circ$, por lo tanto el valor de ϕ_{boost} será:

$$\phi_{\text{boost}} = 60^\circ - (-89.97^\circ) - 90^\circ = 59.97^\circ \quad (4.10)$$

con el valor de ϕ_{boost} calculado se puede determinar el tipo de controlador se necesita para el sistema de acuerdo a la tabla 4.2 a continuación.

Tabla 4.2. Selección de tipo de controlador según requerimiento de fase.

ϕ_{boost} Requerido	Tipo de Controlador
0°	Tipo I
$<90^\circ$	Tipo II
$>90^\circ$	Tipo III

Como se determina que se necesitará un controlador Tipo II, se obtendrá el valor del factor k para hallar los ceros y los polos del controlador.

$$k = \tan\left(\frac{\phi_{\text{boost}}}{2} + 45^\circ\right) \quad (4.11)$$

$$k = \tan\left(\frac{59.97^\circ}{2} + 45^\circ\right) = 3.729$$

El valor de la frecuencia de corte del sistema para obtener el ancho de banda deseado es de $f_c = 10000$ [Hz] y deberá ser incluido para hallar el lugar geométrico de los ceros y los polos, por lo tanto:

$$\omega_z = \frac{\omega_c}{k} \quad (4.12)$$

$$\omega_z = \frac{2 * \pi * 10000}{3.729} = 16849.52$$

$$\omega_p = k\omega_c \quad (4.13)$$

$$\omega_p = 3.729 * 2 * \pi * 10000 = 234299.98$$

una vez calculado el cero y el polo del controlador se obtiene la ganancia del controlador Tipo II que es:

$$G_c(s) = -\frac{k_c \left(1 + \frac{s}{16849.52}\right)}{s \left(1 + \frac{s}{234299.98}\right)} \quad (4.14)$$

para obtener el valor de k_c se lo asume primero con valor de 1 y se realiza el diagrama de bode del sistema incluyendo a la

ganancia del controlador con $k_c=1$, y se observa que la gráfica de magnitud tenga ganancia 0 dB al valor de la frecuencia de corte establecida, si es que no llega a suceder esto, se obtendrá la ganancia que se tiene a la frecuencia de corte del sistema y se divide para uno.

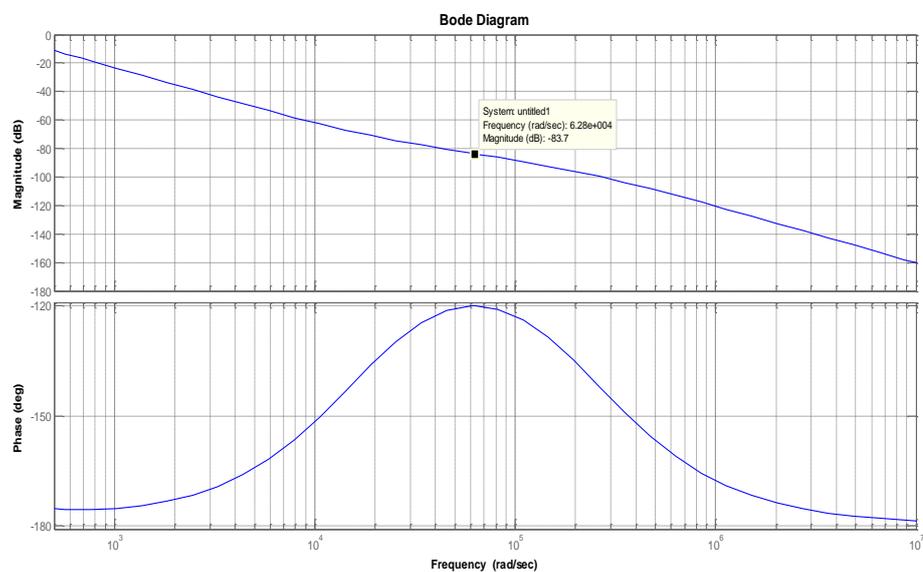


Figura 4.4. Respuesta de frecuencia del sistema para la planta de corriente de la Etapa AC-DC, incluyendo la ganancia del controlador con valor de $k_c = 1$.

Como se puede observar en el diagrama de bode del sistema en la figura 4.4 el valor de la ganancia en dB a la frecuencia de corte del sistema es 83.7 con lo cual se podrá obtener el valor de k_c a través de la siguiente ecuación:

$$83.7 = 20 \log G \quad (4.15)$$

$$G = 10^{(83.7/20)} = 15266$$

por lo tanto el valor de k_c será:

$$k_c = \frac{1}{15266} = 6.5507 * 10^{-5} \quad (4.16)$$

y la ganancia completa del controlador calculado será:

$$G_c(s) = - \frac{0.000065507 \left(1 + \frac{s}{16849.52}\right)}{s \left(1 + \frac{s}{234299.98}\right)} \quad (4.17)$$

si se realiza de nuevo el diagrama de bode del sistema incluyendo al controlador, se podrá comprobar que cumple con las especificaciones planteadas (ancho de banda y margen de fase deseados).

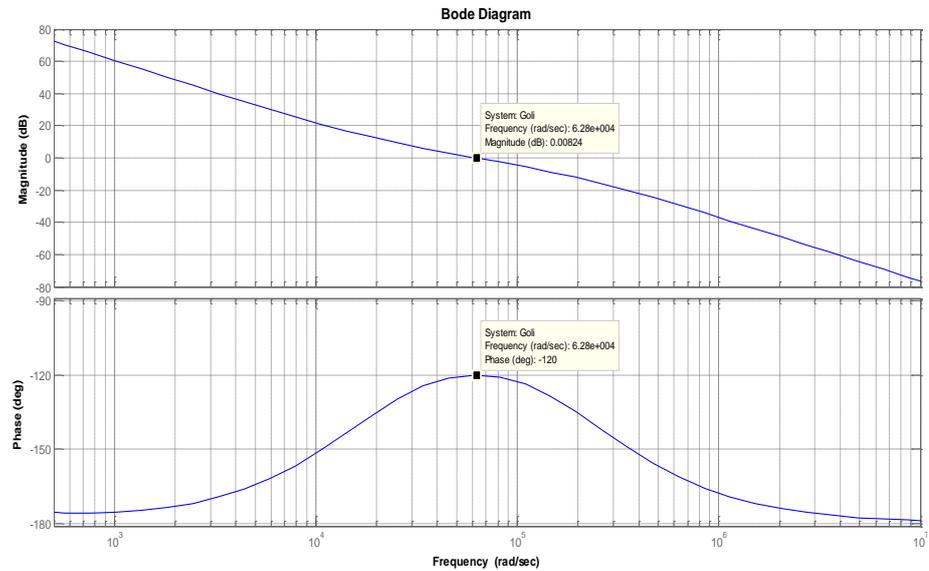


Figura 4.5. Respuesta de frecuencia del sistema para la planta de corriente de la Etapa AC-DC, incluyendo la ganancia del controlador.

4.1.3 DISEÑO DEL CONTROLADOR DE VOLTAJE DE LA ETAPA AC-DC.

Dentro de la estrategia de control planteada quedó establecido que a través de la Etapa AC-DC se va a controlar el voltaje total en el Enlace DC de Alta, ya que los controladores de la etapa siguiente se encargarán de balancear los voltajes parciales en los condensadores del Enlace DC.

Para poder realizar el diseño del controlador de voltaje para el Enlace DC de Alta, se debe obtener la ganancia del sistema, para lo cual se plantean las ecuaciones de la energía total en los condensadores del Enlace DC.

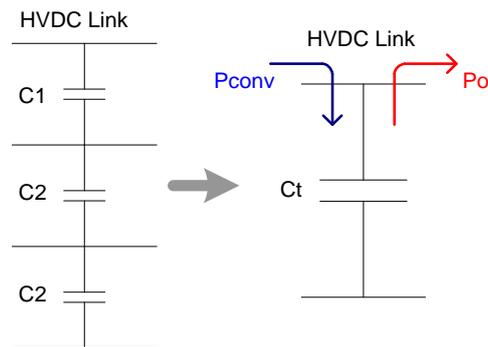


Figura 4.6. Diagrama de capacitancia equivalente y potencias en el Enlace DC de Alta Tensión.

Como se planteó el control del voltaje total en el Enlace DC de Alta Tensión (HVDC), para encontrar la ganancia del sistema se utilizará la Capacitancia total equivalente de los capacitores en el Enlace DC que se obtiene resolviendo la siguiente ecuación.

$$\frac{1}{C_t} = \frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_3} \quad (4.18)$$

El valor de la capacitancia total en el Enlace DC será:

$$C_t = \frac{C_1 C_2 C_3}{C_1 C_2 + C_1 C_3 + C_2 C_3} \quad (4.19)$$

se analiza la ecuación de la energía en los condensadores, siendo P_{conv} la potencia que el convertidor inyecta hacia el enlace DC y P_o la potencia de salida del Enlace DC como se muestra en la fig. 4.6.

$$E(t) = \int (P_{conv} - P_o) dt \quad (4.20)$$

El efecto que la potencia de salida ejerce sobre la energía en el enlace DC por ser considerada como una perturbación, no se tomará en cuenta para hallar la ganancia del sistema.

$$E(t) = \int P_{conv} dt \quad (4.21)$$

La ecuación será llevada del dominio del tiempo al dominio de la frecuencia utilizando la transformada de La Place, entonces la expresión de la energía será:

$$E = \frac{1}{s} P_{conv} \quad (4.22)$$

la potencia promedio del convertidor está dada por la siguiente expresión:

$$P_{\text{conv}} = \frac{V_{\text{ACpk}} I_{\text{ACpk}}}{2} = \frac{V_{\text{gridpk}} I_{\text{Lipk}}}{2} \quad (4.23)$$

entonces la ecuación de la energía ahora será:

$$E = \frac{1}{s} \frac{V_{\text{gridpk}} I_{\text{Lipk}}}{2} \quad (4.24)$$

de esta expresión ya se puede obtener la ganancia del sistema que será:

$$\frac{E}{I_{\text{Lipk}}} = \frac{V_{\text{gridpk}}}{2s} \quad (4.25)$$

una vez obtenida la ganancia del sistema se puede obtener la fase del sistema realizando el diagrama de bode como se muestra en la fig. 4.6

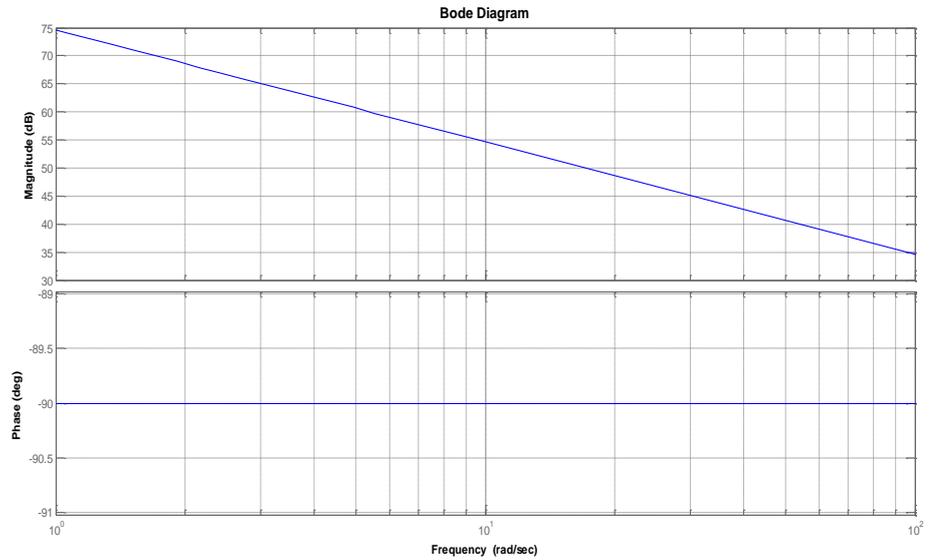


Figura 4.7. Respuesta de frecuencia del sistema para la planta de voltaje en el Enlace DC de la Etapa AC-DC.

Como se puede observar la fase del sistema es $\phi_{sys} = -90^\circ$, y conociendo que se quiere tener un margen de fase de $MF = 60^\circ$, se procede a calcular el ángulo que se debe inyectar al sistema para estabilizarlo.

$$\phi_{boost} = 60^\circ - (-90^\circ) - 90^\circ = 60^\circ \quad (4.26)$$

Con el valor de ϕ_{boost} obtenido y basándose en la tabla 4.2 se puede observar que para el sistema se deberá realizar el diseño de un controlador de Tipo II.

Se utilizará el mismo método que se utilizó para el diseño del controlador anterior, es decir el diseño del controlador por el Método de Aproximación del Factor k.

Primero se halla el valor del factor k para calcular los ceros y polos del controlador Tipo II.

$$k = \tan\left(\frac{60^\circ}{2} + 45^\circ\right) = 3.732 \quad (4.27)$$

La frecuencia de corte requerida para el controlador es de 12 Hz siendo menor que la frecuencia de conmutación del convertidor 20 kHz. Ya que la corriente que entra al capacitor tiene una frecuencia natural propia del circuito de 120 Hz, se eligió una frecuencia de corte una década antes.

$$\omega_z = \frac{2 * \pi * 12}{3.732} = 20.203 \quad (4.28)$$

$$\omega_p = 3.732 * 2 * \pi * 12 = 281.386 \quad (4.29)$$

Por lo tanto la ganancia completa del controlador calculado será:

$$G_c(s) = \frac{0.283 \left(1 + \frac{s}{20.203}\right)}{s \left(1 + \frac{s}{281.386}\right)} \quad (4.30)$$

si se realiza de nuevo el diagrama de bode del sistema incluyendo al controlador, se podrá comprobar que cumple con las especificaciones planteadas (ancho de banda y margen de fase deseados).

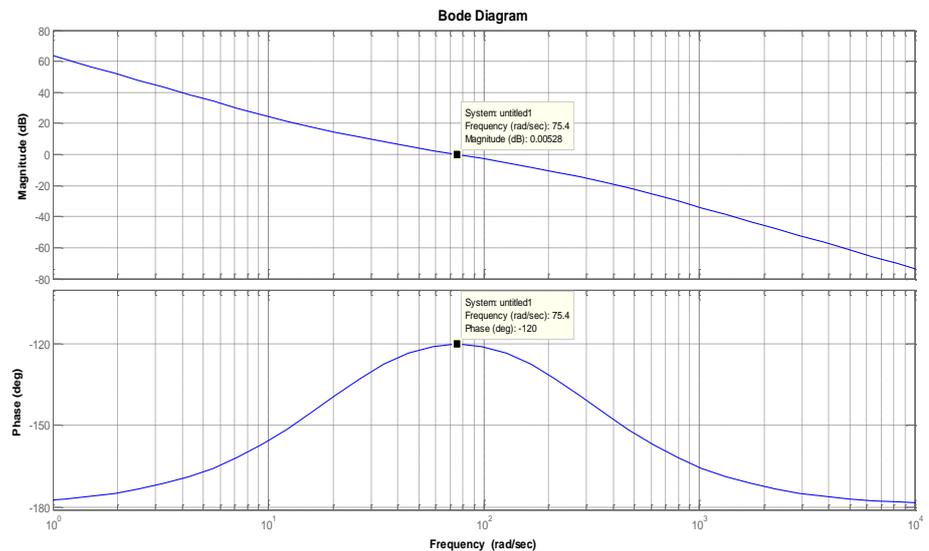


Figura 4.7. Respuesta de frecuencia del sistema para la planta de voltaje en el Enlace DC de la Etapa AC-DC, incluyendo la ganancia del controlador.

Luego de comprobar que ambos controladores cumplen con las especificaciones planteadas, se procede a la implementación del controlador en cascada para la etapa AC-DC. Para realizar

la implementación se debe recordar que el controlador diseñado para el voltaje en el Enlace DC de AT, controla la energía de los condensadores, esto implica que hay que convertir al voltaje en términos de energía a la entrada del controlador utilizando la expresión de energía en un condensador:

$$E_c = \frac{1}{2} CV_c^2 \quad (4.31)$$

por lo tanto el controlador quedará implementado de la siguiente manera:

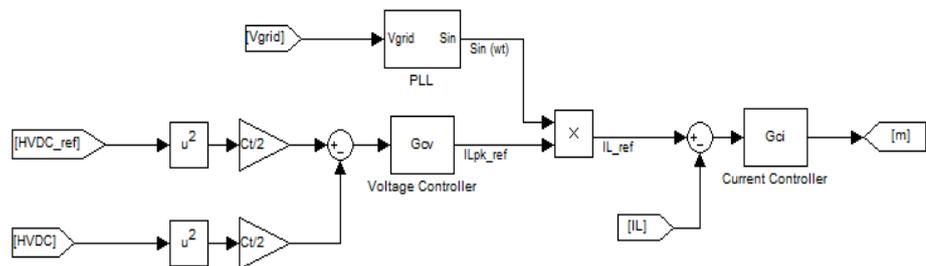


Figura 4.8. Diagrama del controlador en cascada para la Etapa AC-DC del SST.

para comprobar que el controlador calculado funciona correctamente, se debe simular el circuito del convertidor, los resultados que deben esperarse para afirmar que el controlador responde de la manera deseada es que el voltaje total en el enlace DC de AT a la salida del convertidor siga la referencia y

el sistema busque estabilizarse ante la presencia de perturbaciones como se puede apreciar en la fig. 4.8 a continuación.

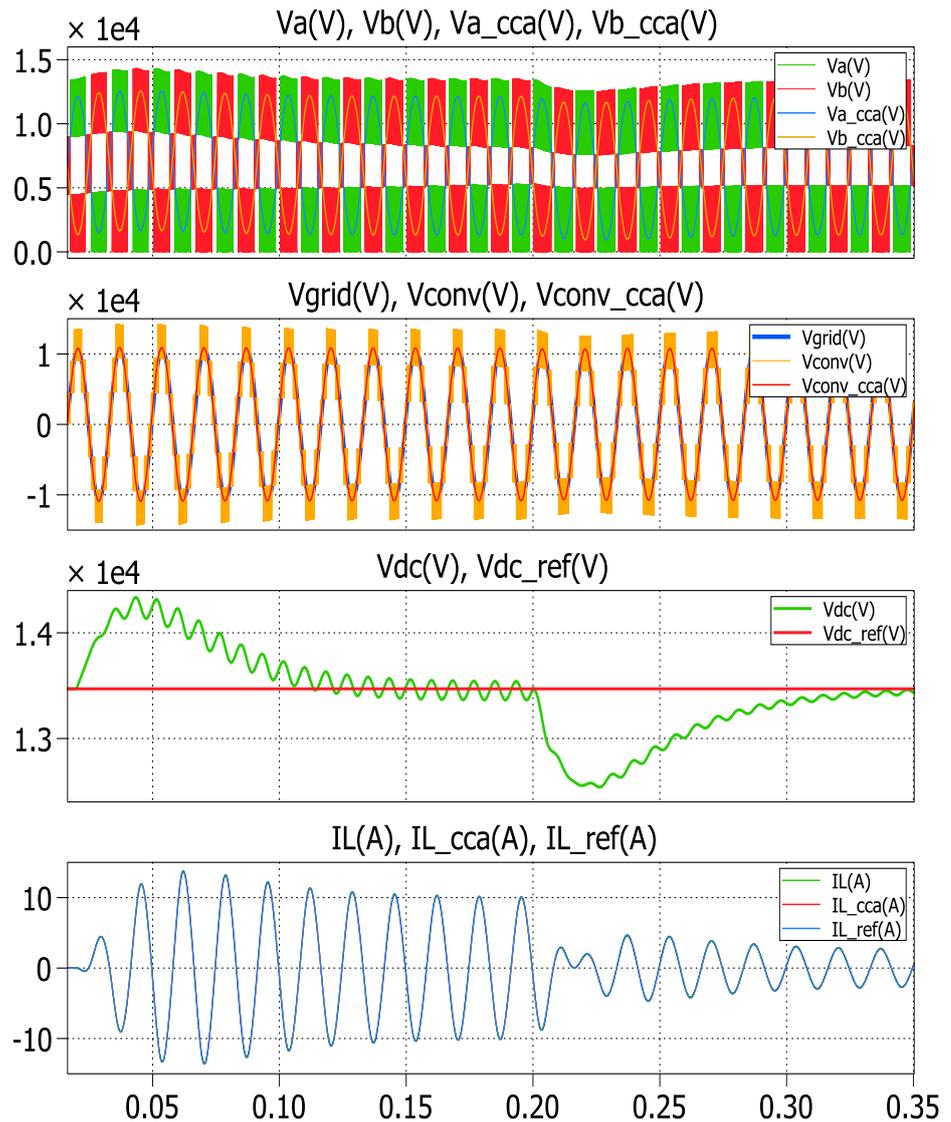


Figura 4.9. Señales de voltajes y corriente de la Etapa AC-DC del SST.

4.2 DISEÑO DEL CONTROLADOR DE LA ETAPA DC-DC (DAB)

El controlador diseñado para la etapa anterior se aseguraba de efectuar el control sobre el Voltaje Total en el Enlace DC de AT, es decir se encargaba de hacer que este se estabilice a un valor de referencia, pero no aseguraba que los voltajes parciales en los condensadores del enlace se encuentren balanceados, ya que debido al tipo de modulación utilizada para generar los disparos en la Etapa AC-DC, a través del condensador CHVDC2 va a circular siempre una corriente mayor que en los otros condensadores, por lo que este se cargaba o descargaba más rápidamente que los demás, lo que ocasionaba que los voltajes parciales en los condensadores en el Enlace DC de AT no se encuentren balanceados. Por lo tanto el controlador que se va a diseñar para esta etapa, se va a encargar del control de voltaje en los condensadores en los Enlaces DC de AT y BT.

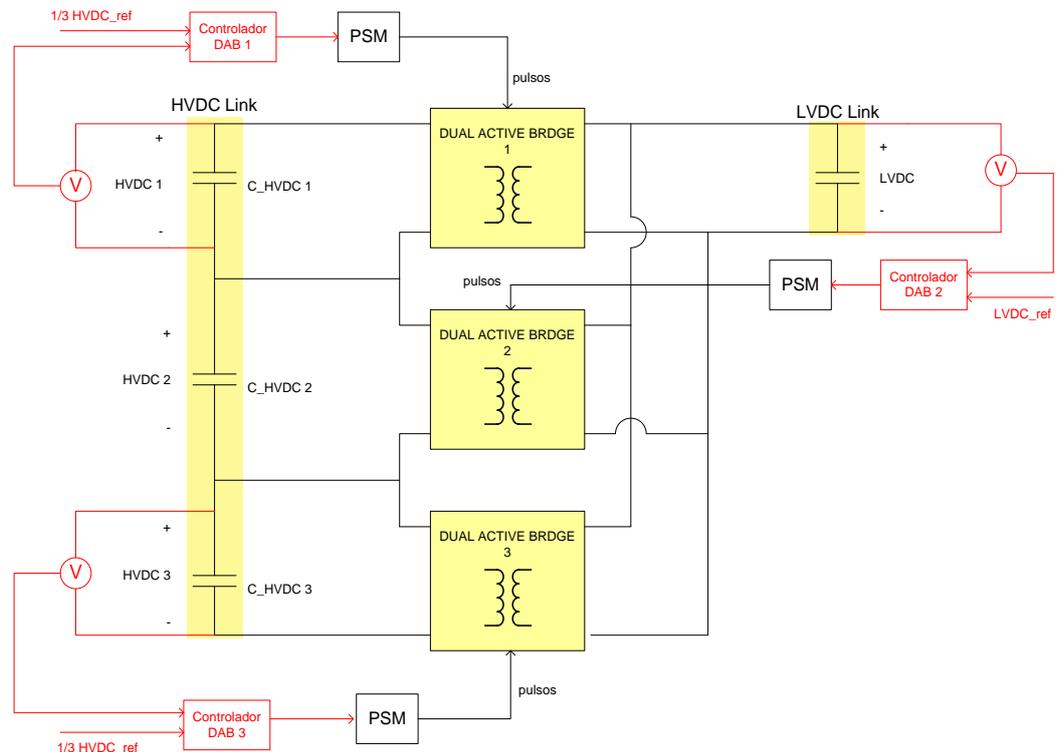


Figura 4.10. Esquema del Controlador para la Etapa DC-DC del SST, según la estrategia de control.

De acuerdo a la estrategia de control previamente planteada, para lograr el balance del voltaje total y los voltajes parciales en el Enlace DC de AT, se puede proceder de la siguiente manera:

Si ya se controla el Voltaje Total en el Enlace DC de AT para que se estabilice a un valor de referencia, también se puede limitar los voltajes en CHVDC1 y CHVDC3 para que el voltaje en CHVDC2 tampoco se incremente o decremente de manera acelerada, de acuerdo a la siguiente ecuación:

$$V_{HVDC} = V_{HVDC 1} + V_{HVDC 2} + V_{HVDC 3} \quad (4.32)$$

por lo que el voltaje en el condensador CHVDC2 en el Enlace será:

$$V_{HVDC 2} = V_{HVDC} - V_{HVDC 1} - V_{HVDC 3} \quad (4.33)$$

como todas las variables en esa ecuación se encuentran controladas, por lo tanto se puede considerar al voltaje en el condensador CHVDC2 un valor balanceado.

4.2.1 DISEÑO DEL CONTROLADOR DE LOS VOLTAJES DE LOS CONDENSADORES EN EL ENLACE DC DE AT (HVDC Link).

Siguiendo la estrategia de control planteada, será implementado el control de voltaje en los condensadores que unen la Etapa AC-DC con el DAB. Esto permitirá tener balanceados los voltajes parciales en el Enlace DC en AT (HVDC Link) para lo cual se presenta el diagrama para los DAB 1 y 3 mostrado en la figura 4.11 a continuación.

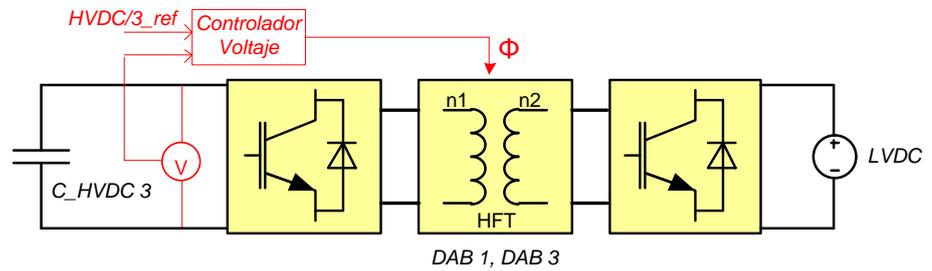


Figura 4.11. Diagrama para los DAB 1 y 3 en la Etapa DC-DC del SST.

Para obtener la ganancia del sistema primero se describe la ecuación de la potencia en el DAB.

$$P_{DAB} = \frac{HVDC'LVDC}{XL'_{DAB}} \phi \left(1 - \frac{\phi}{\pi}\right) \quad (4.34)$$

$$P_{DAB} = \frac{HVDC'LVDC}{XL'_{DAB}} \left(\phi - \frac{\phi^2}{\pi}\right)$$

Dónde:

$$HVDC' = HVDC \left(\frac{n_2}{n_1}\right) \quad (4.35)$$

$$XL'_{DAB} = XL_{DAB} \left(\frac{n_2}{n_1}\right)^2 \quad (4.36)$$

como la expresión para la potencia del DAB no es lineal, es necesario utilizar el Método de Taylor para realizar una aproximación lineal:

$$\Delta P_{DAB} = \left. \frac{\partial P_{DAB}}{\partial \phi} \right|_{\phi=0} \Delta \phi \quad (4.37)$$

$$\frac{\Delta P_{DAB}}{\Delta \phi} = \left. \frac{HVDC'LVDC}{XL'_{DAB}} \left(1 - \frac{2\phi}{\pi} \right) \right|_{\phi=0} \quad (4.38)$$

por lo tanto la ecuación de Potencia del DAB con respecto al ángulo ϕ es:

$$\frac{P_{DAB}}{\phi} = \frac{HVDC'LVDC}{XL'_{DAB}} \quad (4.39)$$

luego de obtener la expresión de la Potencia del DAB con respecto al ángulo ϕ , se debe analizar la energía en el condensador C_{HVDC} , mostrado en la figura 4.12:

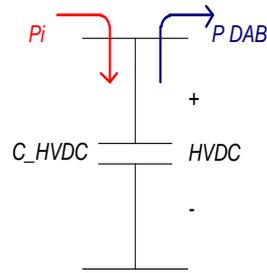


Figura 4.12. Potencias en Enlace DC de Alta Tensión.

$$E_{HVDC} = \int (P_i - P_{DAB}) dt \quad (4.40)$$

donde P_i es la potencia que entra al condensador y P_{DAB} es la potencia que va del condensador hacia el DAB. Se lleva la ecuación de energía del dominio del tiempo hacia el dominio de la frecuencia utilizando la Transformada de Laplace y se descarta la influencia de la potencia que entra al condensador por ser considerada como perturbación.

$$E_{HVDC} = -\frac{1}{s} P_{DAB} \quad (4.41)$$

$$\frac{E_{HVDC}}{P_{DAB}} = -\frac{1}{s} \quad (4.42)$$

Por lo tanto la ganancia total del sistema será:

$$G_{DAB_{1,3}} = \frac{P_{DAB}}{\emptyset} * \frac{E_{HVDC}}{P_{DAB}} = \frac{1}{s} \frac{HVDC'LVDC}{XL'_{DAB}} \quad (4.43)$$

una vez obtenida la ganancia del sistema se procederá a calcular la ganancia del controlador mediante el método de aproximación del factor k, con un Margen de fase de MF = 60°, y una frecuencia de corte de 66.67 Hz. Por lo tanto la ganancia para los controladores de los voltajes parciales en los condensadores 1 y 3 del enlace DC en AT será:

$$G_c(s) = -\frac{0.16}{s} \frac{\left(1 + \frac{s}{112.2383}\right)}{\left(1 + \frac{s}{1563.3}\right)} \quad (4.44)$$

si se realiza el diagrama de bode del sistema incluyendo la ganancia del controlador, se podrá comprobar que cumple con las especificaciones planteadas (ancho de banda y margen de fase deseados).

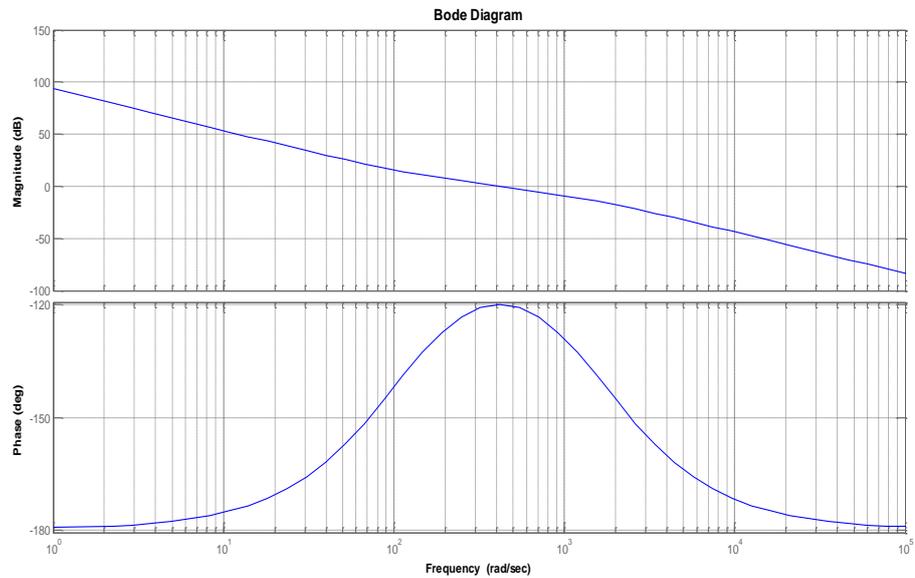


Figura 4.13. Respuesta de frecuencia del sistema de los DAB 1 y 3, incluyendo la ganancia del controlador.

Para realizar la implementación se debe recordar que el controlador diseñado para los voltajes parciales en el Enlace DC de AT (HVDC Link), controla la energía de los condensadores, esto implica que hay que convertir al voltaje en términos de energía a la entrada del controlador utilizando la expresión de energía en un condensador:

$$E_c = \frac{1}{2} C V_c^2 \quad (4.45)$$

por lo tanto el controlador quedará implementado de la siguiente manera:

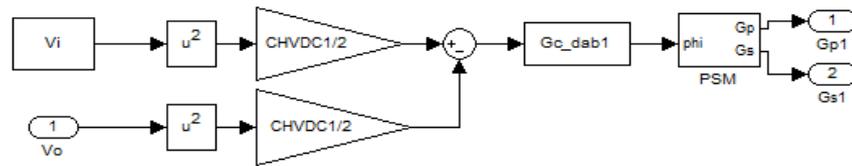


Figura 4.14. Diagrama del controlador para los DAB 1 y 3 de la Etapa DC-DC.

4.2.2 DISEÑO DEL CONTROLADOR DE VOLTAJE DEL CONDENSADOR EN EL ENLACE DC DE BT (LVDC Link).

El diseño del controlador para el condensador en el Enlace DC de BT es importante porque es el que une la etapa DC-DC con la etapa final del SST (DC-AC), por lo tanto debe tener un voltaje estable.

El procedimiento para diseñar este controlador de voltaje en el condensador del enlace DC de BT es similar al realizado anteriormente para el controlador de los voltajes parciales en los condensadores del enlace DC de AT. Primero se debe obtener la ganancia del sistema mostrado en la figura 4.15 a continuación.

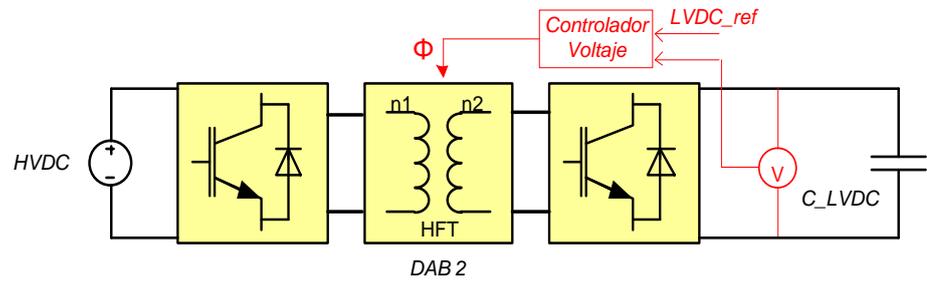


Figura 4.15. Diagrama para el DAB 2 en la Etapa DC-DC del SST.

Para obtener la ganancia del sistema se plantea la ecuación de la potencia del DAB.

$$P_{DAB} = \frac{HVDC LVDC'}{XL_{DAB}} \phi \left(1 - \frac{\phi}{\pi}\right)$$

$$P_{DAB} = \frac{HVDC LVDC'}{XL_{DAB}} \left(\phi - \frac{\phi^2}{\pi}\right) \quad (4.46)$$

Dónde:

$$LVDC' = LVDC \left(\frac{n_1}{n_2}\right) \quad (4.47)$$

como la expresión para la potencia del DAB no es lineal, es necesario utilizar el Método de Taylor para realizar una

aproximación lineal de la misma manera que para el controlador anteriormente calculado, por lo que se tendrá lo siguiente:

$$\frac{P_{DAB}}{\emptyset} = \frac{HVDC LVDC'}{XL_{DAB}} \quad (4.48)$$

luego de obtener la expresión de la Potencia del DAB con respecto al ángulo \emptyset , se debe analizar la energía en el condensador CLVDC, mostrado en la figura 4.12:

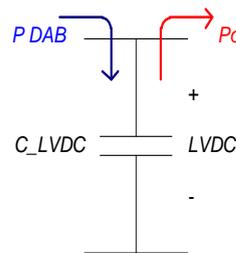


Figura 4.16. Potencias en Enlace DC de Baja Tensión.

$$E_{LVDC} = \int (P_{DAB} - P_o) dt \quad (4.49)$$

donde P_{DAB} es la potencia que entra al condensador desde el DAB y P_o es la potencia que sale del condensador hacia la siguiente etapa del SST. Se lleva la ecuación de energía del dominio del tiempo hacia el dominio de la frecuencia utilizando la Transformada de Laplace y se descarta la influencia de la

potencia que sale del condensador por ser considerada como perturbación.

$$\frac{E_{HVDC}}{P_{DAB}} = \frac{1}{s} \quad (4.50)$$

Por lo tanto la ganancia total del sistema será:

$$G_{DAB_2} = \frac{P_{DAB}}{\emptyset} * \frac{E_{HVDC}}{P_{DAB}} = \frac{1}{s} \frac{HVDC LVDC'}{XL_{DAB}} \quad (4.51)$$

una vez obtenida la ganancia del sistema se procederá a calcular la ganancia del controlador mediante el método de aproximación del factor k, con un Margen de fase de MF = 60°, y una frecuencia de corte de 80Hz. Por lo tanto la ganancia del controlador de voltaje en el condensador del enlace DC en BT será:

$$G_c(s) = \frac{0.3237 \left(1 + \frac{s}{134.686}\right)}{2 \left(1 + \frac{s}{1875.9}\right)} \quad (4.52)$$

si se realiza el diagrama de bode del sistema incluyendo la ganancia del controlador, se podrá comprobar que cumple con

las especificaciones planteadas (ancho de banda y margen de fase deseados).

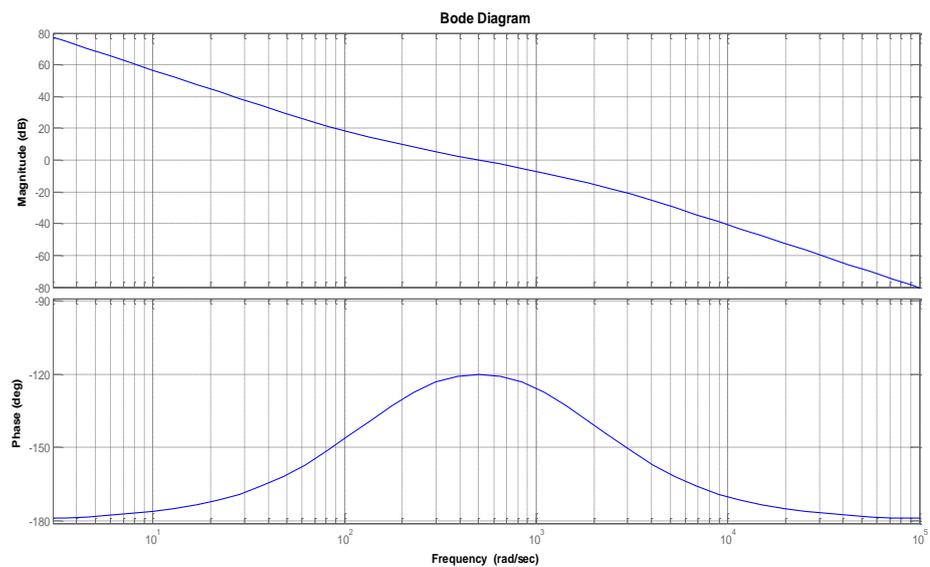


Figura 4.17. Respuesta de frecuencia del sistema del DAB 2 en la Etapa DC-DC, incluyendo la ganancia del controlador.

Para realizar la implementación se debe recordar que el controlador diseñado para el voltaje en el Enlace DC de BT (LVDC Link), controla la energía del condensador, esto implica que hay que convertir al voltaje en términos de energía a la entrada del controlador utilizando la expresión de energía en un condensador:

$$E_c = \frac{1}{2} C V_c^2 \quad (4.53)$$

por lo tanto el controlador quedará implementado de la siguiente manera:

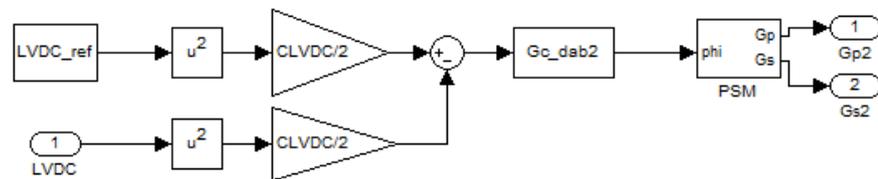


Figura 4.18. Diagrama del controlador para el DAB 2 de la Etapa DC-DC.

para comprobar que los controladores calculados funcionan correctamente, se debe realizar la simulación de esta etapa del SST, los resultados que deben esperarse para afirmar que los controladores responden de la manera deseada son que los voltajes parciales en los condensadores del enlace DC de AT se encuentren balanceados y busquen estabilizarse ante la presencia de perturbaciones. Además que el voltaje en el condensador del Enlace DC de BT sea estable y siempre siga

un valor de referencia (LVDC_ref) como se puede apreciar en la fig. 4.19 a continuación.

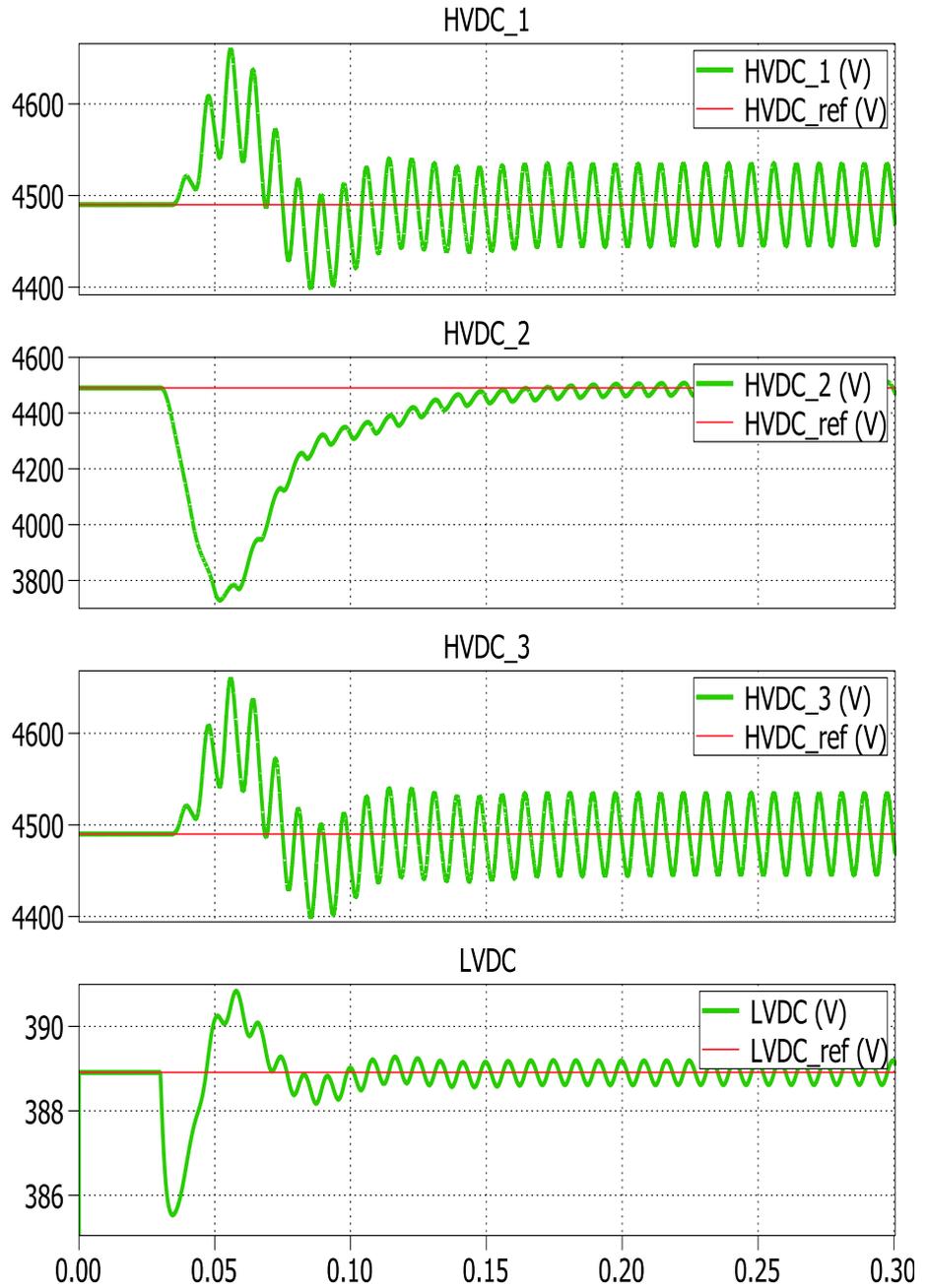


Figura 4.19. Gráficas de las señales de voltaje en los condensadores de los enlaces DC de alta y baja tensión.

4.3 DISEÑO DEL CONTROLADOR DE LA ETAPA DC-AC (INVERSOR)

Para esta etapa los parámetros a controlarse serán aquellos que el SST entregue a la carga, es decir la corriente y el voltaje a la salida del SST. También se utilizará el método de controlador en cascada, el lazo interno se encargará de realizar el control de la corriente y el lazo externo controlará el voltaje en la salida del convertidor. Como el convertidor utilizado en la Etapa DC-AC es un Inversor de Fase Partida, se realizará un controlador independiente para cada una de sus fases como se muestra en la figura 4.20.

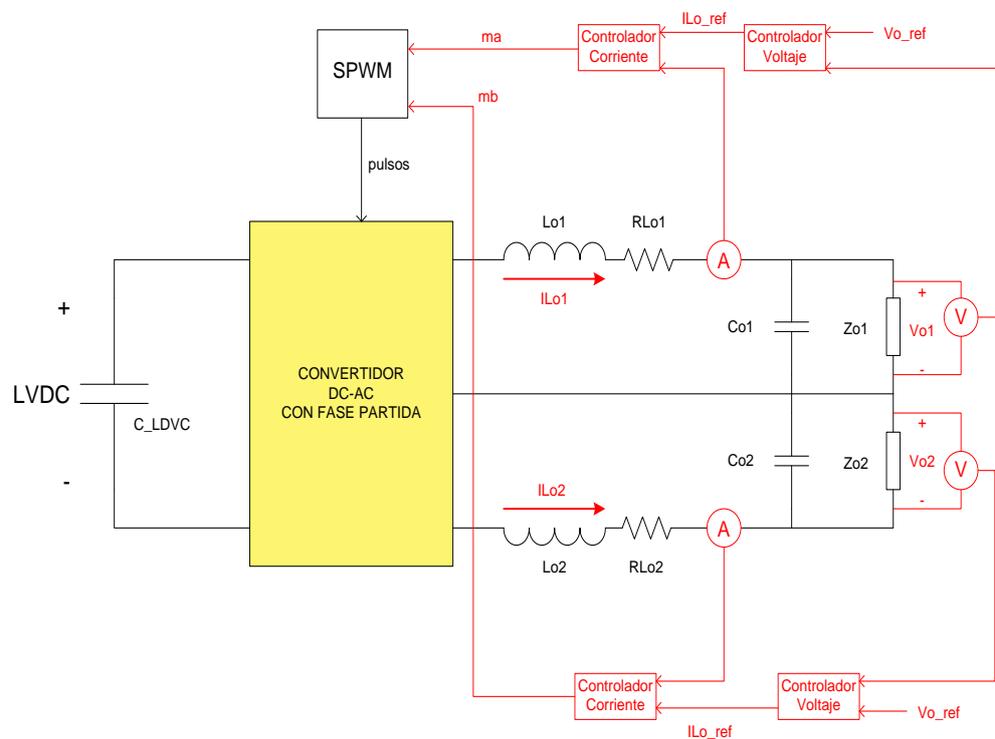


Figura 4.20. Esquema del controlador de la Etapa DC-AC del SST.

4.3.1 DISEÑO DEL CONTROLADOR DE CORRIENTE PARA LA ETAPA DC-AC.

Para realizar el cálculo del controlador de corriente, primero se debe obtener la ganancia del sistema a través del modelamiento matemático del mismo. Como el convertidor utilizado para esta etapa del SST es de fase partida, se considerará cada fase como un sistema individual y las dos fases serán consideradas idénticas por lo cual será suficiente diseñar el controlador para una de las fases ya que para la otra se utilizará el mismo.

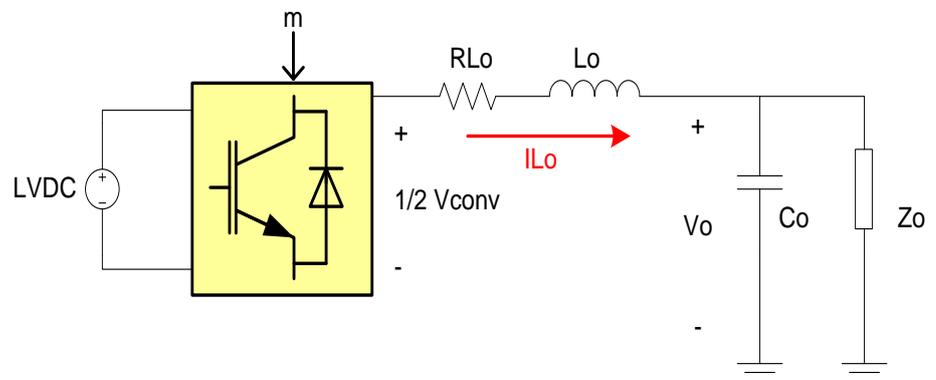


Figura 4.21. Diagrama del circuito de la Etapa DC-AC.

Aplicando la Ley de Voltajes de Kirchhoff se obtiene la siguiente ecuación:

$$0.5V_{\text{conv}} - V_{\text{RL}_o} - V_{L_o} - V_o = 0 \quad (4.54)$$

dónde:

$$V_{\text{conv}} = mLVDC \quad (4.55)$$

$$V_{\text{RL}_o} = I_{L_o}RL_o \quad (4.56)$$

$$V_{L_o} = L_o \frac{dI_{L_o}}{dt} \quad (4.57)$$

y entonces la ecuación va a quedar de la siguiente manera:

$$\frac{mLVDC}{2} - I_{L_o}RL_o - L_o \frac{dI_{L_o}}{dt} - V_o = 0 \quad (4.58)$$

se lleva la ecuación de voltajes del dominio del tiempo al dominio de la frecuencia utilizando la transformada de Laplace:

$$\frac{mLVDC}{2} - I_{L_o}(sL_o + RL_o) - V_o = 0 \quad (4.59)$$

$$I_{L_o} = \frac{m \frac{LVDC}{2}}{(sL_o + RL_o)} - \frac{V_o}{(sL_o + RL_o)} \quad (4.60)$$

se descarta el efecto que ejerce el voltaje V_o y se tiene la ganancia del sistema:

$$\frac{I_{L_o}}{m} = \frac{0.5 * LVDC}{(sL_o + RL_o)} \quad (4.61)$$

una vez obtenida la ganancia del sistema se procederá a diseñar el controlador que se encargará de mantener la corriente dentro del rango establecido para el correcto funcionamiento del convertidor. Se calcula la ganancia del controlador por medio del método del factor k , con frecuencia de corte de 2000 Hz y margen de fase de 60° . Por lo tanto la ganancia del controlador será:

$$G_c(s) = \frac{43.8992 \left(1 + \frac{s}{3368.5}\right)}{s \left(1 + \frac{s}{46880}\right)} \quad (4.62)$$

si se realiza el diagrama de bode del sistema incluyendo la ganancia del controlador, se podrá comprobar que cumple con

las especificaciones planteadas (ancho de banda y margen de fase deseados).

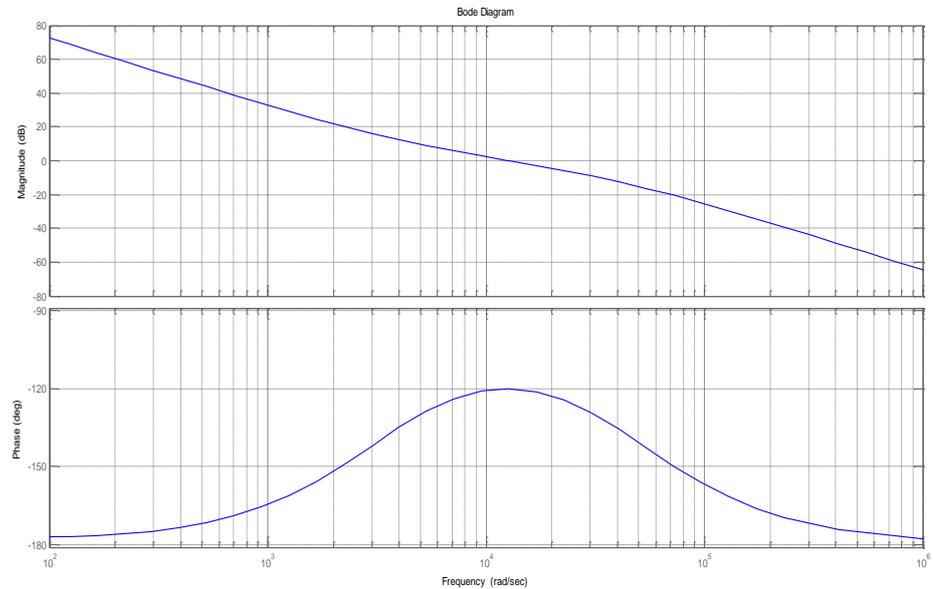


Figura 4.22. Respuesta de frecuencia del sistema para la planta de corriente de la Etapa DC-AC del SST, incluyendo la ganancia del controlador.

4.3.2 DISEÑO DEL CONTROLADOR DE VOLTAJE PARA LA ETAPA DC-AC.

Para diseñar el controlador de voltaje de la etapa se debe calcular la ganancia del sistema para la planta de voltaje, como ya se realizó el control de la corriente, entonces se considerará

al convertidor como una fuente de corriente AC como se muestra en la figura:

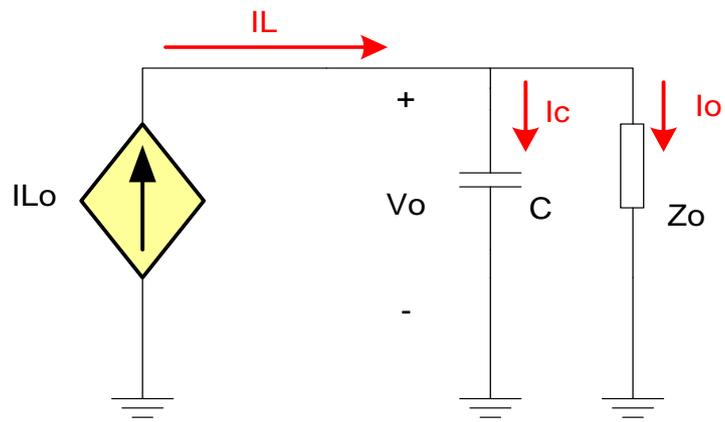


Figura 4.23. Diagrama del circuito para la planta de voltaje de la Etapa DC-AC del STT.

se plantea la ecuación de las corrientes:

$$I_L = I_C + I_o \quad (4.63)$$

dónde:

$$I_C = C \frac{dV_o}{dt} \quad (4.64)$$

$$I_o = \frac{V_o}{Z_o} \quad (4.65)$$

Por lo tanto se tendrá la ecuación de corrientes de la siguiente forma:

$$I_L = C \frac{dV_o}{dt} + \frac{V_o}{Z_o} \quad (4.66)$$

se lleva la expresión del dominio de la frecuencia al dominio del tiempo utilizando la transformada de Laplace, por lo que se tiene ahora:

$$I_L = V_o \left(sC + \frac{1}{Z_o} \right) \quad (4.67)$$

la ganancia del sistema para la planta de voltaje será entonces:

$$\frac{V_o}{I_L} = \frac{Z_o}{sCZ_o + 1} \quad (4.68)$$

luego de haber obtenido al ganancia del sistema para la planta de voltaje de la etapa DC-AC del SST, se procede a diseñar el controlador.

Para el diseño del controlador se utilizará el método de polo resonante, que consiste en agregar un polo resonante en la frecuencia natural del sistema para mejorar su ganancia.

$$p_r = \frac{1}{(s^2 + \omega_0^2)} \quad (4.69)$$

Utilizando Sisotool, una herramienta de MATLAB para diseñar controladores, se ubica el polo resonante a la frecuencia natural de la red, 60 Hz o 377 rad/s. luego se colocan 3 ceros para compensar el efecto del polo resonante y además se agrega un integrador para eliminar el error en estado estable, luego manipulando la ganancia del sistema se debe asegurar que se obtenga el Margen de Fase deseado de 60° y que la frecuencia de corte sea de 600 Hz, para que el ancho de banda sea el indicado.

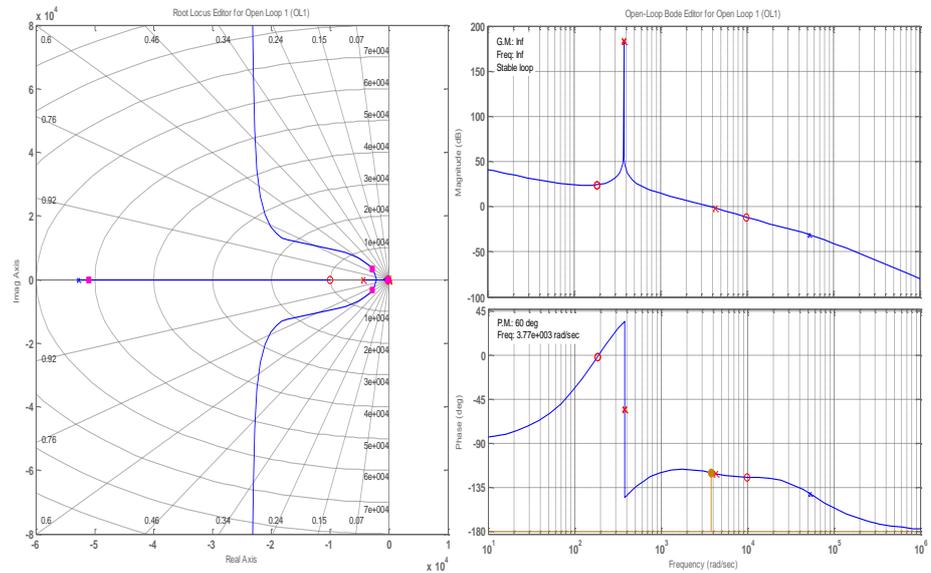


Figura 4.24. Diseño del controlador con polo resonante para la planta de voltaje de la Etapa DC-AC, utilizando la herramienta Sisotool de Matlab.

Por lo tanto la ganancia del controlador será:

$$G_c(s) = \frac{3330(s + 9990)(s + 188)^2}{s(s + 4343)(s^2 + (376.9911)^2)} \quad (4.70)$$

Si se realiza el diagrama de bode del sistema incluyendo la ganancia del controlador, se podrá comprobar que cumple con las especificaciones planteadas (ancho de banda y margen de fase deseados).

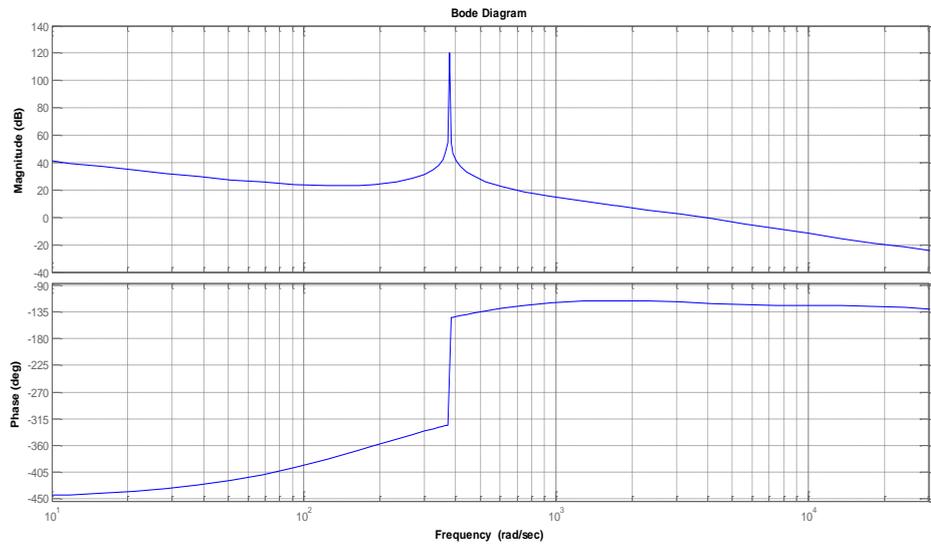


Figura 4.25. Respuesta de frecuencia del sistema para la planta de voltaje de la Etapa DC-AC, incluyendo la ganancia del controlador con polo resonante.

Una vez diseñado el controlador en cascada para una fase del inversor, se implementa el controlador total para la Etapa DC-AC del SST, utilizando el mismo controlador para la otra fase pero invirtiendo la señal moduladora m al multiplicar la salida por un valor de -1 . Por lo tanto el controlador total quedará implementado de la siguiente manera como se muestra en la figura 4.26 a continuación.

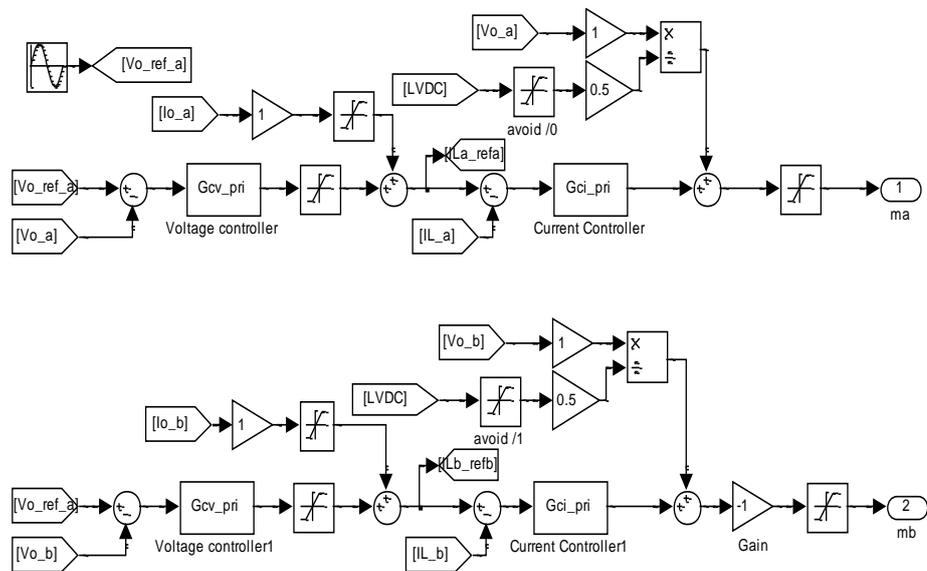


Figura 4.26. Diagrama del controlador para la Etapa DC-AC del SST.

Para comprobar que el controlador calculado funciona correctamente, se debe realizar la simulación de esta etapa del SST, los resultados que deben esperarse para afirmar que el controlador responde de la manera deseada son que el valor de la amplitud de señal de voltaje de salida no debe variar en todos sus periodos y que la señal corriente debe seguir siempre una referencia.

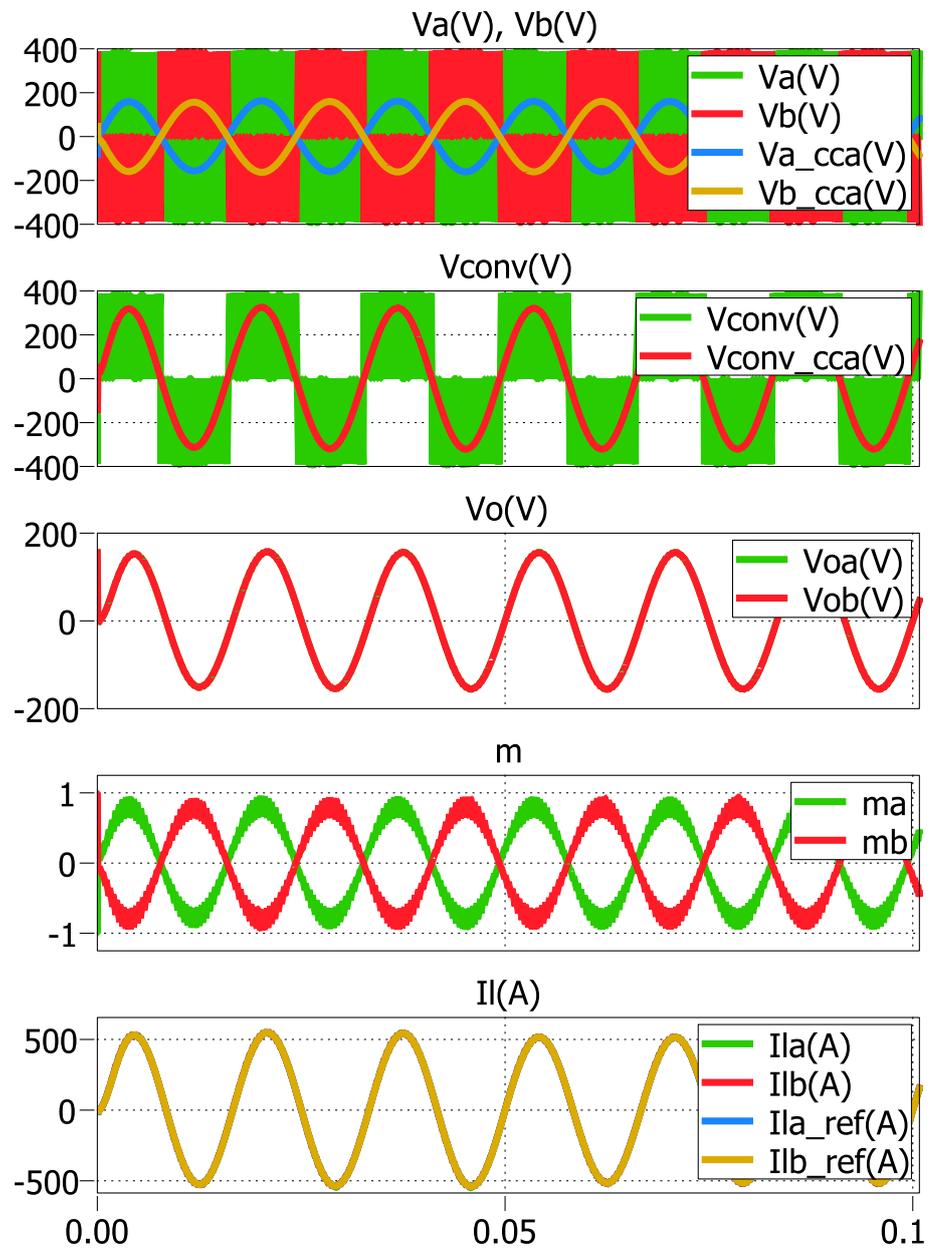


Figura 4.27. Gráficas de las señales de voltaje, voltaje del convertidor, voltaje de salida, la señal moduladora y las señales de corriente en la Etapa DC-AC del SST.

CAPÍTULO 5

SIMULACIÓN

En este capítulo se presenta el circuito del SST implementado en las herramientas de MATLAB como lo son SIMULINK y PLECS, aquí se realizarán las respectivas simulaciones tanto a carga nominal, sobrecarga y condiciones anormales que se presentan en el sistema eléctrico, de esta forma se pondrá a prueba los controladores de cada bloque que conforma el SST.

5.1 DISEÑO E IMPLEMENTACION DEL SST

Una vez diseñado los componentes y controladores de cada bloque que conforman el SST, se realiza la implementación en SIMULINK como se muestra en la fig. 5.1

Con el objetivo de analizar y verificar la estabilidad y correcto funcionamiento del SST ante la presencia de perturbaciones que son características en los sistemas de potencia se realizarán las siguientes pruebas simulando dichas perturbaciones y se analizará el comportamiento del SST ante las mismas:

- Condición de máxima carga y sobrecarga
- Presencia de Armónicos
- Bajo Factor de Potencia en la Carga
- Sags & Swells
- Prueba del Enlace DC.

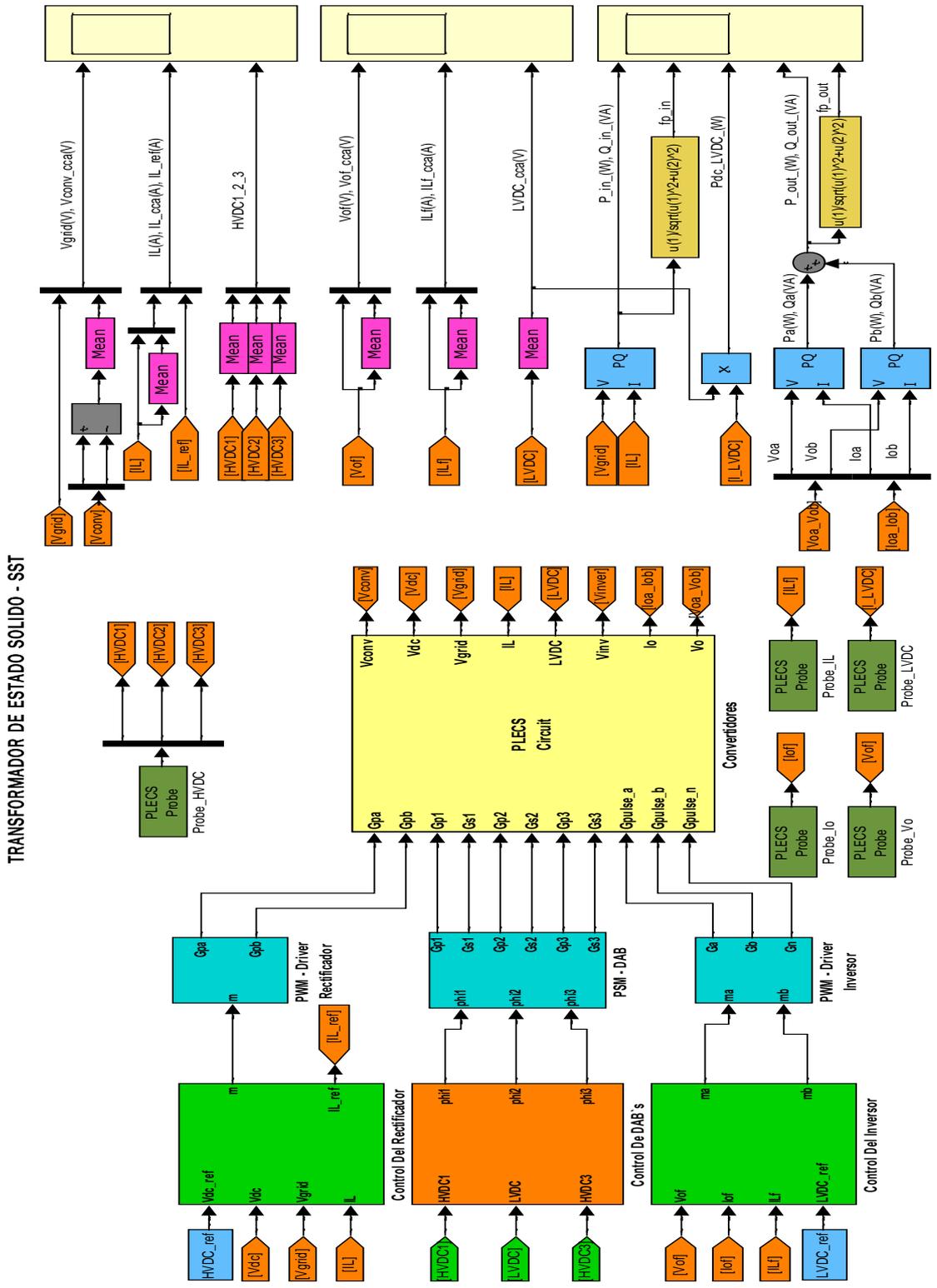


Figura 5.1. SST implementado en SIMULINK.

5.2 ANÁLISIS DE LAS SIMULACIONES DEL SST

Para comprobar el funcionamiento del SST, se incluyen diferentes tipos de perturbaciones de corriente y voltaje tanto en la parte alterna como en los enlace DC.

5.2.1 SIMULACIÓN DE UN SAG Y SWELL DEL 20% EN EL VOLTAJE DE LA RED

Los SAG`s y SWELL`s de voltajes son perturbaciones que se manifiestan como reducciones o incrementos no muy grandes y por poco tiempo en la forma de onda del voltaje.

Para la simulación del Sag (reducción del voltaje), el circuito del SST debe lucir como lo indica la Fig. 5.2, recordando que el SAG a simular es de un 20 % en el voltaje de la red, en el tiempo $0.1 \leq t \leq 0.2$.

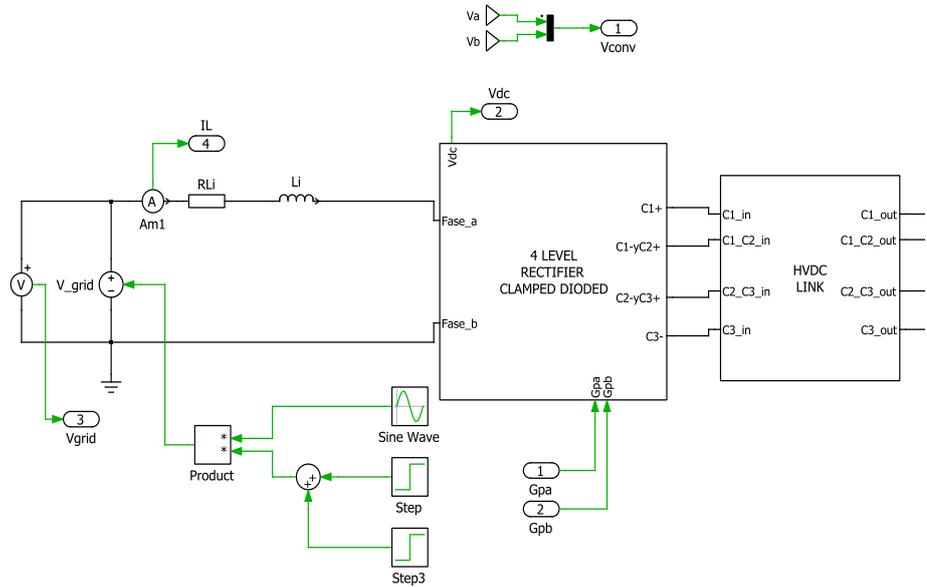


Figura 5.2. Diseño para simular un SAG o SWELL en el voltaje de la red.

La Fig. 5.3 representa las formas de ondas de voltajes y corrientes del rectificador al ser afectados por un SAG del 20% en el voltaje de la red.

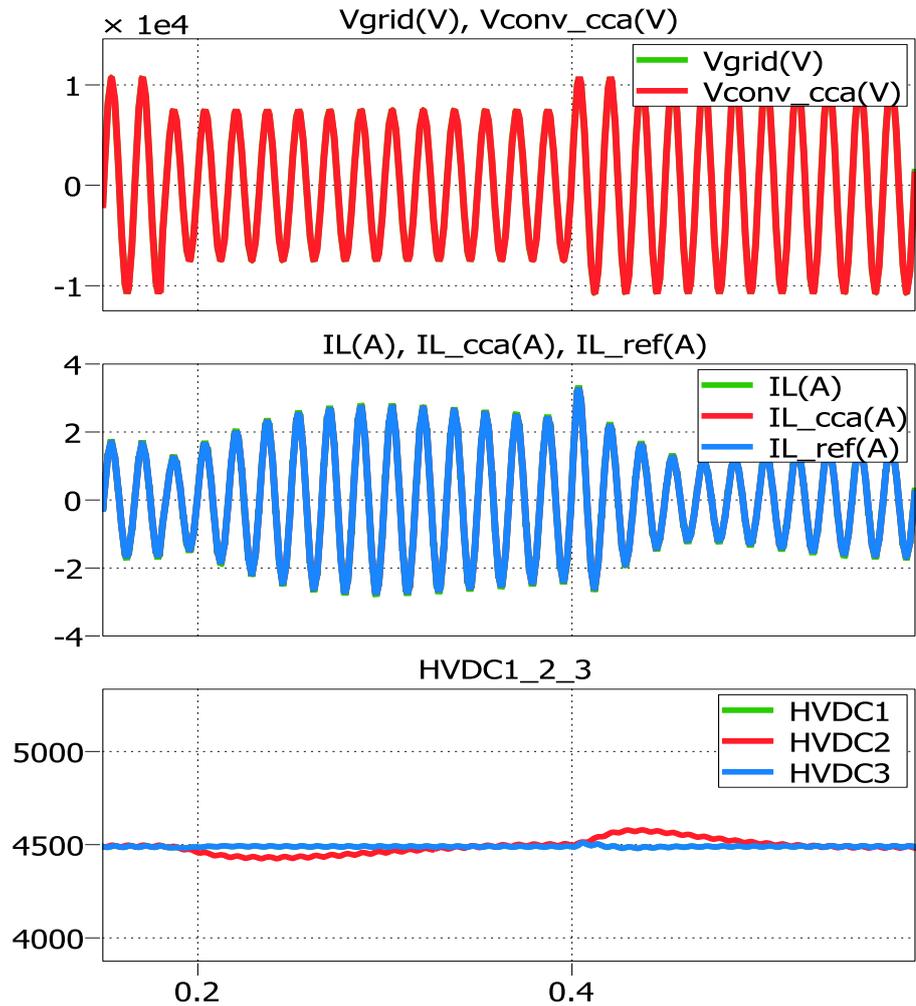


Figura 5.3. Voltaje convertidor y de la red, Corriente IL_HVDC y Voltajes HVDC.

En la Figura 5.3 se observa la caída de voltaje en la red por un corto instante de tiempo, el voltaje de la red se reduce al igual que el voltaje en el convertidor y para compensar la potencia que debe entregar el SST la corriente en el convertidor aumenta.

La Fig. 5.4 representa las formas de ondas de voltajes y corrientes del inversor las cuales no son afectadas por un SAG del 20% en el voltaje de la red.

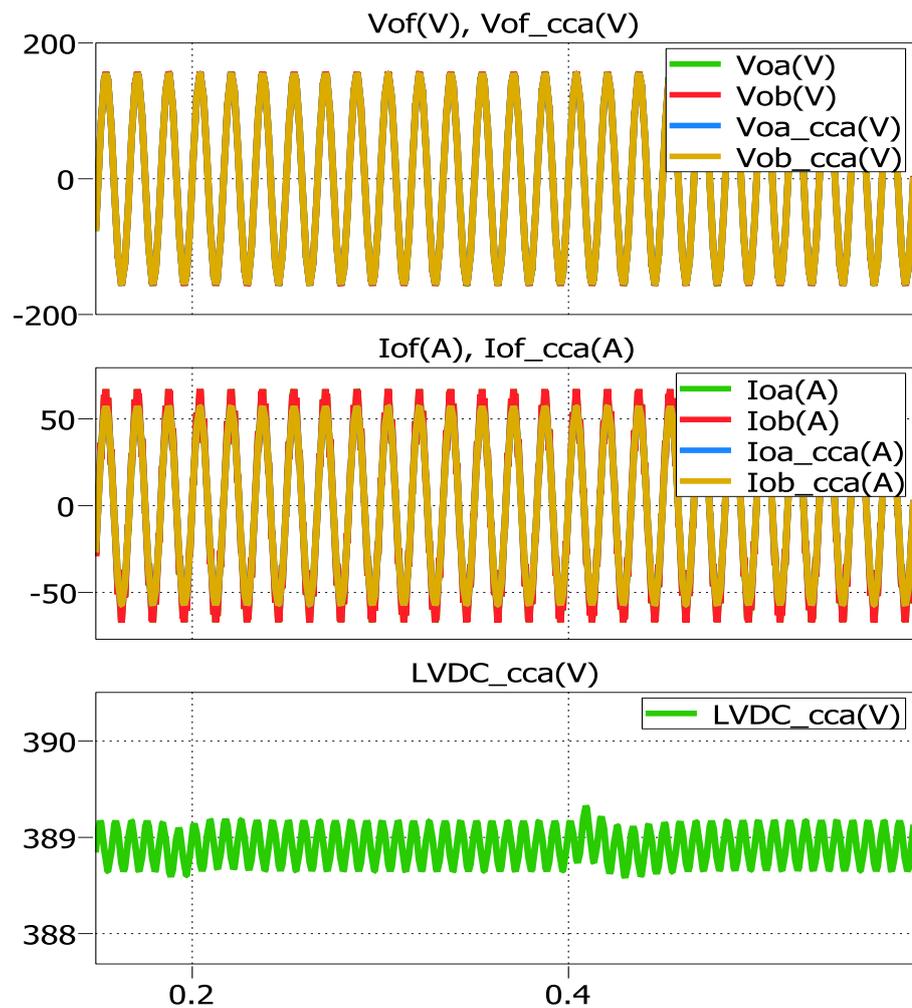


Figura 5.4. Voltajes de salida del inversor, voltaje del convertidor, corrientes de salida del inversor y voltaje LVDC.

Las formas de ondas de voltaje y corrientes a la salida del inversor no son afectadas debido a que los capacitores entregan parte de su potencia para mantener la potencia constante a la salida.

La Fig. 5.5 muestra las potencias y el factor de potencia tanto a la entrada como a la salida del convertidor, la potencia de entrada se reduce durante el tiempo que dura el SAG pero la potencia de salida se mantiene constante gracias a la potencia entregada por los capacitores.

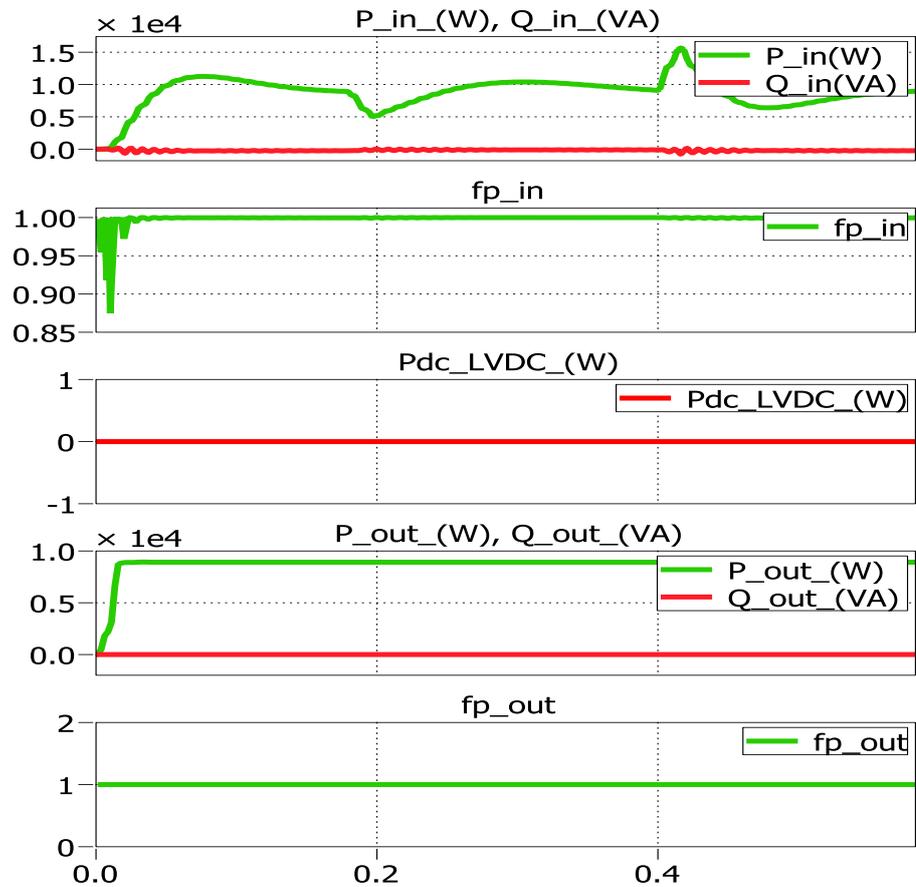


Figura 5.5. Potencia de entrada y salida, fp de entrada y salida.

Para la simulación del Swell (incremento del voltaje), el circuito del SST debe lucir como se indica en la Fig. 5.2, recordando que el SWELL a simular es de un 20 % en el voltaje de la red, en el tiempo $0.1 \leq t \leq 0.2$.

La Fig. 5.6 representa las formas de ondas de voltajes y corrientes del rectificador al ser afectados por un SWELL del 20% en el voltaje de la red.

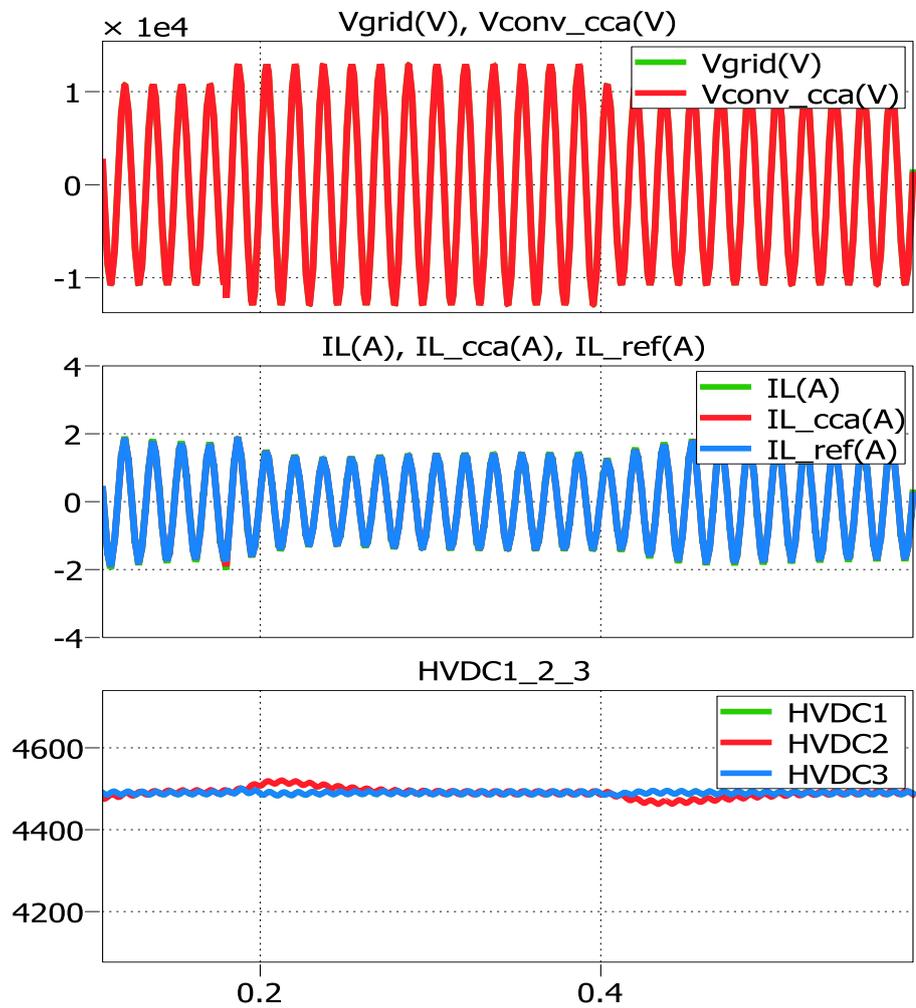


Figura 5.6. Voltaje convertidor y de la red, Corriente IL_HVDC y Voltajes HVDC.

En la Figura 5.6 se observa el aumento de voltaje en la red por un corto instante de tiempo, el voltaje de la red se incrementa al igual que el voltaje en el convertidor y para compensar la

potencia que debe entregar el SST la corriente en el convertidor disminuye. Las formas de ondas de voltajes y corrientes del inversor las cuales no son afectadas por un SWELL del 20% en el voltaje de la red se observan en la Fig. 5.7

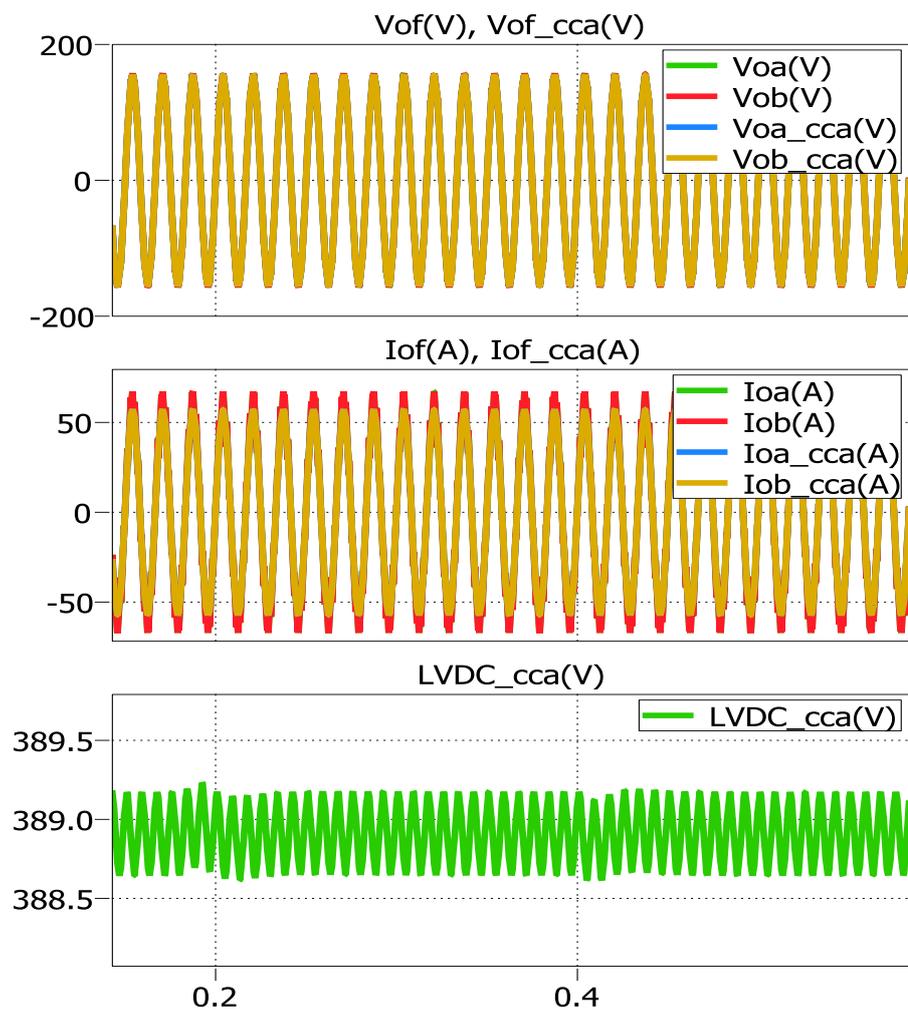


Figura 5.7. Voltajes de salida del inversor, voltaje del convertidor, corrientes de salida del inversor y voltaje LVDC.

Las formas de ondas de voltaje y corrientes a la salida del inversor no son afectadas debido a que los capacitores entregan parte de su potencia para mantener la potencia constante a la salida. Las potencias y el factor de potencia tanto a la entrada como a la salida del convertidor, la potencia de entrada se incrementa durante el tiempo que dura el SWELL pero la potencia de salida se mantiene constante gracias a la potencia entregada por los capacitores tal como se observa en la Fig. 5.8

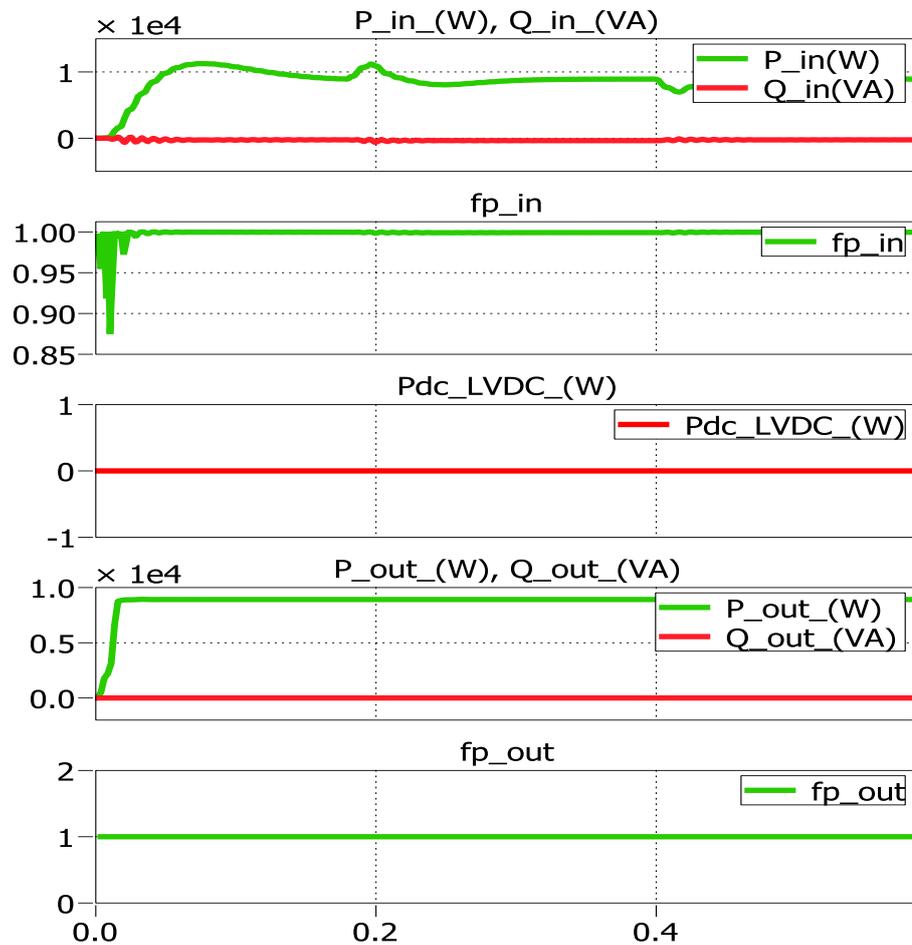


Figura 5.8. Potencia de entrada y salida, fp de entrada y salida.

5.2.2 INYECCIÓN DE POTENCIA EN EL ENLACE DE BAJA LVDC

El SST permite integrarnos a redes inteligentes y utilizar fuentes de energía alternativa y se tiene el enlace de baja LVDC el cual permite alimentar a cargas DC o el acceso de fuentes de energía para proveer energía a la red. En la Fig. 5.9 se tiene como se coloca la perturbación en el enlace LVDC.

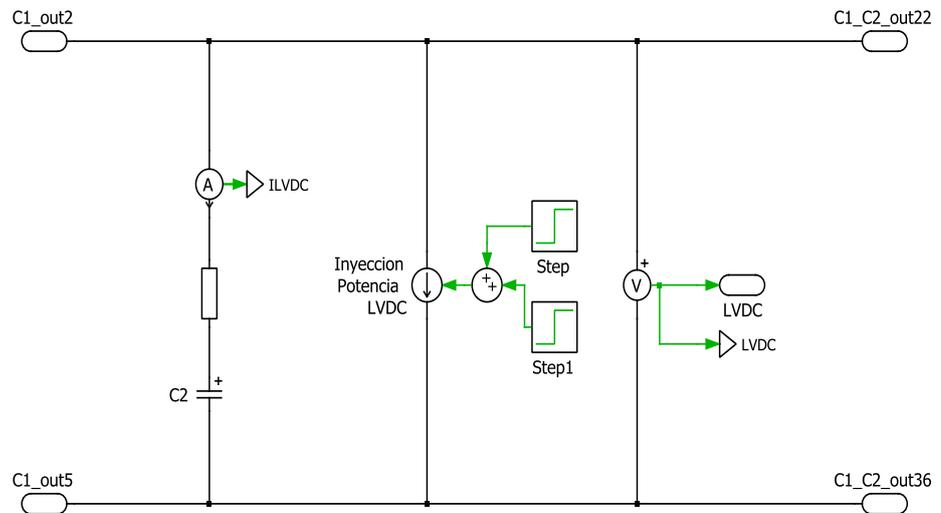


Figura 5.9. Inyección de Potencia en el enlace LVDC.

Se tiene dos bloque step debido a que simularemos una inyección de potencia DC y una extracción de potencia DC, la perturbación DC de 50(A) estará entre $0.1 \leq t \leq 0.2$ y para la perturbación DC de 100(A) estará de $0.2 \leq t$ en adelante, la Fig. 5.10 representa las formas de ondas de voltajes y corrientes del rectificador.

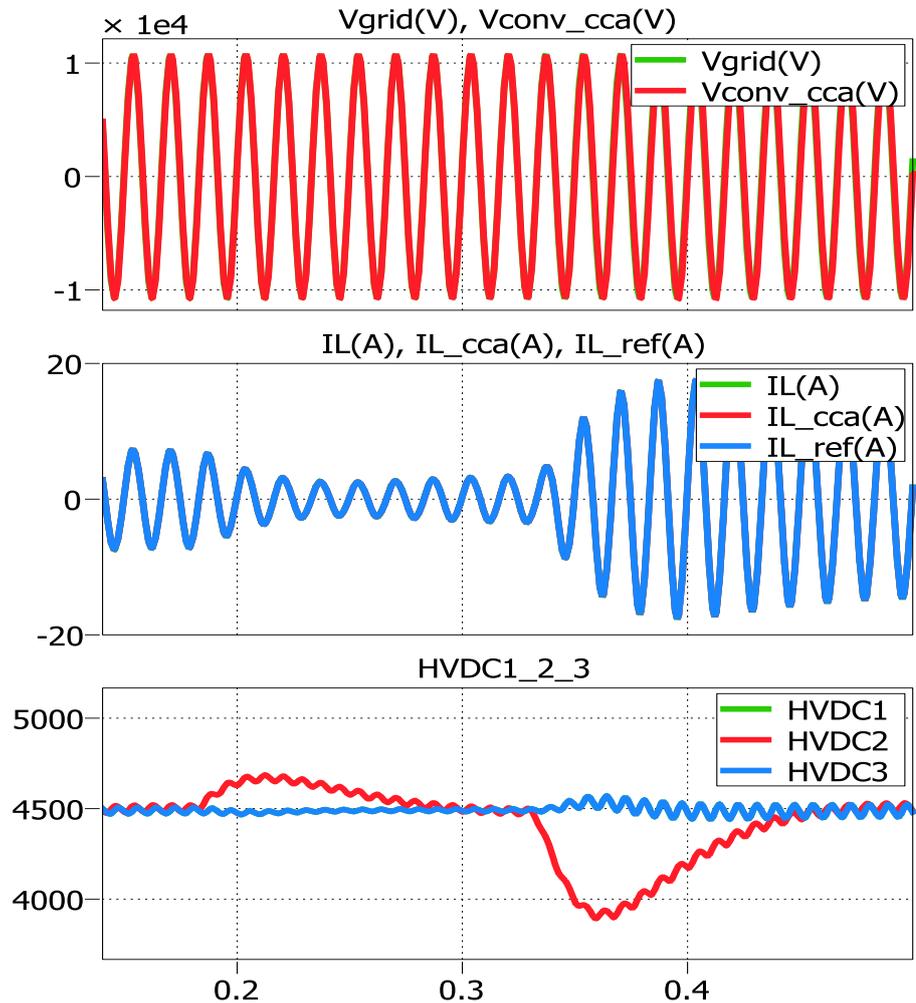


Figura 5.10. Voltaje convertidor y de la red, Corriente IL_HVDC y Voltajes HVDC.

Al momento de simular el consumo de potencia DC el voltaje de la red y el convertidor muestran un pequeño aumento y por lo tanto la corriente IL_HVDC disminuye para compensar la potencia que entrega el convertidor, por otro lado al momento de adición de potencia DC el voltaje de la red y del convertidor disminuyen un poco y la corriente IL_HVDC es la encargada de

aumentar su valor para compensar la potencia a la salida del convertidor. Los voltajes del enlace HVDC aumentan y disminuyen respectivamente para mantener los voltajes y corrientes a la salida del inversor permanezcan estables, tal como se observa en la Fig. 5.11

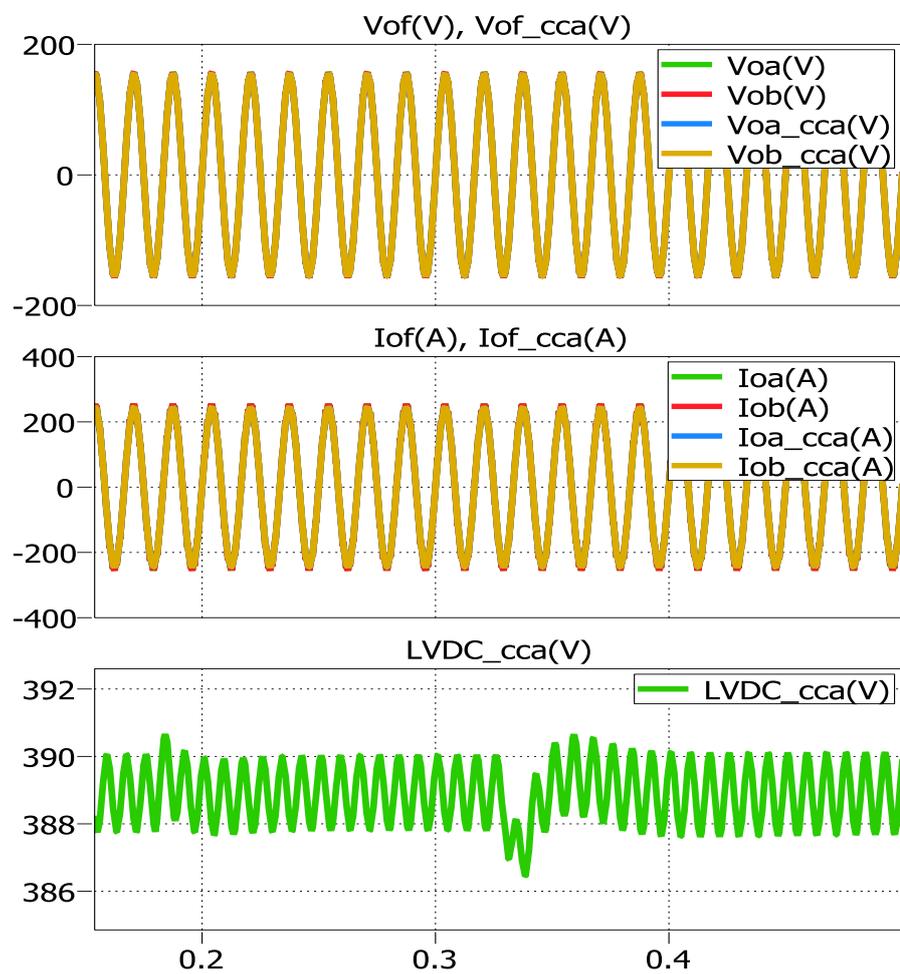


Figura 5.11. Voltajes de salida del inversor, voltaje del convertidor, corrientes de salida del inversor y voltaje LVDC.

En la Fig. 5.12 se observa que la potencia de entrada disminuye al momento de consumir potencia DC y que aumenta al momento de inyectarse potencia DC, la potencia DC muestra su respectivo cambio de signo en la potencia al omento de inyectar y consumir potencia DC, la potencia de salida permanece constante debido a que sus valores de voltaje y salida no presentaron cambio alguno.

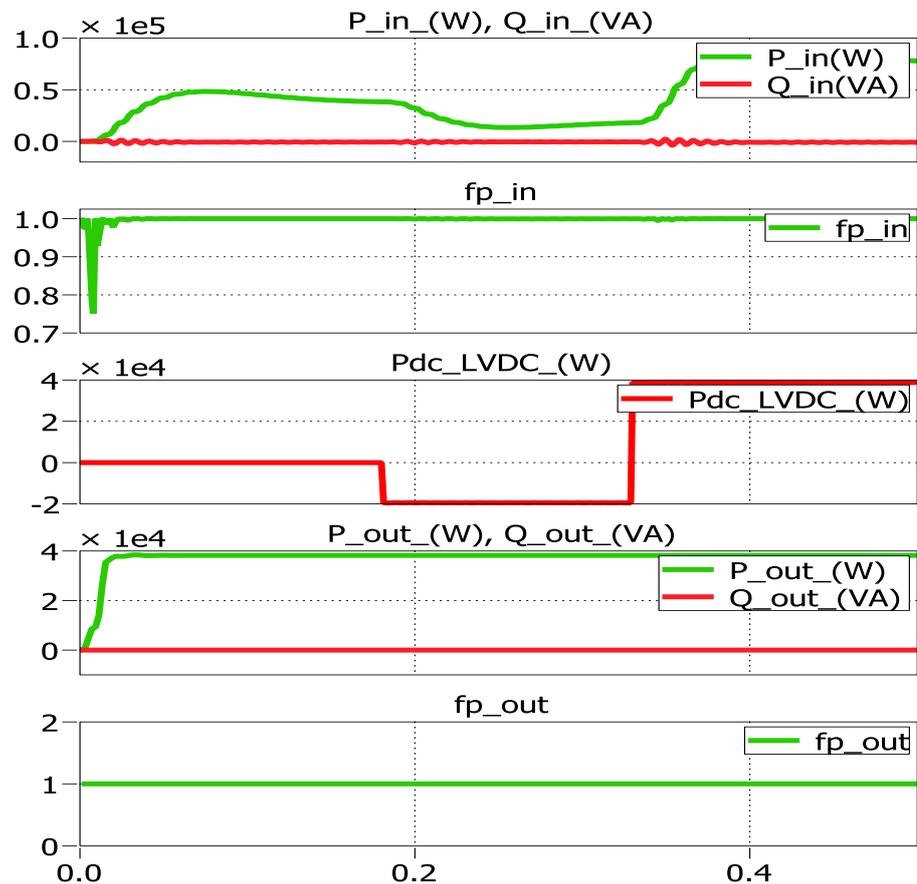


Figura 5.12. Potencia de entrada - salida, fp de entrada – salida y potencia DC.

5.2.3 CONDICIÓN DE MÁXIMA CARGA Y SOBRECARGA

Como todo equipo eléctrico, el SST debe soportar sobrecargas en el sistema, para lo cual se agrega una sobrecarga, para comprobar el correcto funcionamiento del SST.

En la Fig 5.13 se muestra como debe lucir el circuito simulando la carga nominal y sobrecarga.

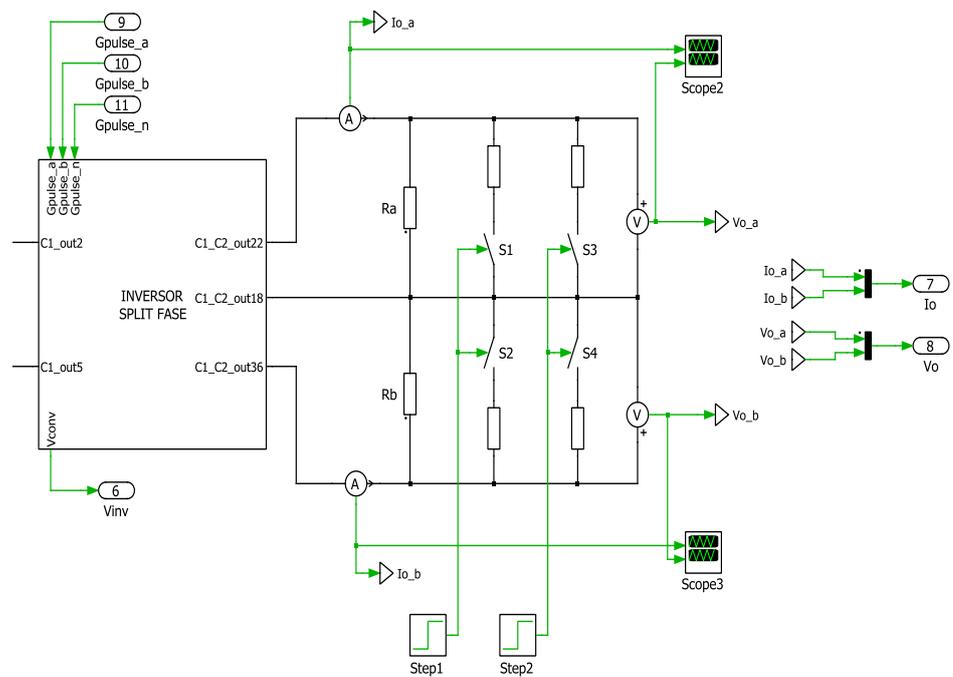


Figura 5.13. Circuito a carga nominal y sobrecarga.

La Fig. 5.14 representa las formas de ondas de voltajes y corrientes del rectificador.

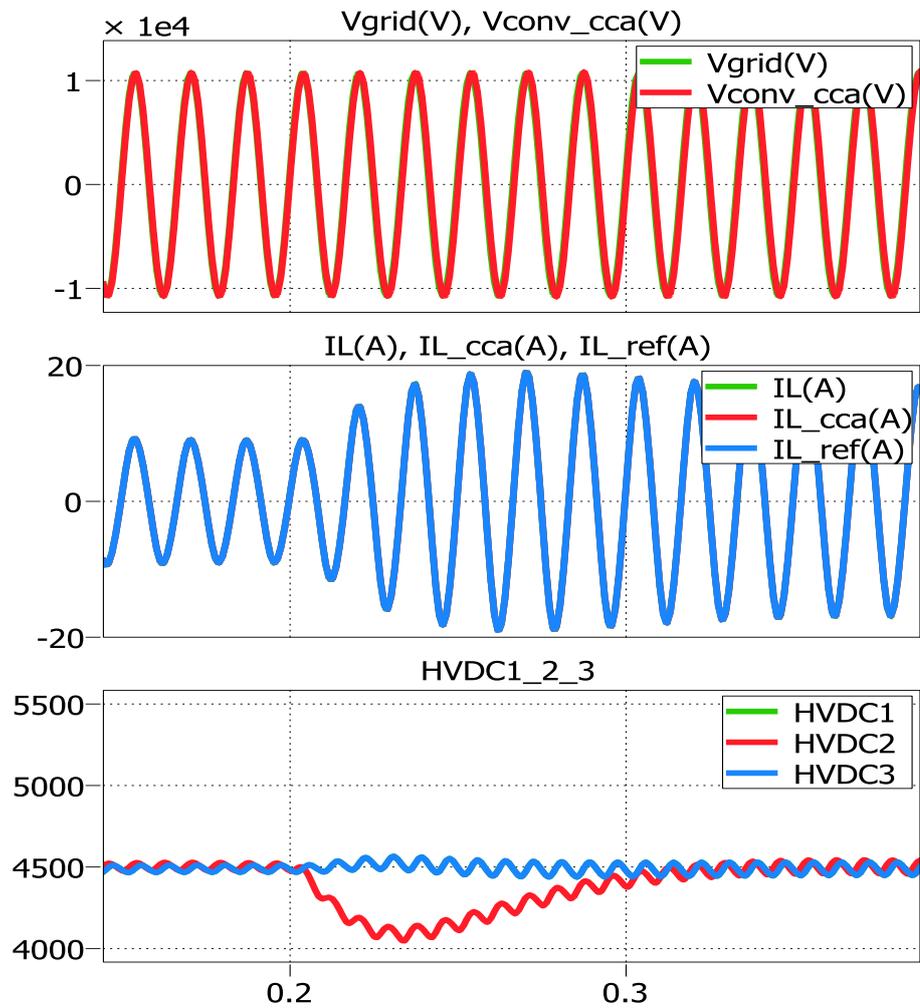


Figura 5.14. Voltaje convertidor y de la red, Corriente IL_HVDC y Voltajes HVDC.

Al aumentar la carga aumenta la corriente de entrada y de salida, manteniéndose el voltaje de salida constante, tal como

se observa en la Fig 5.14 y Fig. 5.15 respectivamente. Estas variaciones de potencia se ven reflejadas en los voltajes DC que transmiten la potencia requerida por la carga, por lo que se puede apreciar en las gráficas que el nivel de voltaje disminuye y el control logra estabilizarlos obteniendo mayor potencia de la red, después de un instante de tiempo.

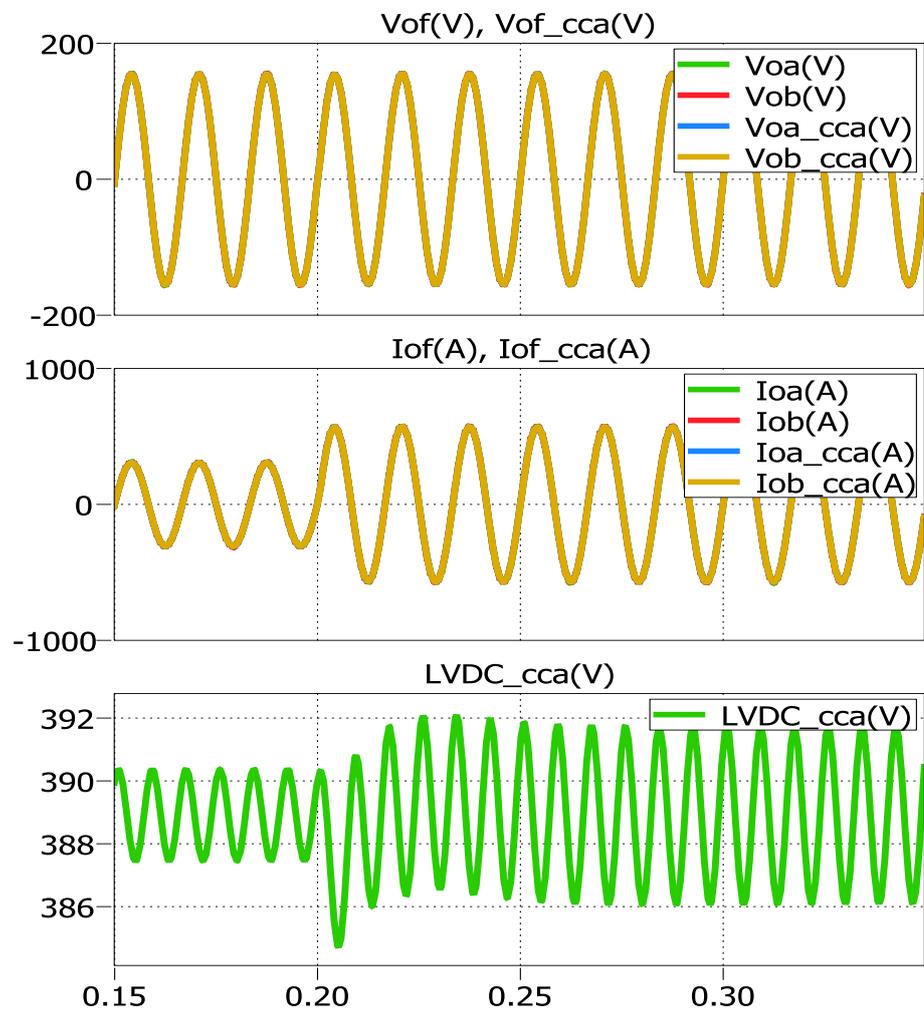


Figura 5.15. Voltajes de salida del inversor, voltaje del convertidor, corrientes de salida del inversor y voltaje LVDC.

La Figura 5.16 muestra el aumento de la potencia de entrada y de salida debido a la sobrecarga en el sistema y los factores de potencia se mantienen en 1 respectivamente debido a que se está trabajando con carga resistiva.

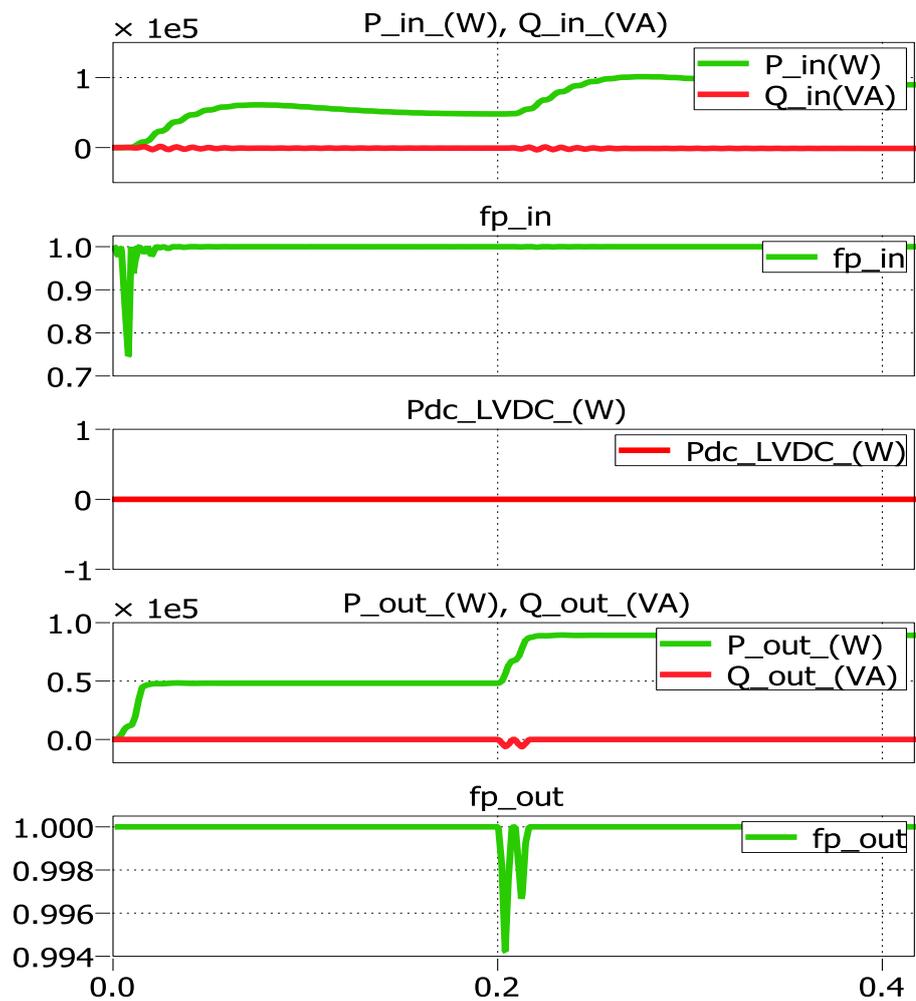


Figura 5.16. Potencia de entrada - salida, fp de entrada – salida y potencia DC.

5.2.4 BAJO FACTOR DE POTENCIA

El SST debe ser capaz de mantenerse funcionando bajo la presencia de una carga con bajo factor de potencia.

Se colocara una carga con un bajo factor de potencia 0.7 lo cual es multado por la empresa proveedora de energía eléctrica. Las características de esta carga es $R = 0.34 [\Omega]$ y $L = 0.9077 [\text{mH}]$ la misma que será conectada en un $t \geq 0.2$, además de esperar un correcto funcionamiento de las variables de voltaje y corriente dicho factor de potencia no debe afectar nuestro factor de potencia a la entrada. Ver Fig. 5.17

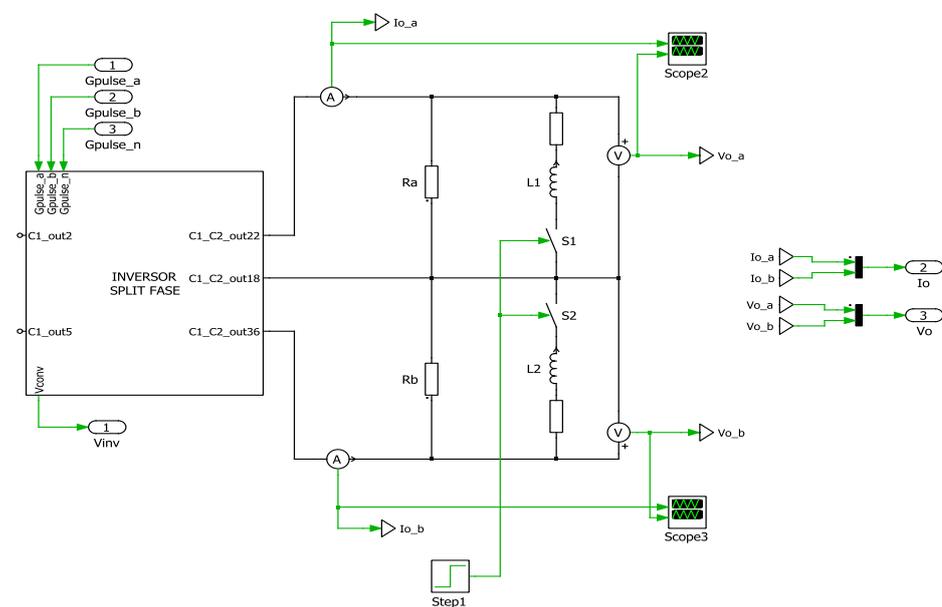


Figura 5.17. Conexión de una carga R-L.

En la figura 5.18 se observa como la corriente proveniente de la red aumenta, ya que la potencia aparente de entrada aumenta.

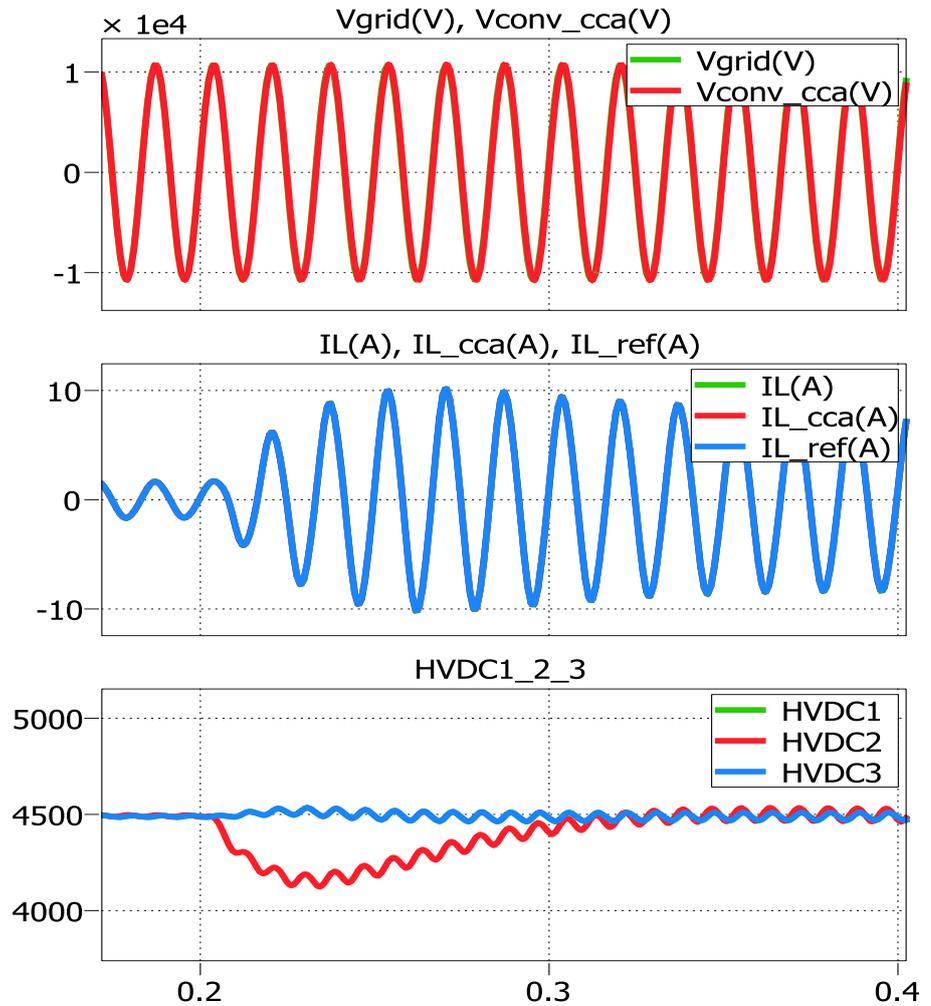


Figura 5.18. Voltaje convertidor y de la red, Corriente IL_HVDC y Voltajes HVDC.

En la figura 5.19 se observa como los voltajes se mantienen estables y la corriente de la carga aumenta debido a la carga

reactiva que entra al sistema. Esto se debe a que los capacitores son los encargados de entregar la potencia reactiva necesaria a la carga sin afectar la potencia que entra al SST.

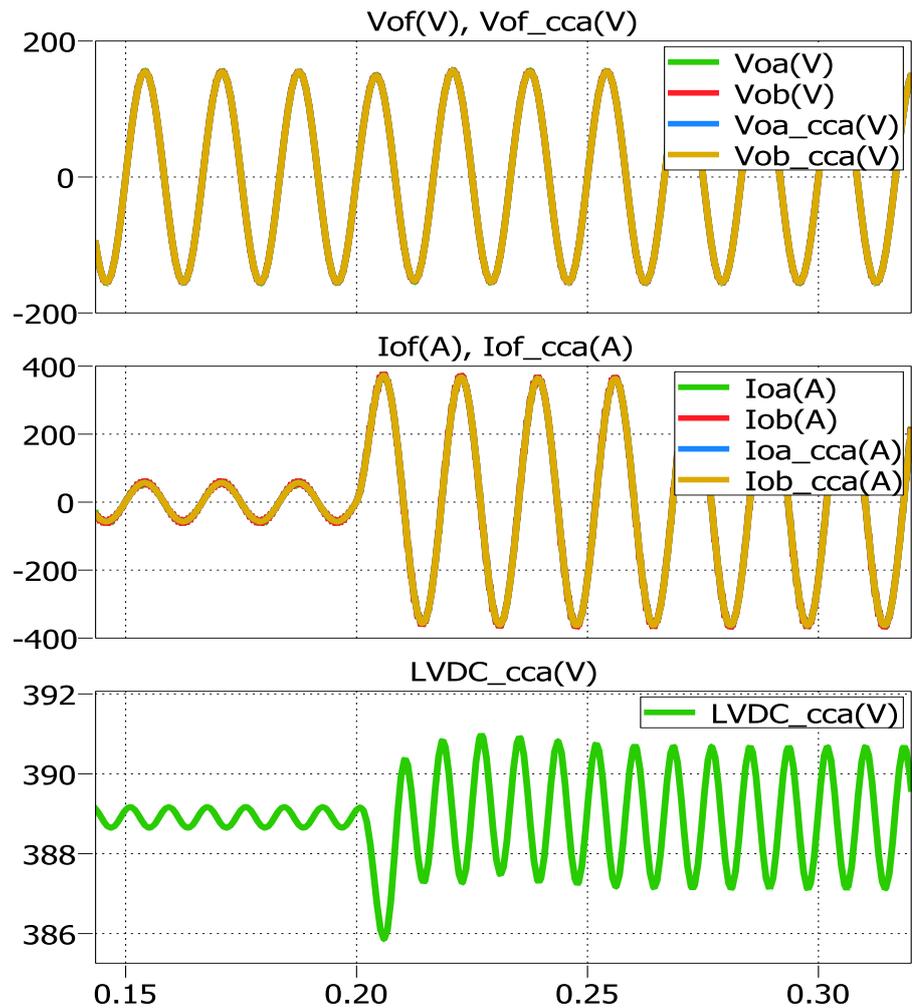


Figura 5.19. Voltajes de salida del inversor, voltaje del convertidor, corrientes de salida del inversor y voltaje LVDC.

La potencia activa de entrada del SST se aumenta a un 60% ya que la potencia activa en la carga aumento a un 60%, sin verse afectada la potencia reactiva, por lo tanto se tiene un factor de potencia unitario en la entrada del SST. La potencia reactiva en la carga hace que el factor de potencia de salida disminuya y sea aproximadamente 0.8 que está en un rango permisible por el SST y lo puede controlar. Ver la Fig. 5.20

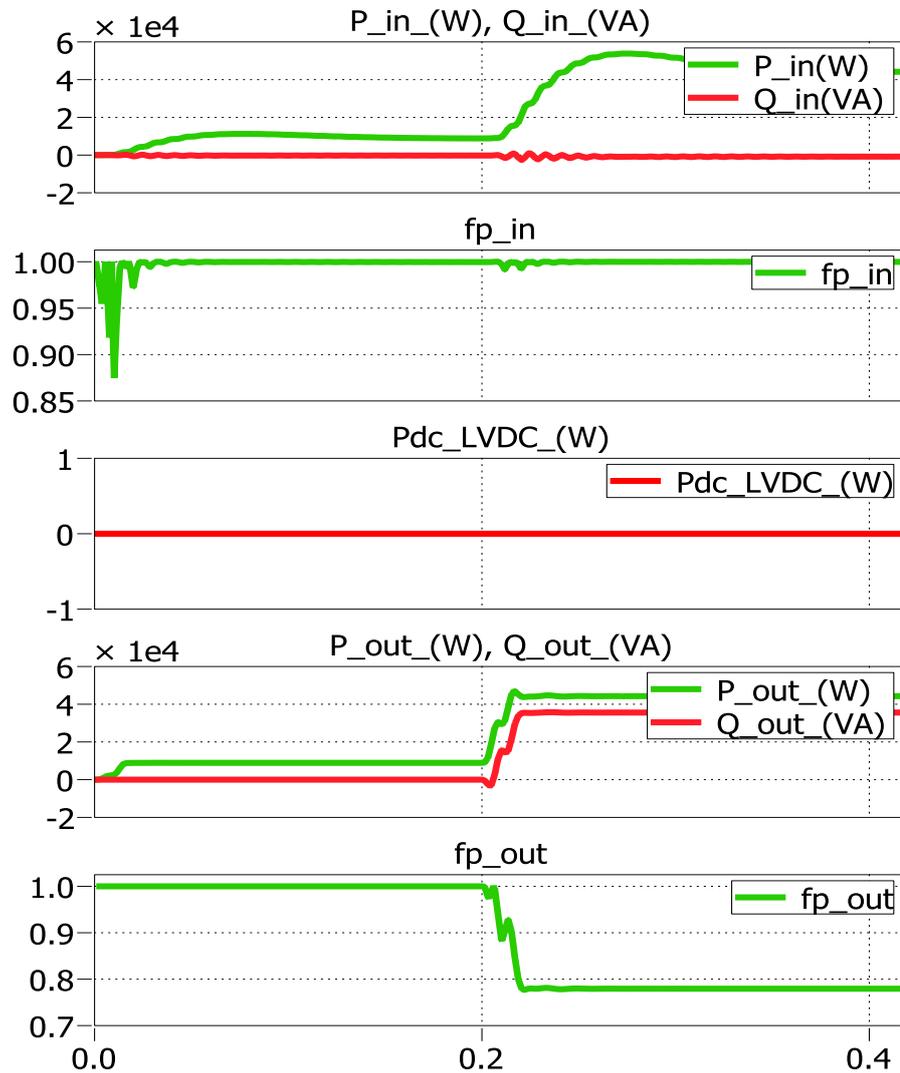


Figura 5.20. Potencia de entrada - salida, fp de entrada – salida y potencia DC.

5.2.5 PRESENCIA DE ARMÓNICOS

La presencia de armónicos es necesaria debido a que la presencia de estos es bastante común en los sistemas de

potencia, particularmente en corrientes, lo cual podría terminar ocasionando perturbaciones en la forma de onda de voltaje.

Para la prueba se inyecta en el sistema una corriente armónica del lado de la carga, de la prueba observaremos el comportamiento de las variables de corriente y voltaje de entrada y de salida. Se muestra el esquema de conexión en la

Fig. 5.21

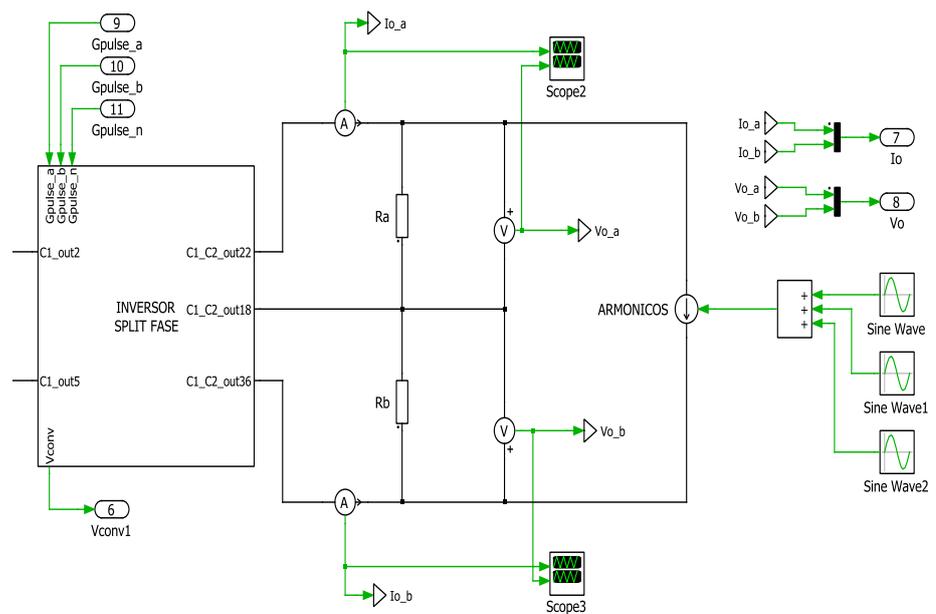


Figura 5.21. Simulación de Armónicos en la salida del inversor.

En la figura 5.22 se observa como la corriente a la entrada del SST no se ve afectada por las armónicas de la salida, esto se debe a que el capacitor del enlace de baja C_{LVDC} absorbe las

corrientes armónicas, filtrándolas y de esta forma no reflejar la perturbación en la entrada.

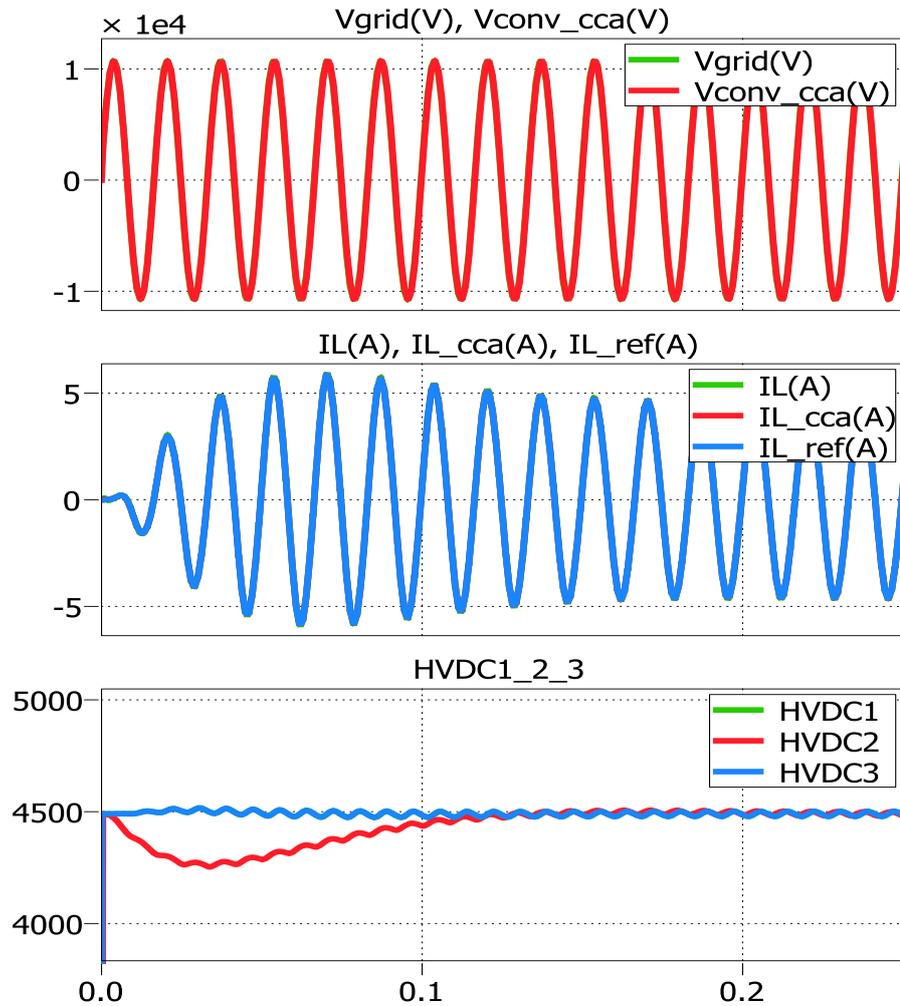


Figura 5.22. Voltaje convertidor y de la red, Corriente IL_HVDC y Voltajes HVDC.

Como se puede observar en la figura 5.23 la corriente de carga presenta armónicas, que distorsionan la forma de onda

sinusoidal, pero el voltaje de salida no presenta armónicas, debido a que la respuesta rápida del control no permite que el voltaje se distorsione.

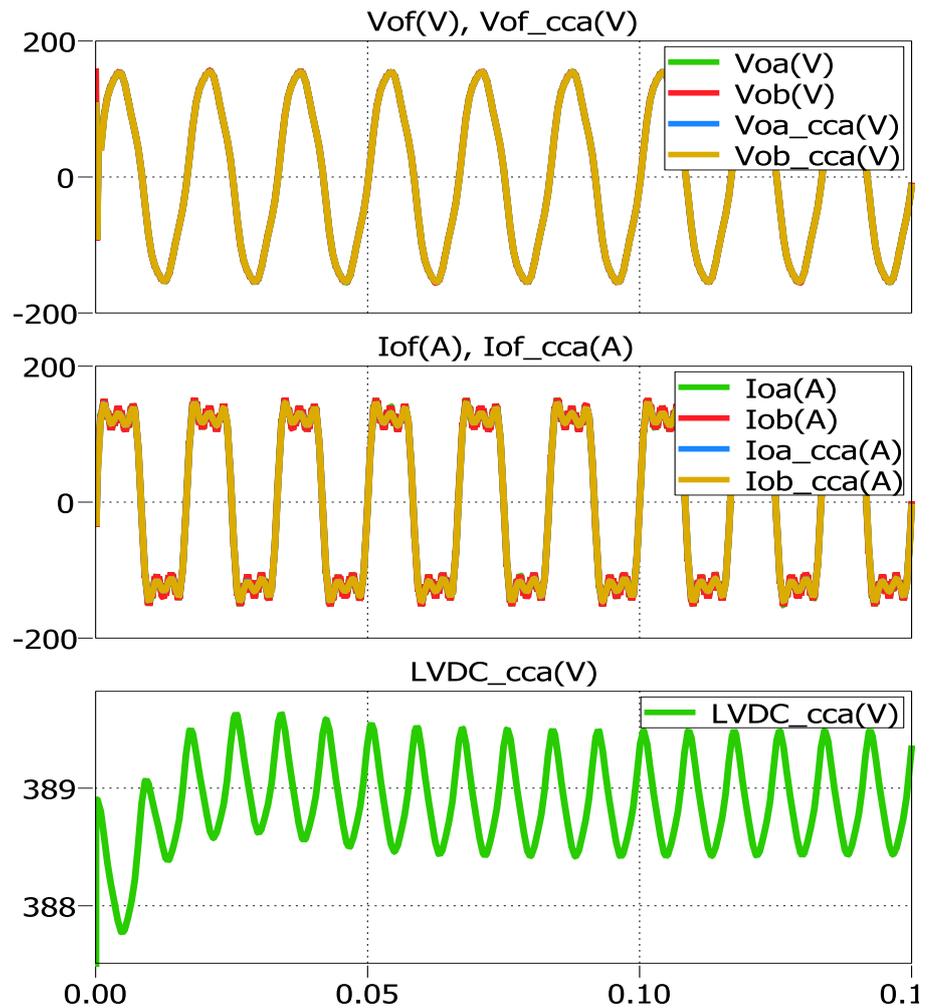


Figura 5.23. Voltajes de salida del inversor, voltaje del convertidor, corrientes de salida del inversor y voltaje LVDC.

En la Fig. 5.24 tanto las potencias de entrada y salida como los factores de potencia respectivos no se ven afectados por la presencia de armónicos en la carga.

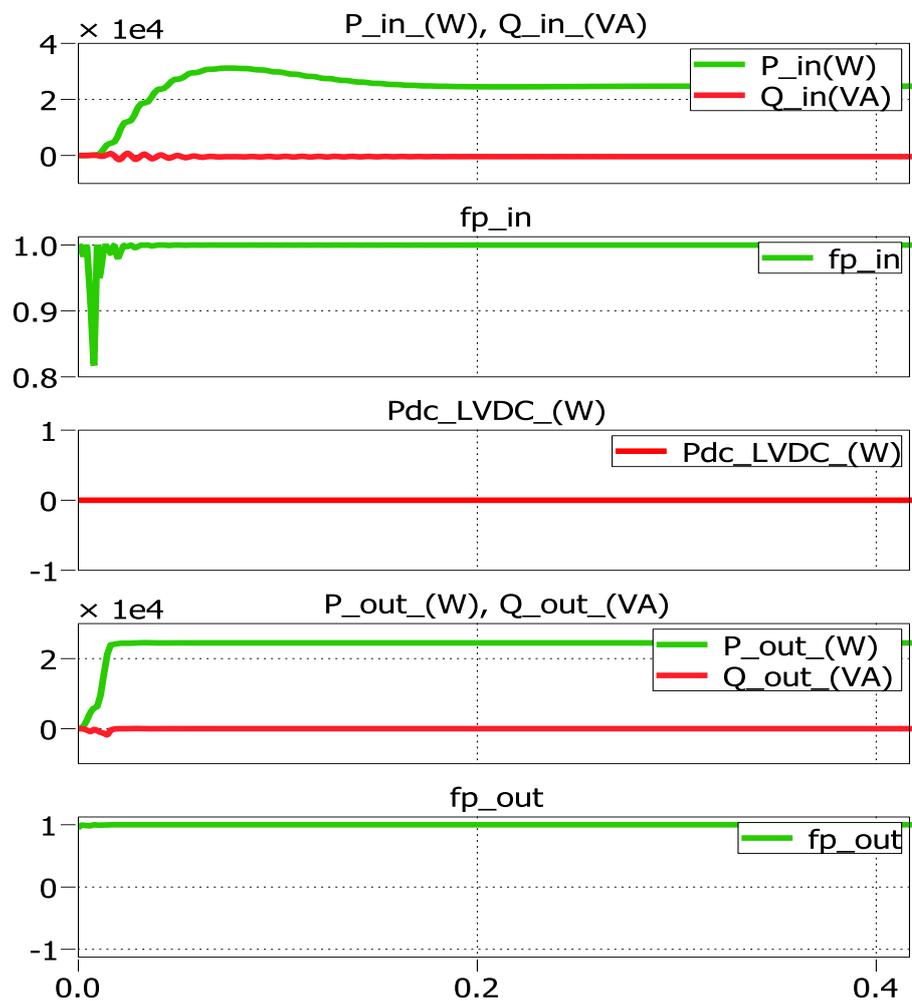


Figura 5.24. Potencia de entrada - salida, fp de entrada – salida y potencia DC.

CONCLUSIONES

1. El dimensionamiento de inductancias y capacitancias para cada convertidor en las diferentes etapas del SST se realizó con éxito, esto se observa en el cumplimiento de los parámetros establecidos para voltajes y corrientes nominales y rizado respectivo de los mismos en las simulaciones realizadas.
2. El diseño de control en las diferentes etapas del SST se realizó con éxito, esto se observa en la respuesta de control en cada etapa del SST al aplicarle perturbaciones.

3. Basado en las simulaciones se puede observar que el voltaje monofásico de línea a neutro a la salida siempre se mantiene constante, sin importar el tipo de perturbación que afecte al sistema.
4. El SST diseñado fue capaz de manejar las diferentes condiciones particulares de operación, dando resultados estables tal como se observó en las simulaciones, demostrando efectivamente que el SST mejora la calidad de energía en un sistema eléctrico.
5. Se observa que a través del enlace DC del SST, la potencia se distribuye automáticamente entre la carga del SST, confirmando un flujo de potencia multidireccional y dinámico.
6. El SST operara correctamente incluso cuando hay perturbaciones en la entrada (Sag o Swell) la salida no se ve afectada, cuando el factor de potencia en la salida disminuye, se mantiene un factor de potencia unitario en la entrada y la presencia de armónicos no son trasmitidas de la carga a la red.

RECOMENDACIONES

1. Es recomendable procurar realizar el diseño de los convertidores para un valor de potencia máxima superior a la nominal.
2. Si se desea implementar este trabajo, se debe usar los valores de los componentes aquí calculados, ya que si los variamos demasiado el sistema puede volverse inestable.
3. Si se desea trabajar a otra potencia y voltajes, se recomienda hacer los cálculos nuevamente, debido a que los componentes trabajan con los valores y rizados establecidos.

4. Es recomendable tener en cuenta que el ancho de banda entre el controlador de corriente y voltaje debe estar separado por lo menos una década. Además se recomienda usar polo resonante si el ancho de banda del controlador de voltaje se acerca a la frecuencia natural, para incrementar su ganancia y obtener una mejor respuesta del controlador.

ANEXOS

DATOS PARA LA MODULACIÓN DE UN SST DE 100 [KVA] DE 3 ETAPAS %
CON DIODO ANCLADO DE 4 NIVELES

```
clear all  
clc
```

```
%% RECTIFICADOR
```

```
%PARÁMETROS
```

```
RLi=5; % Inductor resistance in ohm  
R_rectificador=0.01;  
Li=194.2293e-3; % Inductance in H  
CHVDC1=220.9409e-6; % Capacitance in F  
CHVDC2=467.2913e-6; % Capacitance in F  
CHVDC3=220.9409e-6; % Capacitance in F  
Ct=1/[(1/CHVDC1)+(1/CHVDC2)+(1/CHVDC3)];  
Eref_HVDC=9164.5102;  
fs=20e3; % Switching freq in Hz  
Ts=1/fs; % Switching period in s  
f0=60; % Line frequency in Hz  
w0=2*pi*f0; % Line frequency in rad/s  
Theta_rectificador=7.2644*pi/180; % Modulation angle in rad  
HVDC=13470; % DC side voltage in V  
HVDC_ref=HVDC; % DC reference Voltage in V  
Vgrid=7620*sqrt(2); % Line-to-Neutral grid peak voltage in V
```

```
%CONTROLADOR DEL RECTIFICADOR
```

```
Gpi_rectificador=tf(-HVDC_ref,[Li RLi]); % Plant Gain for current loop  
Gpv_rectificador=tf(Vgrid/2,[1 0]); % Plant Gain for voltage loop  
PMi_rectificador=60; % Phase Margin in degrees for current loop  
BWi_rectificador=fs/2; % Bandwidth in Hz for current loop  
  
PMv_rectificador=60; % Phase Margin in degrees for voltage loop  
BWv_rectificador=2*f0/10; % Bandwidth in Hz for voltage loop  
Gci_rectificador=-K_Factor(-Gpi_rectificador,BWi_rectificador,PMi_rectificador);  
% Current Controller gain from K-Factor technique  
Gcv_rectificador=K_Factor(Gpv_rectificador,BWv_rectificador,PMv_rectificador)  
; % Voltage Controller gain from K-Factor technique
```

%% DUAL ACTIVE BRIDGE

%PARÁMETROS

```
R_dab=0.0001; % Estimated stray resistance in ohm
Vi=HVDC/3; % Input voltage in V
LVDC=388.91;
LVDC_ref=LVDC;
L_dab1=1.638*1e-3; % Inductance in H
L_dab2=0.767*1e-3; % Inductance in H
L_dab3=1.638*1e-3; % Inductance in H
CLVDC=138.4192e-3; % Filter capacitance in F
n1=Vi/LVDC; % HF Transformer number of turns on primary side
n2=1; % HF Transformer number of turns on secondary side
phi_max=90*pi/180; % Max DAB phase shift angle in rad
XL_dab1=2*pi*fs*L_dab1; % DAB reactance in ohm
XL_dab2=2*pi*fs*L_dab2; % DAB reactance in ohm
XL_dab3=2*pi*fs*L_dab3; % DAB reactance in ohm
XL_dab_prima=XL_dab1*(n2/n1)^2; % DAB reactance in ohm
HVDCp=HVDC*(n2/n1);
LVDCp=LVDC*(n1/n2);
```

%CONTROLADORES DEL DAB

% DAB1

```
Gp_dab1=tf(-HVDCp*LVDC/XL_dab_prima,[1 0]);
PM_dab1=60;
BW_dab1=fs/300;
Gc_dab1=-K_Factor(-Gp_dab1,BW_dab1,PM_dab1);
```

% DAB2

```
Gp_dab2=tf(LVDCp*(HVDC/3)/XL_dab2,[1 0]);
PM_dab2=60;
BW_dab2=fs/250;
Gc_dab2=K_Factor(Gp_dab2,BW_dab2,PM_dab2);
```

% DAB3

```
Gp_dab3=tf(-HVDCp*LVDC/XL_dab_prima,[1 0]);
PM_dab3=60;
BW_dab3=fs/300;
Gc_dab3=-K_Factor(-Gp_dab3,BW_dab3,PM_dab3);
```

%% INVERSOR

%PARÁMETROS

```
RLo=0.0005; % Inductor resistance in ohm
Lo=201.665e-6; % Inductance in H
Co=31.4014e-6; %Capacitancia total
XL_inversor=w0*Lo; % Inductive reactance in ohm
Voac=220*sqrt(2); % Line-to-Neutral drid peak voltage in V
Theta_inversor=7.2422*pi/180; % Modulation angle in rad
ma=0.8; % Modulation index
lo_max=1000;
Vinv=LVDC*ma*0.5; % Converter CCA peak voltage in V
Iref=650;
```

% CONTROLADOR DEL INVERSOR

```
Gpi_inversor=tf(0.5*LVDC, [Lo RLo]);
PMi_inversor=60;
BWi_inversor=fs/20;
Gci_pri=tf([0.01158 79.55 4.667e004 7.17e006],[1 0 1.421e005 0]);
%Controlador de corriente con polo resonante
```

```
Gpv_inversor=tf(R_carga, [Co*R_carga 1]);
PMv_inversor=60;
BWv_inversor=600;
Gcv_pri=tf([3338 3.457e007 1.245e010 1.141e012],[1 4342 1.421e005
6.171e008 0]); %Controlador de Voltaje de Salida con polo resonante
```

BIBLIOGRAFÍA

- [1] Falcones, S., Mao, X., y Ayyanar, R, "Simulation of the FREEDM Green Hub with Solid State Transformers and Distributed Control", 2013.
- [2] Rodríguez, F., & Fayos, A. (1998). "El transporte de la energía eléctrica en alta tensión". Valencia: Universidad Politécnica de Valencia, fecha de consulta Mayo 2013.
- [3] Endesa Red S.A. (2012). "Las Redes Inteligentes", fecha de consulta Mayo 2013.
- [4] "Sistema de suministro eléctrico"; Wikipedia La enciclopedia libre; http://es.wikipedia.org/wiki/Sistema_de_suministro_eléctrico. Mayo 2013.
- [5] "Funcionamiento de las centrales eléctricas"; Asociación Española de la Industria Eléctrica - UNESA; <http://www.unesa.es/sector-electrico/funcionamiento-de-las-centrales-electricas>, Mayo 2013.
- [6] "Tecnología: Generación y transporte de electricidad"; Afinidad Eléctrica 2007; <http://www.afinidadelectrica.com.ar/articulo.php?IdArticulo=41>, Junio 2013.
- [7] "Transmisión y Distribución: Tecnologías de transmisión y distribución, claves para la eficiencia energética"; afinidad eléctrica; 2007; <http://www.afinidadelectrica.com.ar/articulo.php?IdArticulo=110>, Junio 2013.
- [8] Ricardo E. Galeazzi; "6 - Potencia Eléctrica"; Universidad Nacional del Noroeste de la Provincia de Buenos Aires (UNNOBA).
- [9] "Definitions for the Measurement of Electric Power Quantities Under Sinusoidal, Nonsinusoidal, Balanced or Unbalanced Conditions"; IEEE Std 1459-2000.
- [10] Raymond H. Stevens; "Power Flow Direction definitions for metering of bidirectional power", IEEE Transactions on Power Apparatus and Systems, Vol. -PAS-102, No. 9, September 1983.
- [11] "Medición de Flujo de Potencia en los 4 cuadrantes. Problemas frecuentes." newsletter; ECAMEC Tecnologías 2011; Argentina; <http://www.ecamec.com.ar/newsletter/notac1009.html>, Junio 2013.

- [12] Kai, Gien; "Calidad de la Energía Eléctrica"; Universidad Del Atlántico: Grupo De Gestión Eficiente De Energía; Universidad Autónoma De Occidente: Grupo De Investigación En Energías.
- [13] "Electromagnetic compatibility (EMC): Testing and measurement techniques – Power quality measurement methods"; INTERNATIONAL STANDARD IEC 61000-4-30, First edition 2003.
- [14] "Control de la Demanda Eléctrica" Secretaría de Energía (SENER) – Comisión Nacional Para el Uso Eficiente de la Energía (CONUEE); <http://www.conae.gob.mx/wb/>, Junio 2013
- [15] X. Fang, S. Misra, G. Xue, and D. Yang; "Smart Grid - The New and Improved Power Grid: A Survey"; IEEE Communications Surveys and Tutorials 2011.
- [16] "Tecnología: Generación distribuida - Energía de calidad"; Afinidad Eléctrica 2007; <http://www.afinidadelectrica.com.ar/articulo.php?IdArticulo=161>, Junio 2013.
- [17] S. J. Chapman; "Transformadores", en Máquinas eléctricas, 4ª Ed., México: Mc. Graw Hill 2005.
- [18] IEEE Std C57.12.80™-2002, IEEE Standard Terminology for Power and Distribution Transformers. U.S.A.: IEEE, 2002.
- [19] E. E. Staff del MIT, "Transformadores: Principios generales", en Circuitos Magnéticos y transformadores. 20ª Ed.
- [20] T. Wildi, "Transformadores especiales", en Máquinas eléctricas y sistemas de potencia. 6ª Ed., México: Pearson, 2007.
- [21] "Solid state transformers ready to enable the smart grid" Michael J. Kawa – FREEDM; <http://www.freedm.ncsu.edu/index.php?s=2&t=news&p=121>, Junio 2013.
- [22] Falcones, Mao; "Topology Comparison for Solid State Transformer Implementation"; Ayyanar. Arizona - IEEE 2010.
- [23] Urrutia Fernando - Valdés Francisco; "Estado del Arte Sobre Topologías de Convertidores Multinivel"; UBB.

- [24] Martínez Hernández; “Control digital para convertidor multinivel alimentado con energía solar”; Universidad de las Américas Puebla - Escuela de Ingeniería y Ciencias.
- [25] Revelo Andrade; “Convertidores CD/CA multinivel”; Universidad de las Américas Puebla - Escuela de Ingeniería y Ciencias.
- [26] Jacobi Diego, Pfarher Iván ; “Control de Potencia Monofásica por SPWM - Aplicaciones en: Control de Potencia y la Industria”; Universidad Tecnológica Nacional Facultad Regional Paraná. Argentina – Entre Ríos – Paraná.
- [27] “Capítulo 2. Convertidor elevador y convertidor reductor”; “Sistema Solar Autónomo basado en Convertidores Multicelda Apilables.” Tesis de Miguel Alberto Labastida Alcalá; Universidad de las Américas Puebla - Escuela de Ingeniería.