



SISTEMAS DIGITALES I

TERCERA EVALUACIÓN

I TÉRMINO 2011-2012

14 de Septiembre del 2011

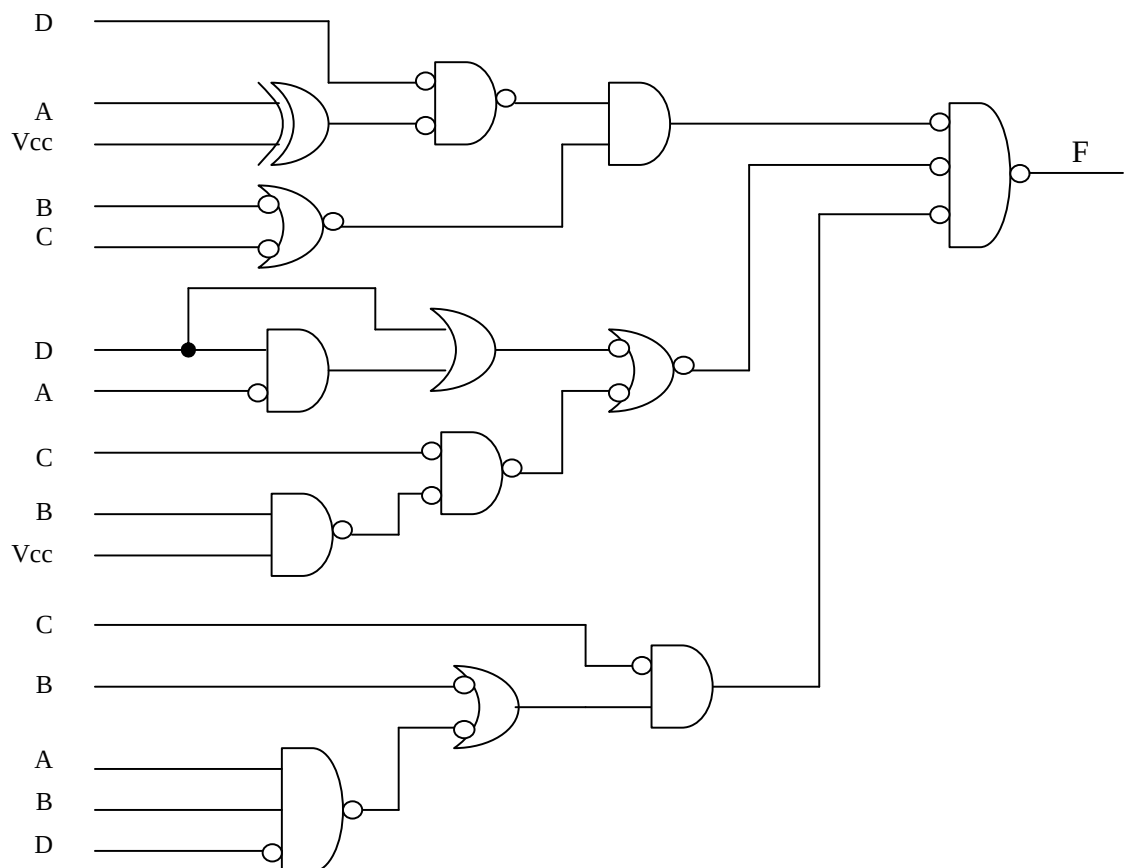
NOMBRE : _____

PARALELO : ____

PROBLEMA # 1 (34 p)

Para el siguiente circuito, asuma que todas las señales de entrada y salida son de lógica positiva:

- Encuentre la función lógica F.H resultante.
- Minimice la función con Mapas de Karnaugh.
- Escriba un programa en VHDL usando descripción RTL para representar la operación de la función F minimizada en el literal anterior.



PROBLEMA # 2 (33 p)

Realizar el diseño modular de una Máquina Despachadora de Periódicos que vende los siguientes Diarios: El Universo, El Comercio, Diario Expreso y El Telégrafo. La máquina entrega un diario en cada atención al usuario y está construida para recibir monedas de \$0,50 solamente. Los precios de los diferentes diarios se muestran en la tabla 1. (Note que cualquier diario se puede comprar con una sola moneda de \$0.50).

Para que el comprador indique cuál Diario desea adquirir, existen 4 botones que envían información a un bloque codificador con prioridad según la tabla 2 (X0 es el de mayor prioridad). Cuando uno de los botones se presiona, el circuito presenta en dos displays (señal P/V) el precio del diario escogido en centavos.

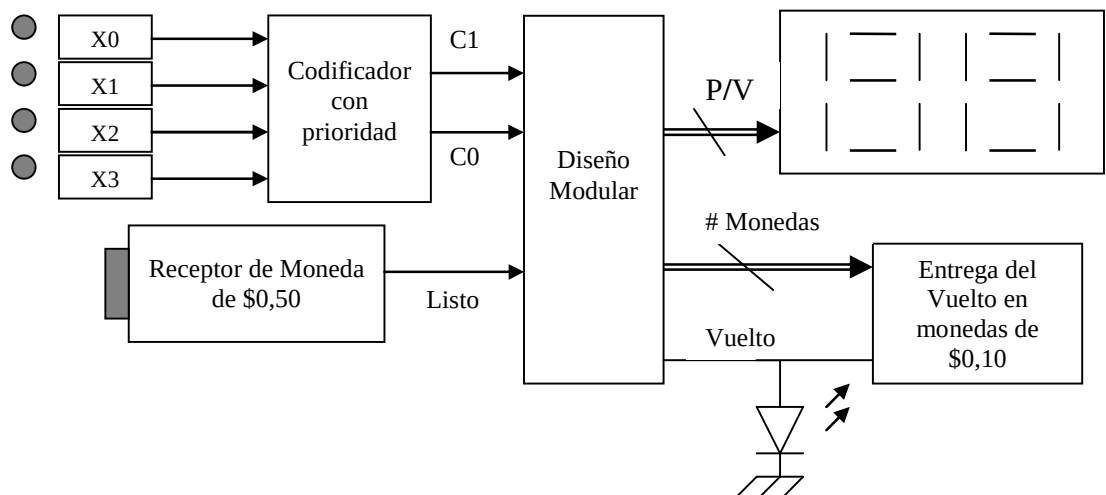
Diario	Precio
El Universo	\$0,50
El Comercio	\$0,40
Diario Expreso	\$0,30
El Telégrafo	\$0,30

Tabla 1

Botón	Diario	Código C ₁ C ₀
X0	El Universo	0 0
X1	El Comercio	0 1
X2	Diario Expreso	1 0
X3	El Telégrafo	1 1

Tabla 2

Cuando el bloque receptor de monedas de \$0.50 detecta que ha ingresado una moneda, envía la señal **Listo** indicando que el diario fue pagado. En ese momento, el circuito presenta en los mismos displays (señal **P/V**) la cantidad de vuelto en centavos que entregará. El vuelto se recibe con monedas de \$0,10 solamente, además se activa la salida **Vuelto** que ilumina un LED que indica que el cambio está listo para ser retirado. Para que el bloque de Entrega del Vuelto reconozca cuanto debe dar como cambio, el circuito envía la señal **#Monedas** que en binario indica la cantidad de monedas de \$0.10 a entregar.



Presentar:

- El diagrama de bloques de la Máquina Despachadora de Periódicos, mostrando claramente la función que realiza cada bloque y el **diseño interno del codificador con prioridad**.
- La implementación completa del circuito, utilizando circuitos integrados MSI y puertas adicionales. Indique claramente las conexiones, nombre de las señales y de los integrados usados. Muestre el detalle de cada conexión **sin utilizar bus de datos**.

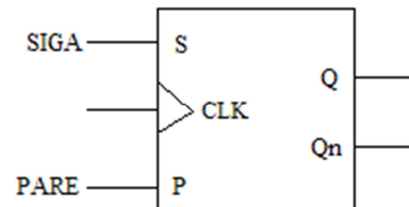
PROBLEMA # 3 (33 p)

A continuación se presenta la descripción VHDL del Flip-Flop “SIGA – PARE”:

```
LIBRARY ieee;
USE ieee.std_logic_1164.all;

ENTITY ffsf IS
    PORT( S,P,Clk : IN      BIT;
          Q,Qn    : BUFFER BIT);
END ffsf;

ARCHITECTURE comportamiento OF ffsf IS
BEGIN
    PROCESS
    BEGIN
        WAIT UNTIL Clk'EVENT AND Clk='1';
        IF      S='0' AND P='1' THEN Q<='0';
        ELSEIF  S='1' AND P='0' THEN Q<='1';
        ELSE Q<=not Q;
        END IF;
    END PROCESS;
    Qn<= not Q;
END Comportamiento;
```



Se pide lo siguiente:

- Diseñe el Flip Flop “SIGA – PARE” basado en celda binaria tipo NAND. Presente la tabla completa de diseño, los mapas del decodificador y las expresiones resultantes sin implementar.
- Convierta el Flip Flop SIGA – PARE en un Flip Flop tipo “T” que se active con flancos positivos de reloj. Presente las expresiones resultantes y la implementación.
- Usando VHDL, declare un paquete llamado “FLIP_FLOP” para empaquetar el Flip Flop “SIGA – PARE”. (Asuma que dispone del archivo ffsf.vhd con el código mostrado).
- Usando el paquete anterior, escriba un programa en VHDL para construir un FLIP FLOP tipo “T”, a partir del Flip Flop “SIGA – PARE”.
- Complete el siguiente diagrama de tiempo:

