

DATALOGGER USANDO NIOS II

Luis Enrique Campoverde Rugel⁽¹⁾, Washington Adrián Velásquez Vargas⁽²⁾, Ing. Ronald Ponguillo⁽³⁾
Facultad de Ingeniería en Electricidad y Computación⁽¹⁾⁽²⁾⁽³⁾
Escuela Superior Politécnica del Litoral (ESPOL)⁽¹⁾⁽²⁾⁽³⁾
Campus Gustavo Galindo, Km 30.5 Vía Perimetral, Apartado 09-01-5863. Guayaquil, Ecuador
lcampove@espol.edu.ec⁽¹⁾, wavelasq@espol.edu.ec⁽²⁾, rponguil@espol.edu.ec⁽³⁾

Resumen

El presente proyecto consiste en la implementación de un Datalogger utilizando el microprocesador NIOS II el cual fue embebido en el FPGA CYCLONE II que se encuentra integrada en la tarjeta de desarrollo ALTERA DE2, el cual obtiene datos de distintos sensores y los almacena en una tarjeta SD Card.

Para la realización del proyecto se aplican cuatro etapas. La primera etapa está basada en obtener los datos mediante el uso de sensores y la transmisión usando un PIC, la siguiente etapa se basa principalmente en la recepción de los datos, la tercera etapa consiste en utilizar la pantalla LCD de la tarjeta DE2 para mostrar los datos obtenidos y una última etapa donde se procede a almacenar los datos en una tarjeta SD Card.

Palabras Claves: Datalogger, FPGA CYCLONE II, ALTERA DE2

Abstract

This project involves the implementation of a Datalogger using the NIOS II microprocessor which is embedded in a CYCLONE II FPGA, which is integrated into the ALTERA DE2 development board, in addition to obtaining data from different sensors and store them on an SD Card.

For the project apply four stages. The first stage is based on data obtained by using transmission sensors and using a PIC, the next stage is mainly based on the reception of data, the third stage is to use the card LCD screen for displaying DE2 data and a final stage where we store the data on a SD card.

Keywords: Datalogger, FPGA CYCLONE II, ALTERA DE2

1. Introducción

La posibilidad de tener datos históricos, hacer proyecciones y predicciones en base a los datos guardados es lo que impulsa el desarrollo del sistema. Si bien un monitoreo diario, semanal o mensual, de una o mas variables podría hacerse en forma manual, una mejor alternativa es contar con un sistema que recolecte los datos de manera automática y controlada.

Las dificultades que se presentan para la captura de datos ha motivado la búsqueda constante de sistemas que faciliten la recolección. Dentro de este esfuerzo se enmarca este proyecto: implementar una alternativa óptima para muestrear en forma automática señales analógicas de temperatura, utilizando como principal instrumento la tarjeta de desarrollo DE2 de Altera para la recepción de datos y dispositivos electrónicos para la transmisión.

2. Descripción del Proyecto

2.1. Objetivo General

Comprender el uso del microprocesador NIOS II junto con sus diferentes periféricos de E/S para lograr diseñar un microcontrolador que cumpla con las especificaciones basadas en el diseño previo y de esta forma obtener un dispositivo capaz de interactuar de forma autónoma y realizar las tareas asignadas vía software.

2.2. Objetivos Específicos

- Comprender el manejo de la tarjeta de desarrollo DE2 de Altera
- Construir un sistema embebido basado en el microprocesador NIOS II y bloques de lógica reconfigurable que funcione como un datalogger.
- Implementar una solución HW/SW que permita leer información de sensores y almacenarla en una memoria SDCard.
- Desarrollar un proyecto basado en el microprocesador NIOS II que sirva como punto de partida para futuras investigaciones de tal forma que se logre implementar una interfaz amigable para el usuario.

2.3. Alcance y Limitaciones

La tarjeta de desarrollo DE2 de Altera nos brinda algunas alternativas para poder cumplir con los

requisitos básicos de nuestro datalogger, pero siendo este un proyecto con finalidad académica se presentan a continuación alcances y limitaciones del mismo:

2.3.1 Alcance

- El datalogger permitirá a los usuarios poder visualizar en la LCD de la DE2 la temperatura actual que sensan los dos sensores de temperatura (LM35).
- La información obtenida por los sensores de temperatura será almacenada en una SDCard.
- Los datos obtenidos serán almacenados en formato de texto para una mejor interpretación.
- Se realizará un análisis teórico-gráfico con los datos obtenidos

2.3.2 Limitaciones

- Las pruebas del Datalogger serán realizadas en un ambiente de laboratorio.
- El tiempo de almacenamiento de datos no sobrepasará los 30min debido a la capacidad de la tarjeta SD.

3. Marco Teórico

3.1. Análisis General

Un DATALOGGER es un instrumento que se encarga de realizar mediciones para luego almacenarlas en su memoria; manteniendo un registro de distintas mediciones en un instante de tiempo.

3.2. El Problema

El dispositivo electrónico que se esté desarrollando debe tener la capacidad de almacenar diferentes tipos de parámetros, capacidad de generar un archivo diferente por cada lectura que se tome y sobre todo debe ser capaz de interactuar con el usuario mediante una interfaz gráfica.

El uso de FPGA en la actualidad es una alternativa que están implementando los desarrolladores de hardware y software para optimizar el uso de recursos, tiempo de procesamientos en una comunicación y sobre todo dinero.

Para ir a la par con esta evolución tecnológica se presenta el desarrollo de un sistema que permita

almacenar en tiempo real valores de parámetros que sean de interés, para luego analizar dichos valores y verificar la funcionalidad del sistema implementado.

3.3. Plataforma tecnológica

3.3.1 Tarjeta de Desarrollo DE2

[1]. La tarjeta DE2 cuenta con varias características que permiten al usuario poner en práctica sus conocimientos para el desarrollo de una variedad de circuitos digitales, circuitos que van desde lo más simple como un arreglo de puertas lógicas, hasta diseños que demanda el uso de la mayoría de sus periféricos. La tarjeta de desarrollo DE2 cuenta con los siguientes periféricos y chips de control:

- Flash (con 4MByte S29AL032D)
- SDRAM (con 8MByte IS42S16400)
- Ethernet (con DM9000A)
- USB host / client (con ISP1362)
- Audio (con WM8731)
- VGA (con ADV7123)
- SD card socket
- RS232 (con MAX232)
- IrDA (con HSDL-3201)
- PS/2
- Osciladores 50MHz, 27MHz

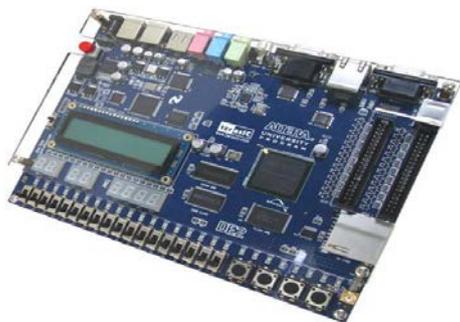


Figura 1. Tarjeta de Desarrollo DE2

3.3.2 FPGA CYCLONE II

[2]. La familia CYCLONE II ofrece las siguientes características:

- Arquitectura de alta densidad con 4,608 - 68,416 elementos lógicos
- Bloques embebidos de Memoria M4K.

- Hasta 1.1Mbits de memoria RAM útil, sin reducir la lógica disponible.
- 4,096 bits de memoria por bloque



Figura 2. FPGA CYCLONE II

3.3.3 Microprocesador NIOS II

El NIOS II es un procesador de propósito general de 32 bits basado en una arquitectura tipo Harvard ya que usa buses separados para instrucciones y datos. Al tratarse de un procesador configurable se puede usar cualquiera de sus 3 versiones que permitan minimizar el consumo de la FPGA, estas versiones son:

- Nios II/F
- Nios II/S
- Nios II/E

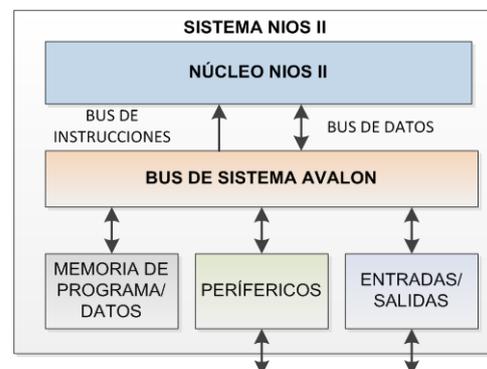


Figura 3. Sistema basado en el Microprocesador NIOS II

3.3.4 PIC 16F887

El PIC16F887 es un producto conocido de la compañía Microchip. Dispone de todos los componentes disponibles en la mayoría de los microcontroladores modernos.

Este microcontrolador soporta un set de 35 instrucciones tipo RISC, instrucciones necesarias para facilitar su manejo además cuenta con 256

bytes de memoria EEPROM de datos, posee un módulo de comunicación serial para comunicarse con otros dispositivos.

3.3.5 Módulo XBEE

[3]. Los módulos Xbee trabajan mediante el protocolo Zigbee. Zigbee es un protocolo de comunicaciones inalámbrico basado en el estándar de comunicación para redes inalámbricas IEEE 802.15.4. Zigbee permite que dispositivos electrónicos de bajo consumo puedan realizar sus comunicaciones inalámbricas. Las comunicaciones Zigbee se realizan en la banda libre de 2.4GHz. Las características del módulo Xbee se muestran a continuación:

- Alimentación de 3.3VDC
- Velocidad de transmisión máxima de 250kbps
- Rango de transmisión de 100m en línea de vista y 30m con obstáculos
- 6 entradas analógicas para conversión ADC a una resolución de 10 bits
- 8 entradas digitales
- Soporta comandos AT

4. Diseño e Implementación

Para llevar a cabo el funcionamiento completo del Datalogger se debe cumplir con ciertas especificaciones establecidas previamente las cuales nos servirán de guía a lo largo de todo el proceso de diseño e implementación final. Estas especificaciones se detallan a continuación:

- El núcleo central del proyecto es el microprocesador NIOS II.
- La información es obtenida de sensores.
- Implementar un protocolo de comunicación.
- Visualizar los datos recibidos.
- La información debe ser almacenada en una tarjeta SD.
- Los datos almacenados deben ser interpretados mediante un software.

4.1 Diagrama Funcional

El diagrama funcional muestra el flujo que se sigue para poder obtener los datos proporcionados por los sensores, visualizarlos en la LCD y almacenarlos en la tarjeta SD.

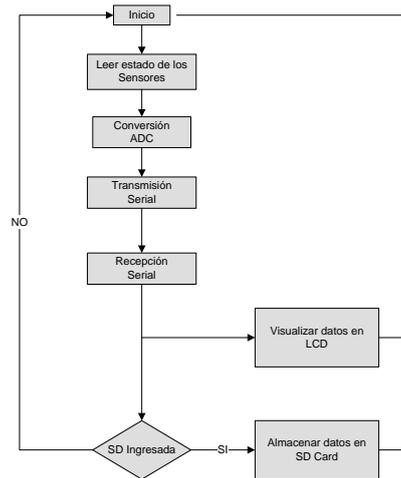


Figura 4. Diagrama de Flujo

Las etapas comprendidas en el diagrama de flujo son:

- Etapa de digitalización mediante el módulo ADC del PIC16F887,
- Transmisión serial de los valores digitalizados usando el PIC 16F887.
- Recepción de los valores transmitidos por el PIC en la tarjeta DE2
- Visualización de los datos mediante la LCD
- Almacenamiento de los datos recibidos en una tarjeta SD.

4.2 Esquemático del Transmisor

El diseño del hardware que posee el módulo transmisor se lo ha desarrollado de tal forma que realice lo siguiente:

- Obtener los valores analógicos proporcionados por los sensores de temperatura.
- Digitalizar valores analógicos
- Transmisión serial de los valores digitalizados

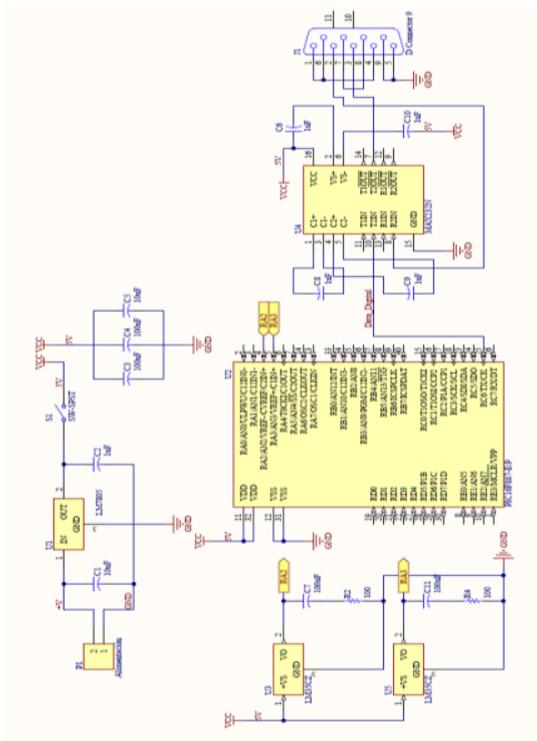


Figura 5. Esquemático Transmisor

4.3 Receptor en SOPC – Builder

[4]. SOPC BUILDER es una herramienta de desarrollo de hardware que es usado para implementar sistemas embebidos que usan el microprocesador NIOS II y viene integrada en el software Quartus II.

Para lograr un sistema embebido usando el microprocesador NIOS II, es necesario añadir módulos que interactúen en conjunto con este microprocesador como por ejemplo memorias, interfaces de entrada/salida, interfaces de comunicación entre otras.

Para el cual se configuran los siguientes módulos:

- Microprocesador NIOS II
- Display de 7 Segmentos
- Switches Deslizantes
- Puerto Serial RS232
- LCD 16 x 2
- SDCard

4.4 Generación del Archivo – SOPC INFO

El archivo SOPC INFO contiene toda la configuración sobre el sistema que se está implementando en base al procesador NIOS II, es

decir contiene toda la configuración necesaria de cada módulo conectado al procesador NIOS II para luego embeber todo el sistema sobre una FPGA. Cualquier módulo que se desee agregar o quitar al sistema antes de generar el archivo SOPC INFO debe estar previamente configurado.

Para generar el archivo SOPC INFO se hace uso de la herramienta SOPC Builder que está integrada a Quartus II, con esta herramienta la generación de sistemas digitales basados en el microprocesador NIOS II es sencilla ya que solo se necesita saber que módulo se va a usar sobre el sistema, luego proceder a buscarlo en la sección de componentes disponibles para el procesador NIOS II, arrastrarlo a la ventana de trabajo y configurarlo. Una vez que la configuración del sistema está completa verificando que no haya errores, se procede a la generación del archivo SOPC INFO para luego realizar la compilación del proyecto la cual se realiza en Quartus II.

5. Resultados

En esta sección se muestra el resultado de la implementación del datalogger. Los datos transmitidos son recibidos en la tarjeta DE2 y mostrados en la pantalla LCD.

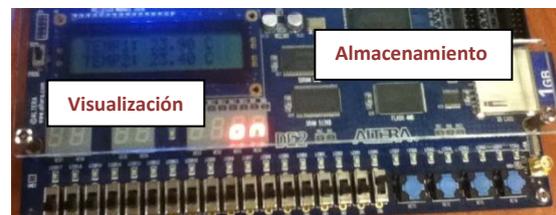


Figura 6. Implementación Datalogger

Si queremos almacenar los datos recibidos debemos ingresar una tarjeta SD en el puerto SDCard. Una vez almacenados los datos en la tarjeta SD procedemos a realizar un análisis gráfico mostrando los valores de temperatura, se toman 65 muestras por minuto.

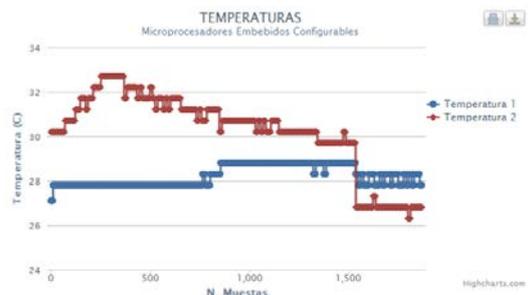


Figura 7. Gráfico de Temperaturas

6. Conclusiones

- En base los objetivos planteados se pudo generar un sistema para una tarjeta de desarrollo NIOS II, y a su vez compilar un software en lenguaje C que permita cumplir con los requisitos básicos de un Datalogger.
- El uso del lenguaje C como herramienta para desarrollar una serie de instrucciones que sirven para controlar el funcionamiento del proyecto, demuestra la versatilidad que posee este lenguaje de alto nivel para obtener una implementación en hardware acorde a los requerimientos establecidos del proyecto.
- Se implementó un hardware básico usando la tarjeta DE 2 de Altera que puede ser usado como guía para realizar futuras mejoras como; enviar los datos a través de la red, controlar el sistema de manera remota, entre otras funcionalidades, por lo tanto; se puede concluir que se consiguió un sistema versátil y eficiente con posibilidades de ampliar su capacidad y funcionalidad en diseños futuros.

7. Recomendaciones

- Se recomienda revisar los diagramas esquemáticos de la tarjeta DE2 cuando se vaya a conectar algún dispositivo externo para evitar corto circuitos, problemas de conexión, daños en los módulos integrados a la tarjeta y sobre todo para evitar algún daño permanente que deje inutilizable por completo a la tarjeta DE2.
- Se recomienda acudir a los foros de altera cuando se presente dudas al momento de realizar la configuración de cualquier módulo de la tarjeta DE2 en Quartus II o en NIOS II IDE.
- Se recomienda tener precaución al codificar las líneas de control en lenguaje C, debido a que el uso de los puertos que posee la Tarjeta de Altera se realiza mediante direcciones de memoria, por lo que se podría presentar un mal funcionamiento al momento de ejecutar el código.
- Se recomienda el uso del depurador de NIOS II IDE para observar la ejecución del código, debido a que se pueden presentar fallas en el direccionamiento de memoria que se esté usando.

8. Bibliografía

- [1]. Tarjeta de desarrollo de2 de altera, <https://paruro.pe/productos/tarjeta-altera-de2>
- [2]. Revisión de 1 a FPGA CYCLONE II <http://www.altera.com/devices/fpga/cyclone2/overview/cy2-overview.html>
- [3]. Guía del Usuario Xbee Series 1 Andres Oyarce Pag 6
- [4]. SOPC Builder guía del usuario http://www.altera.com/literature/ug/ug_soc_builder.pdf
- [5]. Estructura del microprocesador NIOS II, Altera Corporation Nios II Processor Reference Handbook- Pág. 18
- [6]. Sistema basado en el microprocesador NIOS II, Estudio del Microprocesador NIOS II Jorge Rodríguez Araújo 14
- [7]. Elementos del Xbee, Andrés Oyarce Xbee Series 1 Guía del Usuario - Pág. 10