

Electrocardiógrafo Portátil usando plataforma NIOS II

Cindy Medina ⁽¹⁾, Paúl Quezada ⁽²⁾, Ronald Ponguillo ⁽³⁾
Facultad de Ingeniería en Electricidad y Computación ⁽¹⁾⁽²⁾⁽³⁾
Escuela Superior Politécnica del Litoral (ESPOL) ⁽¹⁾⁽²⁾⁽³⁾
Campus Gustavo Galindo, Km 30.5 Vía Perimetral, Apartado 09-01-5863. Guayaquil, Ecuador ⁽¹⁾⁽²⁾⁽³⁾
ccmedina@espol.edu.ec ⁽¹⁾, pequezad@espol.edu.ec ⁽²⁾, rponguil@espol.edu.ec ⁽³⁾

Resumen

En este trabajo se muestra el diseño e implementación de un electrocardiógrafo Portátil usando plataforma NIOS II. Este equipo es un prototipo con similares características al de un electrocardiógrafo real, donde se obtiene la señal cardíaca mientras el paciente esté en reposo y las almacena en una tarjeta SD. Para la adquisición, procesamiento y visualización de la señal cardíaca utilizamos la tarjeta de desarrollo NIOS II Embedded Evaluation Kit basado en un dispositivo FPGA Cyclone III de Altera, en el que se ha diseñado la arquitectura de un mini-computador basado en el microprocesador NIOS II. Este trabajo "Electrocardiógrafo Portátil usando plataforma NIOS II" se ha desarrollado con las nuevas tecnologías como son las FPGA de Altera debido a su versatilidad.

Palabras claves: *Electrocardiógrafo, Señal cardíaca, FPGA, NIOS II*

Abstract

In this paper we show the design and implementation of a portable electrocardiograph using NIOS II processor. This device is a prototype with similar characteristics to commercial electrocardiograph, where the cardiac signal is obtained while the patient is at rest and stored in SD card. For the acquisition, processing and visualization of the cardiac signal we use the NIOS II embedded Evaluation Kit development board based on Cyclone III FPGA device form Altera, in which the architecture was designed for a mini-computer based on the NIOS II microprocessor. This work "Portable Electrocardiograph using NIOS II platform" has developed with the news technologies as the FPGA from Altera due to its versatility.

Keywords: *Electrocardiograph, Cardiac signal, FPGA, NIOS II.*

1. Introducción

En nuestra sociedad el mal hábito alimenticio y la falta de conciencia en el cuidado de la salud, han llevado a las personas a tener problemas cardíacos.

Los equipos tales como el electrocardiógrafo pueden ayudar a los médicos al diagnóstico y detección de problemas cardíacos como taquicardia o bradicardia por medio de electrocardiogramas (ECG) con el fin de evitar enfermedades a futuro.

Actualmente muchas tecnologías están basadas en los dispositivos FPGA (Field Programmable Gate Array), por su versatilidad y porque permiten a los usuarios programar de acuerdo a sus requerimientos y necesidades.

De la amplia familia de FPGA este proyecto se desarrolló con la tarjeta NEEK Cyclone III de Altera, mediante su puerto de expansión captura los datos digitalizados de la señal cardíaca y a través de su LCD

Touch Screen se puede visualizar la señal.

2. Objetivos

2.1 Objetivo Principal

El principal objetivo es implementar un electrocardiógrafo basado en el microprocesador NIOS II, capaz de almacenar los datos en una tarjeta SD y que pueda ser visualizada en una LCD Touch Screen.

2.2 Objetivos Específicos

- Diseñar la etapa de adquisición y acoplamiento de la señal cardíaca

- Aprender el funcionamiento de la tarjeta NEEK para el manejo de su puerto de expansión y la pantalla Touch Screen.
- Diseñar la arquitectura de la mini-computadora basado en el microprocesador NIOS II.

2.2 Alcances

- Lectura de la onda cardíaca por medio de un circuito electrónico.
- Digitalización de la señal cardíaca.
- Los datos digitalizados son convertidos a un voltaje adecuado para el puerto de expansión de la tarjeta NEEK.
- Cálculo de la frecuencia cardíaca a través de un código en lenguaje c.
- Los datos obtenidos del puerto de expansión, la frecuencia y el posible diagnóstico de alguna anomalía cardíaca serán almacenadas en la tarjeta SD.

2.3 Limitaciones

- Debido a que solo tiene 8 bits de entrada el puerto de expansión no se tiene una alta calidad de resolución de la señal.
- Al no haber en el mercado local el integrado AD620, se implementó un circuito equivalente al del amplificador de instrumentación con iguales características.

3. Marco Teórico

3.1 Electrocardiografía

Dispositivo que adquiere señales bioeléctricas del corazón. El registro y análisis de estos eventos bioeléctricos son importantes desde el punto de vista clínico. Esta actividad sincronizada, en la que intervienen muchas células la cual puede registrarse mediante métodos no invasivos, es decir, con el empleo de electrodos de metal colocados en la superficie del cuerpo, de la que se obtiene el electrocardiograma (ECG) que es un registro gráfico en función del tiempo de la actividad eléctrica del corazón. []

Nos suministra información sobre el corazón a través de un ECG que se registran durante cada ciclo cardíaco (latido) una serie de curvas u ondas por arriba o por debajo de una línea basal o nivel isoelectrico. Con la ayuda de un médico especialista se puede diagnosticar si el paciente tiene algún problema o arritmia cardíaca.

3.1.1 Características del ECG

Las ondas características de un ECG son los voltajes eléctricos generados por el corazón durante un ciclo cardíaco. [7]

- Onda P: Debido a la despolarización de las aurículas.
- Complejo QRS: Debido a la repolarización de las aurículas y la despolarización de los ventrículos.
- Onda T: Corresponde a la repolarización ventricular.
- Onda U: El origen aún es desconocido aunque podría ser debida a la repolarización del sistema de conducción interventricular.

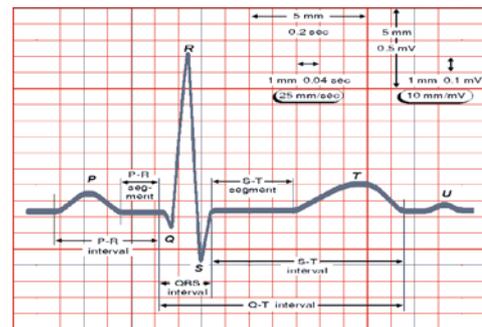


Figura 1. Onda cardíaca normal de un ECG.

3.2 Principales afecciones

El valor de la frecuencia cardíaca puede variar en función del estado en que se encuentra o la edad que tenga el paciente, cuyo valor ayuda al diagnóstico de anomalía cardíaca.

Anomalías Cardíacas	Frecuencia Cardíaca(LPM)
Ninguna	60 - 100
Bradycardia	< 60
Taquicardia	> 100

Tabla 1. Anomalías cardíacas.

3.3 Tarjeta NEEK de Altera

NIOS II Embedded Evaluation Kit Altera Cyclone III Edition es una tarjeta de desarrollo que contiene una matriz de puertas programables (FPGA), una tarjeta LCD Multimedia y herramientas de desarrollo. Todo el sistema es un sistema-en-un-chip (SOPC) diseñado utilizando FPGAs

Tabla 2. Información sobre la tarjeta NEEK de Altera.

Características	Descripción
FPGA	Cyclone III EP3C25F324 EPM3128A CPLD
Interfaces E/S	USB-Blaster para la configuración FPGA Decodificador de video (VGA 10-bit DAC) 24-bit Audio Codec RS232 PS/2 10/100 Ethernet Puerto de Expansión
Memoria	256-Mbit DDR SDRAM, 1-Mbyte Synchronous SRAM, 16-Mbytes Intel P30/P33 flash Puerto para la tarjeta SD
Displays	LCD Touch-screen Display 800x480 pixeles
Switches y LEDs	6 Switches 4 LEDs

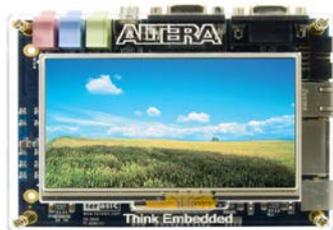


Figura 2. Tarjeta NEEK de Altera.

3.4 FPGA

Es un dispositivo semiconductor diseñado para ser configurado por el programador o el diseñador después de su fabricación. La configuración de una FPGA es generalmente usando un lenguaje de Descripción de Hardware.

FPGA Cyclone III basa su capacidad computacional en elementos lógicos organizados en bloques lógicos basados en una LUT de cuatro entradas, para optimizar el gasto de recursos. Además de ofrecer una combinación única de gran funcionalidad, baja potencia y bajo costo.



Figura 3. FPGA Cyclone III.

3.5 NIOS II

NIOS II es un microprocesador de 32 bits de propósito general, basado en una arquitectura tipo Harvard, dado que usa buses separados para instrucciones y datos cuyas principales características son: [1]

- Tamaño de palabra asignado de 32 bits.
- Juego de instrucciones RISC de 32 bits.
- 32 registros de propósito general de 32 bits (r0-r31)
- 6 registros de control de 32 bits (ctl0 – ctl5)
- Instrucciones dedicadas para multiplicaciones de 64 y 128 bits.
- Acceso a variedad de periféricos integrados e interfaces para manejo de memorias y periféricos.

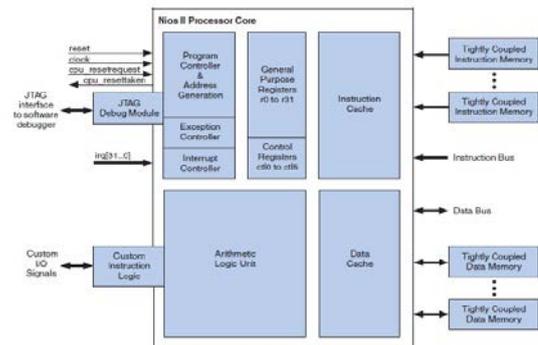


Figura 4. Diagrama de Bloques de la Arquitectura NIOS II.

4. Diseño y construcción del Electrocardiógrafo

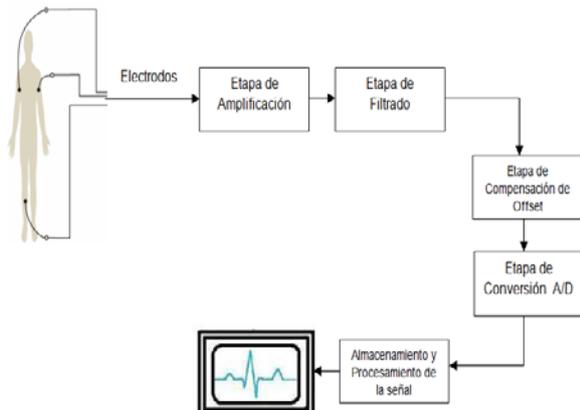


Figura 5. Diagrama de bloques del sistema.

4.1 Etapa de Amplificación

Debido a que las señales bioeléctricas del corazón son pequeñas a nivel de los mV, se ha implementado un amplificador de instrumentación por su alta impedancia de entrada y alta relación de rechazo en modo común (CMRR).

Para el amplificador de instrumentación se ha usado el amplificador operacional TL084 como se muestra en la Figura 6, donde la ganancia de voltaje está representada por:

$$Av = \frac{R6}{R2} \left(1 + \frac{2R3}{R1} \right)$$

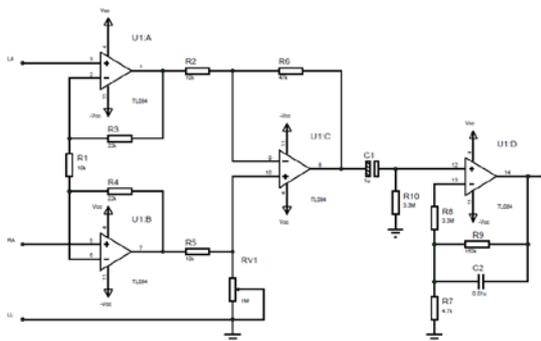


Figura 6. Amplificador de Instrumentación.

4.2 Etapa de Filtrado

4.2.1 Filtro Pasa-Banda

La señal obtenida debe pasar por un filtro pasa-banda con frecuencias de corte de 0.1Hz a 150Hz, que es el rango de frecuencia que se encuentra la señal cardíaca.

En la Figura 7 se muestra el filtro pasa-banda, en el circuito la resistencia R_{11} y el capacitor C_3 actúan como filtro pasa-bajo cuyos valores definen la frecuencia de corte f_L de 150Hz. La siguiente expresión permite el cálculo de las frecuencias.

$$f_L = \frac{1}{2\pi R_{11} C_3}$$

El filtro pasa-alto está definido por la resistencia R_{12} y el capacitor C_4 dando una frecuencia de corte f_H de 0.1Hz.

$$f_H = \frac{1}{2\pi R_{12} C_4}$$

Con este circuito definimos el rango de frecuencias que se encuentra la señal cardíaca que son de 0.1Hz a 150Hz.

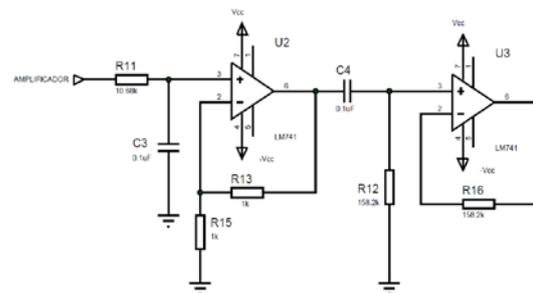


Figura 7. Filtro Pasa-Banda.

4.3 Filtro Notch

El filtro Notch o también llamado rechaza-banda es utilizado para atenuar el ruido inducido por la línea de transmisión eléctrica, el cual es de 60Hz.

Donde la frecuencia de rechazo es:

$$f_0 = \frac{1}{2\pi \cdot R \cdot C} = 60\text{Hz}$$

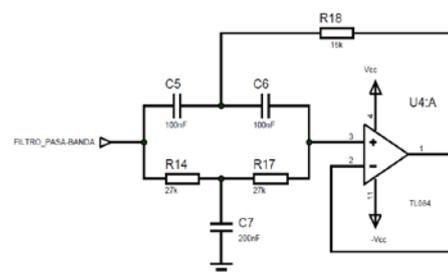


Figura 8. Filtro Notch.

4.4 Etapa de Compensación de Offset

La señal cardíaca debe alcanzar una amplitud comprendida entre 0v a 5v, para poder digitalizarla con el microcontrolador PIC16F887 que acepta como entrada los valores comprendidos dentro de ese rango.

Para esto se ha implementado un sumador inversor como se muestra en la Figura 9, se suma un nivel DC para obtener la señal positiva y dentro del rango de 0v a 5v.

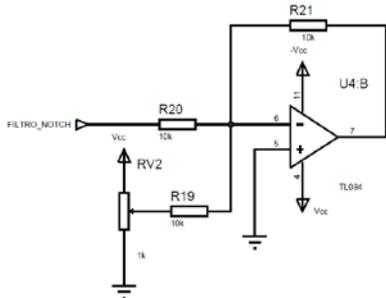


Figura 9. Sumador Inversor.

4.5 Etapa de conversión Analógico Digital

En esta etapa se utilizó el PIC16F887 para la conversión de la señal cardíaca a una señal digital de 8 bits.

Para la programación del PIC se utilizó el siguiente código:

```
void main()
{
    ANSELH = 0;
    CLON_bit = 0;
    C2ON_bit = 0;
    ANSEL = 0x04;
    TRISA = 0xFF;
    TRISC = 0;
    TRISB = 0;
    do
    {
        temp_res = ADC_Read(2);
        PORTB = temp_res;
        PORTC = temp_res >> 8;
    } while(1);
}
```

En la salida del convertidor ADC se implementó un seguidor de voltaje, que de acuerdo a la resolución de cada bit éste tomará valores entre 0 – 2.5V que son los requeridos para el puerto de expansión de la tarjeta NEEK.

4.6 Diseño Hardware en QSys

El software de QSys de Altera, permite diseñar un sistema basado en el Microprocesador Embebido NIOS II y configurar todos los componentes necesarios, generando automáticamente la lógica de interconexión.

El Microprocesador Embebido NIOS II configurado mediante la herramienta de QSys es implementado en el dispositivo FPGA a través de Quartus II.



Figura 10. Diseño del sistema en QSys.

4.7 Puerto Paralelo de E/S

La tarjeta NEEK consta de un puerto de expansión JP3. Para habilitar los 8 bit es necesario cambiar a modo 1 el registro de control del dispositivo MAX II. La utilidad para conmutar entre modo y EEPROM está localizada en la dirección “Tool/HMB2_Configuration_Utility/” que se encuentra en el CD MTDB System. Véase la Figura 11 que muestra el registro de control en modo 1.

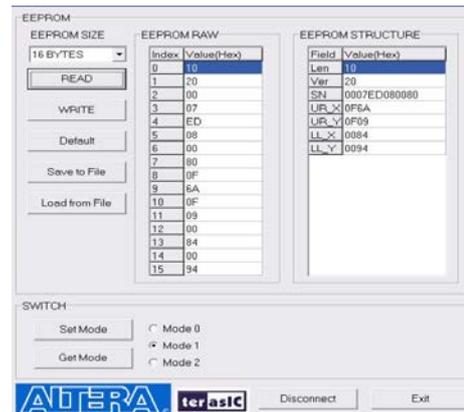


Figura 11. Modo de registro de control del MAX.

Una vez habilitado el modo 1, se configura como entrada de 8 bit el puerto de expansión como se puede observar en la Figura 12.

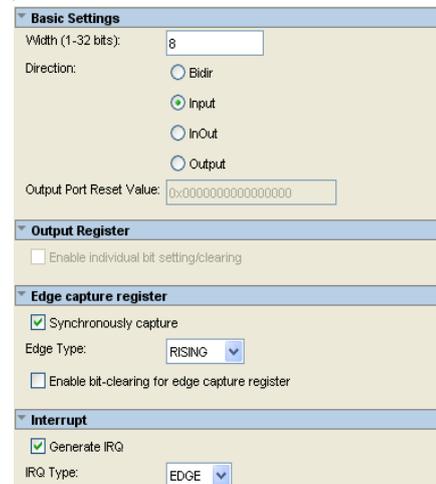


Figura 12. Configuración del GPIO en QSys.

4.8 Código del programa principal

Se muestra de manera resumida parte del código principal, así como la definición de librerías, prototipos de funciones y variables globales.

```
/* librerías */
#include "system.h"
#include <io.h>
#include "alt_video_display.h"
#include "alt_touchscreen.h"
```

```

#include "alt_tpo_lcd.h"
...

/* prototipos de las funciones */
void VerificarSD(alt_video_display *);
int presentacion(alt_video_display * display);
int coordenada(alt_video_display *
display,alt_touchscreen * screen,
alt_touchscreen_scaled_pen_data pen_data);
...

/* variables globales */
volatile int * dat_io = (int*)(EXT_IO_BASE);
char ScoreString[10];
volatile int * complejo =(int*)(COMPLEX_BASE);
int complejopasado=0;
int data=0;
...

/* programa principal */
int main()
{
alt_tpo_lcd s_lcd;
alt_tpo_lcd *lcd = &s_lcd;
int data=0;
char ScoreString[10];
int coord;

do
{
alt_up_sd_card_write(base,frec_card[x]);
usleep(2);
x=x+1;
}while(x<22);
...

```

5. Resultados

Como resultado final se muestra la señal cardíaca obtenida de un paciente en estado de reposo. En la Figura 13 se observa la señal en la LCD Touch Screen de la tarjeta NEEK de Altera.

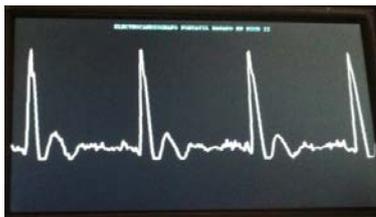


Figura 13. Señal cardíaca del paciente en reposo.

El programa permite calcular la frecuencia cardíaca del paciente mostrando la posible anomalía que presenta de acuerdo al rango de frecuencia mostrado anteriormente. En la Figura 14 se muestra la frecuencia del paciente que está dentro del rango normal y no presenta ninguna anomalía cardíaca.



Figura 13. Cálculo de la frecuencia cardíaca del paciente en reposo.

El software además permite guardar los datos en una tarjeta SD en un archivo .xls, este archivo tendrá como nombre el número de cédula del paciente.

El archivo nos permite obtener una gráfica de los datos de la señal cardíaca en una hoja Excel que muestra además la frecuencia y la posible anomalía cardíaca como se muestra en la Figura 14.

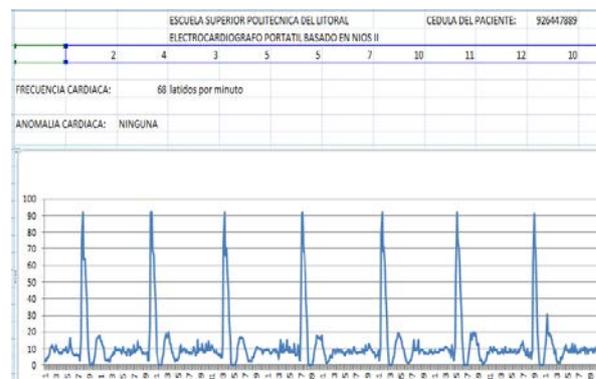


Figura 14. Gráfico de la señal cardíaca del archivo .xls.

6. Conclusiones

1. Con las pruebas realizadas podemos concluir que es posible calcular la frecuencia cardíaca por medio de la amplitud de la onda y también por el complejo QRS cuya frecuencia se encuentra en 17Hz, que después de rectificarla y compararla genera pulsos que se envía a la FPGA y procederá contarla por medio del código que se realizó en lenguaje C.
2. Por medio de las pruebas realizadas, se observa que el diseño del circuito de acoplamiento de la señal cardíaca funciona correctamente
3. Para poder realizar la adquisición de datos por medio del puerto externo es necesario diseñar un convertidor de voltaje de 5V a 2.5V después del convertidor Analógico – Digital (ADC), debido a que el voltaje máximo en el puerto de la tarjeta NEEK es de 2.5V.
4. Para contrarrestar el problema de ruido de la señal cardíaca hay que colocar retardos de tiempo en el código de la adquisición de datos para evitar que el puerto externo tome como valor de entrada los niveles de voltajes provenientes del ruido, lo que nos

da una mejor visualización de la señal en la LCD de la tarjeta NEEK.

7. Referencias

- [1]. Jorge Rodríguez Araújo, "Estudio del Procesador Nios II", <http://es.scribd.com/doc/28358833/Estudio-del-microprocesador-Nios-II>, Octubre 2013
- [2]. Fecha de Consulta: Junio 2011. Sistema de conducción del corazón, <http://www.bluejaygallery.com/download/Corazon.pdf>, Octubre 2013
- [3]. Texas Heart Institute, Centro de Información Cardiovascular, Anatomía del corazón, http://www.texasheartinstitute.org/HIC/anatomy_Esp/anato_sp.cfm, Octubre 2013

- [4]. La web del Electrocardiograma, Ritmo Cardíaco, <http://www.my-ekg.com/como-leer-ekg/ritmo-cardiaco.html>, Octubre 2013
- [5]. Electrocardiografía.es, Teoría del Electrocardiograma, Ondas componentes del ECG, http://www.electrocardiografia.es/ondas_ecg.html, Octubre 2013
- [6]. Departamento de Ciencias Fisiológicas, Guías de Laboratorio, Electrocardiograma, http://fisiopuj.tripod.com/Guias/1_Electrocardiograma.pdf, Octubre 2013
- [7]. Enric Pastor y Juan López, Universidad Politécnica de Cataluña, Introducción al sistema NIOS II, http://docencia.ac.upc.edu/EPSC/SED/Apuntes/SED_Intro_NIOS.pdf, Octubre 2013