

ESCUELA SUPERIOR POLITECNICA DEL LITORAL

FACULTAD DE INGENIERIA EN ELECTRICIDAD

SISTEMA DE CONTROL DE ACCESO DE PERSONAL
Y DE SEGURIDAD PARA EL EDIFICIO DE ING.
ELECTRICA DE LA PROSPERINA

TESIS DE GRADO

Previa a la obtención del Título de:

INGENIERO EN ELECTRICIDAD

ESPECIALIZACION ELECTRONICA

Presentada por :

Tomislav Topic G.

GUAYAQUIL - ECUADOR

1993

A G R A D E C I M I E N T O

Al Ing. Sergio Flores, Director de Tesis, por su ayuda y colaboracion para la realizacion de este trabajo.

DEDICATORIA

A MIS PADRES

A MI ESPOSA

A MIS HIJOS

TRIBUNAL



Ing. Armando Altamirano Ch.
Presidente



Ing. Sergio Flores
Director de Tesis



Ing. Hugo Villavicencio V.
Miembro Principal



Ing. Jaime Puente P.
Miembro Principal

DECLARACION EXPRESA

"La responsabilidad por lo hechos, ideas y doctrinas expuestos en esta tesis, me corresponden exclusivamente; y el patrimonio intelectual de la misma, a la ESCUELA SUPERIOR POLITECNICA DEL LITORAL".

(Reglamento de Exámenes y Títulos profesionales de la ESPOL).

Tomislav Topic G.

Resumen de la Tesis

El sistema de control de acceso de personas, materia de esta tesis, permite una supervisión y control sobre los intentos de ingreso a diferentes áreas de una entidad, basado en una tarjeta magnética de la que dispondrá cada persona a guisa de identificación.

Este sistema proporciona además de control a los accesos de personas a las diferentes áreas, de una historia cronológica de estos accesos, la que puede ser usada para liquidación de roles de pago, y/o para ubicación de esas personas en cualquier momento.

El sistema es fácilmente modificable debido a su modularidad y uso de componentes estándares del mercado, eventualmente puede soportar detectores de humo/fuego, alarmas contra robo, etc.

Debido a que se usa el estándar RS-232C como medio de comunicación entre los dispositivos sensores y el computador central, el área a cubrirse puede ser arbitrariamente grande de usarse multiplexores y/o manejadores/repetidores de línea.

INDICE DE CONTENIDO

Resumen de la Tesis	VI
INDICE DE CONTENIDO	VII
Introducción	13
<u>CAPITULO I</u>	17
Computador Central Consideraciones	17
Capacidad	17
Velocidad de proceso	17
Compatibilidad ISA, EISA y MCA	18
Memoria mínima recomendada	19
Medio de almacenamiento, capacidad, recomendacione	20
Tiempo de acceso recomendado	22
Interface con periféricos	23
Razón de elección de standard RS-232C	23
Tarjetas de puerto serial estándar	24
Tarjetas de puerto serial con microprocesador	26
Tarjetas de emulación de terminal 3278 y soporte de transferencia de archivos	28
<u>CAPITULO II</u>	30
Consideraciones sobre el lenguaje a usarse	30
Consideraciones sobre la estructura modular del programa	30
Estructura General del Programa	31
Manejador de registros Btrieve	31
Manejador de Ventanas/Pantalla de captura de datos	33
Manejador de Interface Serial	35
Módulo de manejo de dispositivos de alarma	39
Módulo de Reportes	40
Interrelación entre los módulos del programa	41
Residencia en memoria	41
Compatibilidad con otros programas	42
<u>CAPITULO III</u>	43
Dispositivo Lector	43
Características Generales	43
Estructura Interna	43

Diagrama de Bloque	44
Interface Serial	45
Velocidad, paridad, etc.	46
Funcionamiento	46
Características datos en tarjetas	46
Procedimiento de operación	47
Dispositivo Lector/Escritor	50
Características generales	50
Estructura Interna	51
Interface serial	53
Velocidad, paridad, etc.	54
Funcionamiento de Lectora/Escritora	56
Lectura de tarjeta	56
Escritura de tarjeta	56
Características datos en las tarjetas (58); Comandos y códigos de estado (60)	
Funcionamiento	60
Procedimientos de Operación (60)	
Terminales de Información	62
Características Generales	62
Estructura interna	63
Interface RS-232C	64
Diagrama de conexión	65
Dispositivos de Alarma	66
Características generales	66
Interface	67
<u>CAPITULO IV</u>	72
Conexión Local	72
Conexión remota	73
<u>CAPITULO V</u>	75
Características Generales	75
Durabilidad	75
Costos	76
<u>CAPITULO VII</u>	77
Estructura de datos de configuración	77
Estructura del registro de datos de tarjeta- habiente	78
Estructura del archivo de horarios	81
Estructura de datos para permisos	82
Estructura del archivo de accesos/intentos de	

accesos	84
<u>CAPITULO IX</u>	85
CONCLUSIONES Y RECOMENDACIONES	85
BIBLIOGRAFIA	86

Lista de Figuras

Figura 1 : Relación entre elementos del Sistema	35
Figura 2 : Niveles de programas	36
Figura 3 : Interrelación entre módulos	41
Figura 4 : Configuración interna dispositivo lector	43
Figura 5 : Diagrama de bloques dispositivo lector	44
Figura 6 : Formato datos en tarjeta	46
Figura 7 : Diagrama configuración interna dispositivo lector/grabador	51
Figura 8 : Diagrama bloques dispositivo Lector/grabador	52
Figura 9 : Estructura de bits/palabra para transmisión	54
Figura 10 : Formato datos en tarjeta	58
Figura 11 : Formato datos para comunicación	58
Figura 12 : Diagrama de bloques de Terminal	64
Figura 13 : Diagrama posible conexión alarma	68
Figura 15 : Implementación típica del sistema	74

Lista de Tablas

Tabla 1 : Pin Out de dispositivo serial	45
Tabla 2 : Funciones de pines dispositivo Lector	53
Tabla 3 : Combinación Dip Switches	55
Tabla 4 : Comandos y códigos de estado	60
Tabla 5 : Diagrama de conección de terminal	65
Tabla 6 : Estructura de datos de configuración	77
Tabla 7 : Estructura de datos de tarjeta-habientes	78
Tabla 8 : Estructura de datos de horarios	81
Tabla 9 : Estructura de datos de permisos	82
Tabla 10 : Estructura de datos de acceso	84

Introducción

Dado el amplio crecimiento físico de las Instituciones públicas y privadas, el control de acceso a áreas reservadas se ha vuelto cada día más imperioso.

Esto, aunado al hecho de que los métodos tradicionales de control de asistencia (marcación de tarjetas de cartón por ejemplo) han caído en desuso, debido a la facilidad con la que se han burlado sus propósitos, hace necesario un nuevo método de control de acceso, más moderno, ágil y flexible.

Esta tesis de grado plantea como alternativa de solución un sistema basado en tarjetas magnéticas.

En este sistema cada persona (tarjeta-habiente) dispone de una tarjeta magnética, del mismo tipo que las tarjetas de crédito.

Los componentes principales de este sistema son :

- Un computador central barato y fácilmente obtenible, con sistema operativo MS-DOS.
- Dispositivos lectores de tarjetas magnéticas enlazados por medio de enlace RS-232C al computador.

- Mecanismos abre puertas eléctricos, controlados por el computador central a través de acopladores ópticos.
- Tarjetas magnéticas.
- Terminales de información.

La tarjeta magnética es el único medio que tiene el tarjeta-habiente para identificación ante este sistema, esta tarjeta podría servir además de carnet de identificación visual, ya que puede contener en el anverso una foto del tarjeta-habiente, así como datos personales del mismo.

Cada vez que el tarjeta-habiente desee ingresar a áreas controladas por este sistema (puntos de accesos), deberá pasar su tarjeta por una lectora de tarjetas magnéticas, la misma que leerá un código previamente grabado en la tarjeta y lo transmitirá a un computador central.

El computador central grabará el intento de acceso en un archivo, (código de la tarjeta, fecha, hora y número del punto de acceso), y chequeará, basado en el código de esa tarjeta, si el tarjeta-habiente dispone de atributos para ingresar a esa área en ese particular momento.

El computador central recibe los códigos de las tarjetas

magnéticas que son leídos por los dispositivos lectores de tarjetas magnéticas, y basado en este código permite o no el ingreso al área controlada por el dispositivo. Los mecanismos abre-puertas eléctricos, son cerraduras eléctricas activadas por el computador central.

Los dispositivos de alarma pueden ser de una amplia variedad, ya que se puede conectar virtualmente cualquier tipo de sirena, foco zumbadores, etc.

Si es que se dispone de atributos para ello, el computador central ordenará la apertura de la puerta (de existir la misma) que controla el acceso a esa área .

Si es que el tarjeta-habiente no dispone de atributos para ingresar a esa área, se emitirá una señal de alarma en la consola del computador central (y opcionalmente en uno o más terminales ó alarmas visuales y/o sonoras), indicando así el intento de acceso denegado.

Como todo intento de acceso es registrado con la fecha y hora preciso hasta el segundo, así como con el área del intento de acceso y el código de tarjeta del tarjeta-habiente, el sistema permite además liquidar roles de pago en forma

exacta, y conocer en donde está cada tarjeta-habiente en cualquier momento.

De usarse la tarjeta como carnet, y declararse obligatorio el portarla prendida en la vestimenta, es virtualmente imposible el realizar fraudes tales como pedir que alguien "marque tarjeta por uno" típicos en los sistemas tradicionales.

El computador puede generar reportes de intentos de acceso en forma cronológica, o por tarjetas o por combinación de condiciones de búsqueda, además puede generar estos reportes en un formato que puede transformarse fácilmente en otros para, por ejemplo, proveer de datos para el programa de liquidación de roles de pago.

CAPITULO I

Sistema Central

Computador Central Consideraciones.-

El estado actual de la tecnología de los micro computadores, ó computadores personales, los convierte en elección casi obligada de ellos como computador central, gracias a su capacidad y bajo costo.

Capacidad

Para el desarrollo de esta tesis, hemos usado un computador Compaq (Compaq Computer Corporation) 486 @ 33 MHz, con 4Mb de memoria RAM de 32 bits, 256Kb memoria cache 70nseg., conectado a una red Ethernet bajo NOVELL Netware 3.11, monitor a color y adaptador de monitor VGA. La red tenía un disco duro SCSI de 1Gb.

Velocidad de proceso

La rapidez de ejecución de este computador ó uno similar permite el manejo fácilmente de hasta 64 dispositivos seriales y el control de 32 puertos adicionales para señalización externa, capacidad esta que permite a un solo

computador de este tipo llevar todo el control de acceso para una Institución como la Escuela Superior Politécnica del Litoral, ó inclusive, una de mayor tamaño.

El procesador recomendado para esta aplicación es un iapx 386, ó superior ya que aunque el programa corre bajo MS-DOS, y fué generado usando solo instrucciones comunes a toda la familia 86 de microprocesadores de Intel, la velocidad de ejecución necesaria para manejar hasta 32 dispositivos seriales, verificación de atributos de acceso, etc., la provee con seguridad solamente un 80386.

Compatibilidad ISA, EISA y MCA

En el mercado de microcomputadores de la familia iapx86 existen principalmente tres tipos de arquitecturas de bus, para comunicación con sus dispositivos periféricos : ISA AT Bus, EISA y MCA. Estos acrónimos (ISA quiere decir Industry Standard Architecture, EISA quiere decir Extended Industry Standard Architecture y MCA quiere decir Micro Channel Architecture), tienen las siguientes características :

Los buses EISA y MCA son de 32 bits, y pueden operar a una mayor frecuencia que el bus ISA, (33Mbytes/seg y 80Mbytes/seg

respectivamente), por lo que se los usa cuando el flujo de información desde/hacia los periféricos es elevada.

Recomendamos para este computador la arquitectura de bus ISA, de 16 bits por las siguientes razones :

- Un computador con bus ISA 16 bits es más barato que su similar EISA ó MCA.
- Se consiguen tarjetas de manejo de periféricos tipo ISA, más fácilmente que tarjetas EISA ó MCA.
- El volumen de información que se va a manejar en esta aplicación no necesita en lo absoluto de una alta tasa de transferencia.
- Las tarjetas multipuertos seriales tipo ISA son más baratas que las equivalentes tipo EISA ó MCA.

Memoria mínima recomendada

La memoria mínima recomendada para este tipo de aplicaciones es de 640Kb, que es el máximo de memoria accesible directa y normalmente por MS-DOS. El uso de más memoria RAM, no hace

que el programa opere más rápido, ni influye en lo absoluto en cuanto al comportamiento del sistema. El uso de menos de 512Kb hará que probablemente el programa no pueda correr, dependiendo de la cantidad de programas residentes en memoria (TSR) que estén ocupando espacio de memoria.

La velocidad de proceso mínima recomendada es 16MHz, aunque para configuraciones grandes, sugerimos el uso de un computador 386 @ 33MHz con memoria SRAM cache.

La conexión de este computador a una red Novell, sería particularmente beneficioso, ya que el programa fué diseñado de tal modo que se permita un acceso multiusuario a los datos de los tarjeta-habientes, tales como reportes de accesos, ubicación inmediata de determinado tarjeta-habiente, etc., de tal modo que se puedan obtener estos datos, mientras se siga recabando la información de los puntos de acceso.

Medio de almacenamiento, capacidad, recomendaciones

La capacidad del disco duro local (ó el del server Novell al que estuviera conectado el computador), depende principalmente del volumen de accesos que exista, y del número de tarjeta-habientes que existan.

Cada registro de acceso ocupa 18 bytes para los datos y aproximadamente 4 para el índice con un total aproximado de 22 bytes por registro.

Cada registro de tarjeta-habiente ocupa 213 bytes para los datos y aproximadamente 4 bytes para el índice. Esto es un total aproximado de 217 bytes por registro.

Para una institución grande, con alrededor de 3000 tarjeta-habientes, el archivo de datos de los tarjeta-habientes ocuparía alrededor de 635Kbytes.

Para esta misma instalación, asumiendo que las personas en promedio ejecuten 5 accesos por día (asumiendo 2 turnos y que exista movimiento de personal entre áreas de acceso), se generarían 15000 registros de acceso por día, esto es alrededor de 33Kbytes de información diaria.

Si se quiere tener esta información en línea para por lo menos los 3 últimos años, se requerirían alrededor de 30Mbytes para capacidad.

Por ende recomendamos un disco de por lo menos de 60Mb de capacidad para este sistema.

Tiempo de acceso recomendado

Recomendamos que este disco tenga por lo menos 25mseg. de tiempo de acceso promedio, con una tasa de transferencia de por lo menos 1Mbytes/seg., que son las características estándares de un disco IDE para AT.

Sería preferible un disco ESDI ó SCSI de 16mseg. de tiempo de acceso promedio, con una tasa de transferencia de 5Mbytes/seg., particularmente si se lo usará como disco de server, esto dependerá del presupuesto y de los precios del disco al momento de realizarse la compra.

Interface con periféricos.-

Razón de elección de estandar RS-232C

El estandar RS-232C es uno de los más usados para la interface de dispositivos electrónicos. Su amplia obtenibilidad, bajo costo, fácil implementación lo han convertido en la elección primaria para esta tesis.

El nombre formal de la interface RS-232C es : Interface entre Equipo Terminal de Datos y Equipo de comunicación de Datos empleando Intercambio de Datos Seriales Binarios. (Interface between Data Terminal Equipment and Data Communication Equipment employing Serial Binary Data interchange). Elaborada por el Departamento de Ingeniería de la Asociación de Industrias Electrónicas el documento original es abstruso por lo que pocas referencias existen al mismo, haciendo éste mismo documento mención en cambio a varios buenos artículos sobre RS-232C, algunos de ellos desafortunadamente imprecisos. Esta puede ser la razón de una falta de patrón único para el estándar RS-232C, sin embargo de lo cual su grado de compatibilidad es excelente.

Tarjetas de puerto serial estándar

Para cuando el número de puntos de acceso sea pequeño, esto es no más de 4 ó 8 puntos, se puede usar una tarjeta de multi-puertos seriales RS-232C, no inteligente ó estándar.

Por no inteligente nos referimos a aquella tarjeta serial que no tiene un microprocesador incluido en la tarjeta, que esté dedicado a manejar los caracteres de Entrada/Salida desde y hacia los dispositivos seriales.

Estas tarjetas usualmente tienen un UART (Universal Asynchronous Receiver/Transmitter) ó también llamado ACE (Asynchronous Communication Element) tal como un 16450 de National Semiconductor. Cada uno de estos chips manejan un puerto serial.

La transmisión/recepción de los caracteres en forma serial es realizada por estos chips, ellos reciben el carácter a transmitirse provisto por el computador en forma paralela, esto es de 8 bits en 8 bits, y los serializan, bit a bit enviándolos después a través del enlace serial, bajo las condiciones de velocidad, paridad, stop bits, etc., previamente establecidas.

La recepción de los caracteres es realizada por estos chips, ellos reciben el caracter desde el enlace serial en forma serial, esto es de bit en bit, bajo las condiciones de velocidad, paridad, bits de parada, etc., previamente establecidas, y una vez recibido completo todo el caracter (los 7/8 bits), se lo proporciona al computador central, interrumpiéndolo para ello.

El computador para el caso de estas tarjetas, maneja el flujo de información caracter a caracter, ocupándose de cada caracter recibido/transmitido en cada uno de los puertos seriales, individualmente.

Para el caso de muchos puertos seriales, con un alto nivel de tráfico de caracteres por cada puerto serial esto puede representar una sobrecarga al computador central, siendo ésta uno de las principales desventajas de las tarjetas no inteligentes.

Tarjetas de puerto serial con microprocesador

Para cuando el número de puntos de acceso es mayor de 8, se debe usar una tarjeta de multipuertos seriales RS-232C, inteligente.

Por inteligente nos referimos a aquella tarjeta serial que tiene un microprocesador incluido en la tarjeta, que esté dedicado a manejar los caracteres de Entrada/Salida desde y hacia los dispositivos seriales, pudiendo agrupar a estos caracteres y transferirlos hacia/desde la memoria del PC en conjunto.

Estas tarjetas usualmente tienen aparte del UART ó ACE de manejo directo de la interface serial, un microprocesador, usualmente un 280 ó un 80x86, el que se encarga de agrupar los caracteres recibidos (ó a transmitirse) en cada uno de los puertos seriales, e invocar la atención del computador central, una vez que esté armada la sarta (el conjunto) de caracteres adecuada.

La transmisión de los caracteres en forma serial sigue siendo (al igual que en el caso de las tarjetas estándares) realizada por los UART (ACE), ellos reciben el caracter a

transmitirse en forma paralela, esto es de 8 bits en 8 bits, y los serializan, bit a bit enviándolos después a través del enlace serial, bajo las condiciones de velocidad, paridad, stop bits, etc., previamente establecidas.

La diferencia para la transmisión de caracteres, entre las tarjetas no inteligentes y las inteligentes, estriba en que usualmente quien proporciona los caracteres a ser transmitidos en el caso de las no inteligentes es el computador, en el caso de las inteligentes, es el microprocesador incluido en la tarjeta multipuerto, el que los recibió previamente del computador central en lote. Con esto el computador sólo tiene que preocuparse de proveer el lote de caracteres a transmitirse, ocupándose la tarjeta multipuerto inteligente de enviar cada caracter de ese lote.

La recepción de los caracteres es realizada todavía por los UART (ACE), ellos reciben el caracter desde el enlace serial en forma serial, esto es de bit en bit, bajo las condiciones de velocidad, paridad, bits de parada, etc., previamente establecidas, sin embargo una vez recibido completo todo el caracter (los 7/8 bits), se lo proporciona al microprocesador de la tarjeta, el que reúne una cierta cantidad de caracteres y se los pasa en una sola transacción al computador central,

liberándolo de la atención de carácter a carácter que implica la tarjeta serial no inteligente.

Para el caso de muchos puertos seriales, con un alto nivel de tráfico de caracteres por cada puerto serial el único modo de no sobrecargar al computador central con el manejo individual de los caracteres de ese tráfico es usar una tarjeta multipuerto inteligente.

Tarjetas de emulación de terminal 3278 y soporte de transferencia de archivos.

Al computador se le puede conectar una tarjeta de Emulación de terminal 3278, para de este modo conectarse a un Host Mainframe IBM como el de la Escuela Superior Politécnica del Litoral, y de este modo subir información sobre los accesos de los tarjeta-habientes.

Este traspaso de información se lo puede realizar tipo proceso en lote, aprovechando las facilidades de transferencia de archivos provistas usualmente por el fabricante de la tarjeta, ó se lo puede realizar en tiempo real, programando directamente el API (Application Program Interface) de la tarjeta.

De este modo el programa que liquida el rol de pagos puede acceder esta información y calcular los descuentos sobretiempos requeridos, sin la intervención del operador.

CAPITULO II

PROGRAMAS

Consideraciones sobre el lenguaje a usarse

En un sistema como éste, el uso de un lenguaje modular es de capital importancia. Adicionalmente este lenguaje debe ser ampliamente conocido, debe ser soportado por el manejador de registros usado, debe ser rápido en términos de ejecución y debe permitir acceso a los dispositivos de hardware del computador directamente.

Debido a estas consideraciones el uso de C como lenguaje principal para desarrollo fué más que justificado, obligatorio.

De los compiladores C existentes en el mercado se destacan 2, Microsoft C++ V 7.0 y Borland C++ 3.1 Elegimos Turbo C++ debido a su amplia aceptación y a su ambiente de programación integrado.

Consideraciones sobre la estructura modular del programa

Un sistema de este tamaño debe ser dividido en módulos, de tal modo que se pueda independizar cada sección del sistema,

probándolas por separado, y reusándolas para cada necesidad.

Este sistema se lo ha dividido en 6 módulos :

- Módulo para captura de datos/modificaciones de los tarjetahabientes realizadas por el usuario a través de pantallas.
- Módulo de manejo/control de puertos seriales
- Módulo de manejo de registros/base de datos
- Módulo de control de dispositivos de alarma
- Módulos de emisión de reportes

Estructura General del Programa

El programa está realizado íntegramente en C, a excepción de una pequeña parte que maneja la captura de datos seriales, la misma que está escrita en Ensamblador 86, y se lo ha hecho modular, para permitir su fácil adecuación a diferentes requerimientos, tales como cambio en longitud de código de tarjeta, uso de tarjetas multipuertos diferentes, configuración de dispositivos diferentes, etc.

A continuación detallamos varios de los elementos de construcción usados para este programa (módulos), describiendo al final la interrelación entre ellos.

Manejador de registros Btrieve

Este programa está basado en el manejador de registros Btrieve, cubriendo todo lo que está relacionado con el manejo de información de los tarjeta-habientes, registros de accesos, permisos otorgados a los tarjeta-habientes, horarios de los mismos, etc.

Btrieve provee de las siguientes ventajas :

- Acceso a los registros por múltiples llaves
- Acceso relacional entre archivos
- Mantenimiento automático de todas las llaves
- Soporte de llaves duplicadas, modificables, segmentables, nulas, ascendentes y descendentes.
- Soporte para añadir y eliminar índices suplementarios.
- Soporte para 13 diferente tipos de llaves extendidas.
- Archivos repartidos entre varios volúmenes.
- Buffer para E/S. (I/O buffer cache)
- Controles de integridad
- Tamaños no restringidos de archivos
- Capacidad de acceso multiusuario.
- RAM caching

Btrieve es un manejador de registros probado, hecho para que sea integrado con programas de aplicación basados en

lenguajes de III generación como C, y soporta ambientes multiusuarios como Novell y Unix .

El tiempo de respuesta de Btrieve es uno de los mejores de la industria para una configuración ponderada de métodos de acceso.

Manejador de Ventanas/Pantalla de captura de datos

Una interface adecuada del programa hacia el usuario final es vital para que este programa tenga aceptación de parte de ese usuario, por lo que se hace uso extensivo de ventanas para captura de datos, ventanas para ayuda, ventanas de información de estado, etc.

El manejador de ventanas está escrito en C, es modular, maneja ilimitados niveles de ventanas, manteniendo siempre una activa y el resto desactivadas, hasta que se las active. Toda Entrada/Salida (E/S) que Ud. realice se la hace por la ventana activa de ese momento.

Este manejador de ventanas también soporta ventanas virtuales, de un tamaño mayor que las de la pantalla física, permitiendo así el manejo de información voluminosa así como

adicionalmente captura de datos, validación de campos, etc.

Este manejador de ventanas está probado extensivamente, se puede ejecutar en todo tipo de monitores, monocromáticos, color RGB, color EGA ó color VGA.

La relación entre los elementos de este sistema está dado según el siguiente diagrama:

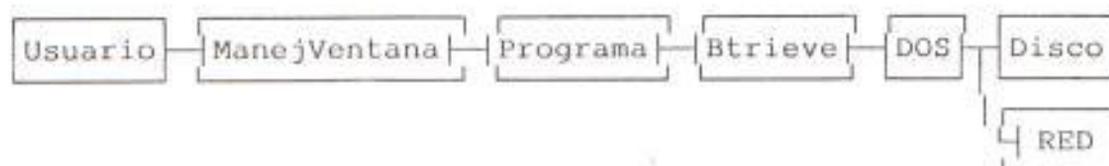


Figura 1 : Relación entre elementos del Sistema

Esto es, el usuario realiza los ingresos, modificaciones ó consultas, usando el manejador de Ventana/Captura de Datos. Estos datos son pasados al programa, el que después de validarlos los proporciona a Btrieve que es el manejador de los registros. Btrieve se encarga del manejo de la información y llamando a las funciones normales de DOS registra ú obtiene la información hacia/del disco duro ó la Red.

Manejador de Interface Serial

El manejador de Interface Serial debe ser lo suficientemente modular para que el eventual soporte de tarjetas multipuertos diferentes no sea engorroso y debe ser muy eficiente en cuanto al manejo de la información.

Este manejador de información está realizado en 4 niveles, los que sólo se comunican entre ellos a través de los inmediatamente adyacentes :

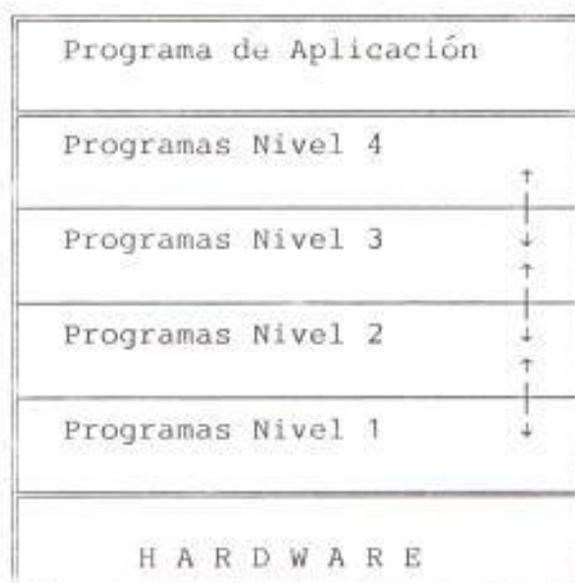


Figura 2 : Niveles de programas

Nivel 1 :

Los programas del Nivel 1 son los programas que accesan a los UART físicos directamente, a través de punteros a funciones que realizan este acceso. Al usar punteros a funciones, imbuímos el modo de acceso (esto es la función) en la definición del UART. Estos punteros a funciones son establecidos como una parte de la estructura SIOP, de la que existe una para cada UART.

Las principales funciones de este nivel son :

s_rcv : Recibe un byte

s_xmit : Transmite un byte

s_rcvstat : Obtiene el estado del receptor del UART

s_xmitstat: Obtiene el estado del transmisor del UART

Nivel 2 :

Los programas de nivel 2 solamente accesan a las funciones de nivel 1. Las principales funciones son :

s_putc : Espera por "TRUE" en el estado del transmisor y luego escribe un caracter al puerto serial.

s_getc : Espera por "TRUE" en el estado del receptor y luego lee un byte del puerto serial.

s_inchar: Obtiene un caracter del puerto serial si el estado del receptor es "TRUE", de otro modo regresa con "ERROR".

Nivel 3 :

Estos son programas de alto nivel. Solamente accesan las funciones de nivel 2. Las principales son :

s_puts: Escribe una sarta de caracteres
terminada con un caracter nulo.

Nivel 4 :

Este es el programa de aplicación de manejo de los dispositivos de captura de datos.

Módulo de manejo de dispositivos de alarma

Este módulo accesa a la tarjeta prototipo, proveyendo de información sobre qué dispositivo accionar, y qué tiempo mantenerlo accionado. Esto se lo realiza invocando a la función de OUT del procesador a un puerto específico, el número del puerto elegido especifica qué salida se activará, el valor del registro AL determina la duración de la la señal de activación.

Módulo de Reportes

Este módulo permite la elaboración de reportes estándares ó ad-hoc, en base a los requerimientos del usuario.

Basado en btrieve, y soportando búsqueda por ejemplo (Query By Example QBE), es ampliamente flexible.

Entre los reportes permitidos tenemos :

- Reporte de accesos por tarjeta-habientes
- Reporte de accesos por punto de control
- Reporte de accesos denegados por tarjeta-habiente, por fecha, ó por punto de control.

Interrelación entre los módulos del programa

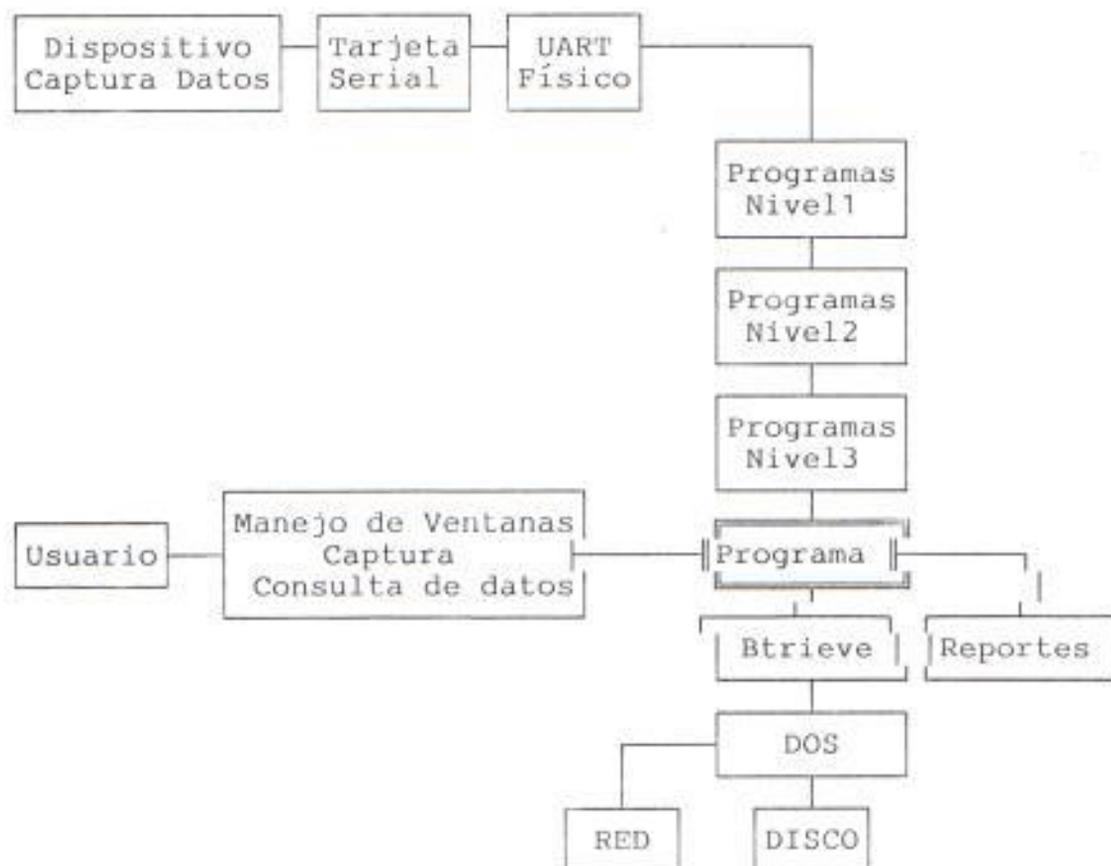


Figura 3 : Interrelación entre módulos

Residencia en memoria

Btrieve es el único programa residente en memoria (TSR), éste ocupa (Versión 4.11b) 77728 bytes, cargándose después de command.com típicamente.

Compatibilidad con otros programas

Sobre los datos :

Se puede generar información de casi cualquier tipo, bajo formato ASCII con espacios en blanco (ú algún otro caracter) como delimitadores de campos y combinación de caracteres CR/LF (Carriage Return/Line Feed), como separadores de registros.

Accesando este tipo de información cualquier programa puede acceder a los datos que se necesiten.

Adicionalmente cualquier programa que accese a archivos tipo btrieve lo podrán hacer ya que la definición de los archivos es incluida.

Sobre concurrencia en memoria :

Hemos probado este sistema bajo variadas combinaciones de programas residentes en memoria, y hemos superado algunos iniciales problemas de compatibilidad. No hemos encontrado después de ellos otros.

CAPITULO III

PUNTOS DE CONTROL

Dispositivo Lector

Características Generales

El dispositivo lector es una unidad compacta, de 200X54X101mm, de barrido de tarjeta magnética manual, con interface incluida RS-232C, fuente de poder incluida, y controlada por microprocesador 280.

Tienen en memoria ROM 8Kbyte y en memoria RAM 2Kbytes. La velocidad de barrido de la tarjeta magnética puede variar entre 10 y 150 cm./seg.

Estructura Interna

La configuración interna del Dispositivo Lector es la siguiente :

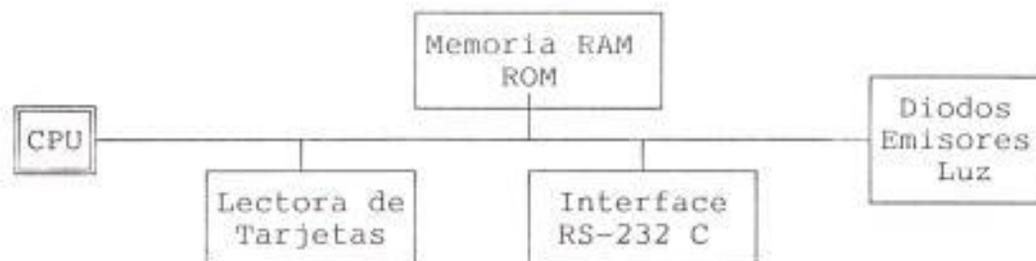


Figura 4 : Configuración interna dispositivo lector

Los componentes constitutivos del Dispositivo Lector son los siguientes :

CPU : Z-80 CPU @ 2.4576MHz

Memoria : EPROM 2764 8Kbyte

RAM 6116 2Kbyte

Diagrama de Bloque

A continuación un diagrama de bloque de las diferentes partes constitutivas del Dispositivo Lector.



Figura 5 : Diagrama de bloques dispositivo lector

Interface Serial

La interface de este dispositivo con el Computador Central es RS-232C.

Pin #	Nombre Señal	Contenido de la Señal	Dirección de Señal	Función
1	FG	Tierra de Seguridad		Usada para aterrizamiento de seguridad, ó para conectar cables de conexión blindados, juntos.
6	DSR	Data Set Ready/Listo el equipo de datos.	<----	Indica si el equipo conectado está en modo operacional.
2	SD	Send Data/Transmitir datos.	----->	Realiza la transmisión de datos
3	RD	Receive Data/Recibir datos.	<-----	Realiza la recepción de datos
7	SG	Signal Ground/Tierra común.		Provee de un voltage de referencia.
20	DTR	Data Terminal Ready/Listo este dispositivo	----->	Controla la conmutación de la línea, del dispositivo al que está conectado.
4	RTS	Request To Send/Requerir envío de datos.	----->	Controla la función de envío de datos.
5	CTS	Clear To Send/Listo para envío.	<-----	Indica si el dispositivo al que está conectado éste, está en modo transitable.
8-19	NC	No Connection/Sin Conexión		

Tabla 1 : Pin Out de dispositivo serial

Los niveles de voltage de estas señales son :

Nivel de voltage 0 : +3 a +11V

Nivel de voltage 1 : -3 a -11V

Velocidad, paridad, etc.

La velocidad de transmisión/recepción es ajustable por medio de los conmutadores tipo DIP. A elegir están las velocidades de : 9600, 4800, 2400, 1200 bps. La paridad es fija (par). El caracter se compone de 8 bits, 7+1 de paridad.

Funcionamiento

Ver Procedimiento de Operación

Características datos en tarjetas

El formato de datos en las tarjetas es :

S	Datos	E	B
T		T	C
X	1 ~ 37 caracteres	X	C

Figura 6 : Formato datos en tarjeta

Los caracteres de control son :

STX (82)₁₆

ETX (03)₁₆

BCC Paridad horizontal de STX a ETX (Número par).

Procedimiento de operación

Cuando se energiza el Dispositivo Lector todos los Diodos Emisores de Luz se prenden brevemente, el zumbador suena una vez. El Diodo Emisor de Luz de READY se enciende después de que la unidad entra a modo de espera de tarjeta.

Una vez que se ha pasado una tarjeta en la dirección adecuada, la unidad chequea los datos leídos de la tarjeta. Si los datos leídos de la tarjeta son inválidos, ó hay una mala operación, el Diodo Emisor de Luz de ERROR se enciende, y el zumbador suena tres veces. En este caso conforme la unidad regresa al estado anterior, repita la operación de pasada de la tarjeta.

Cuando los datos leídos de la tarjeta son válidos, el Diodo Emisor de Luz de OK se enciende tres veces y la unidad entra a modo de comunicación. Durante el modo de comunicación, la unidad no aceptará más tarjetas a ser leídas. Solamente durante el modo de espera de tarjeta la unidad puede leerlas. Cuando la unidad entra a modo de comunicación, la unidad aserta la señal DTR.

El computador central al recibir la señal de DTR asertada, aserta a su vez la señal de DSR. Después de recibir la

confirmación de DSR asertada, el Dispositivo Lector comienza a transmitir datos.

El computador central aserta la señal CTS a la unidad, 10 milisegundos después de la recepción de los datos (de STX a BCC). Después de que la unidad confirma el estado activo de la señal CTS del computador central, la unidad aserta la señal de RTS y entra a modo de recepción.

Contra recepción de datos válidos, el computador central envía al Dispositivo Lector un código ACK. Si los datos fueron inválidos se envía el código NACK.

Cuando la unidad recibe el código ACK del computador central, el Diodo Emisor de Luz de OK se enciende y el zumbador suena una vez. Luego de esto el Dispositivo Lector entra a modo de espera de tarjeta a ser leída.

Cuando la unidad recibe el código NACK del computador central, la unidad transmite los datos 3 veces adicionales, repitiéndose el ciclo.

Bajo la recepción del cuarto NACK, el Diodo Emisor de Luz de ERROR se enciende y el zumbador suena 3 veces, y la unidad

regresa a modo de espera de tarjeta para ser leída.

Cuando la unidad no recibe ni el código ACK ó NACK el Diodo Emisor de Luz de ERROR se enciende, el zumbador suena 3 veces y la unidad regresa a modo de espera de tarjeta a ser leída.

Dispositivo Lector/Escritor

Características generales

Este dispositivo controla las operaciones de lectura/escritura sobre tarjetas magnéticas, usando un enlace de comunicación RS-232C.

El CPU está basado en un microprocesador Z80 @ 2.4576MHz, teniendo en memoria RAM Estática 2Kbytes y en memoria ROM (EPROM) 8Kbytes.

Para la Interface de Entrada/Salida con la lectora de tarjeta se usa un Z80-PIO (Paralell Input/Output).

Para la Interface de Entrada/Salida Serial (RS-232C) se usa el Z80-SIO (Serial Input/Output).

Las tarjetas usadas deben someterse al Standard ISO, usándose el track # 2. El método de grabación es el F2F, con una densidad de grabación de 75 bits por pulgada. La capacidad de grabación es de 40 caracteres, incluyendo los caracteres STX, ETX y LRC. (Start of Text, End of Text y byte de redundancia).

El código de grabación empleado es de 4 bits más 1 de paridad.

Las velocidades de tarjeta permitidas son entre 10cm./seg. y 80 cm./seg.

La vida esperada de este dispositivo mínima es de 100,000 pasadas.

Estructura Interna

El diagrama de la configuración interna del equipo es :

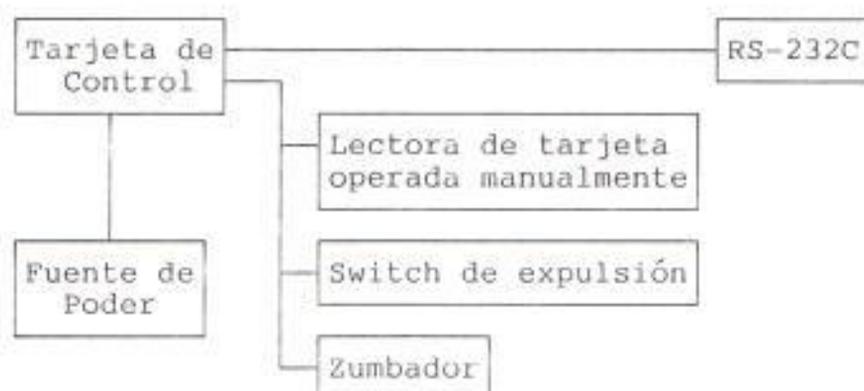


Figura 7 : Diagrama configuración interna dispositivo lector/grabador

El diagrama de bloques de las diferentes secciones del dispositivo son :

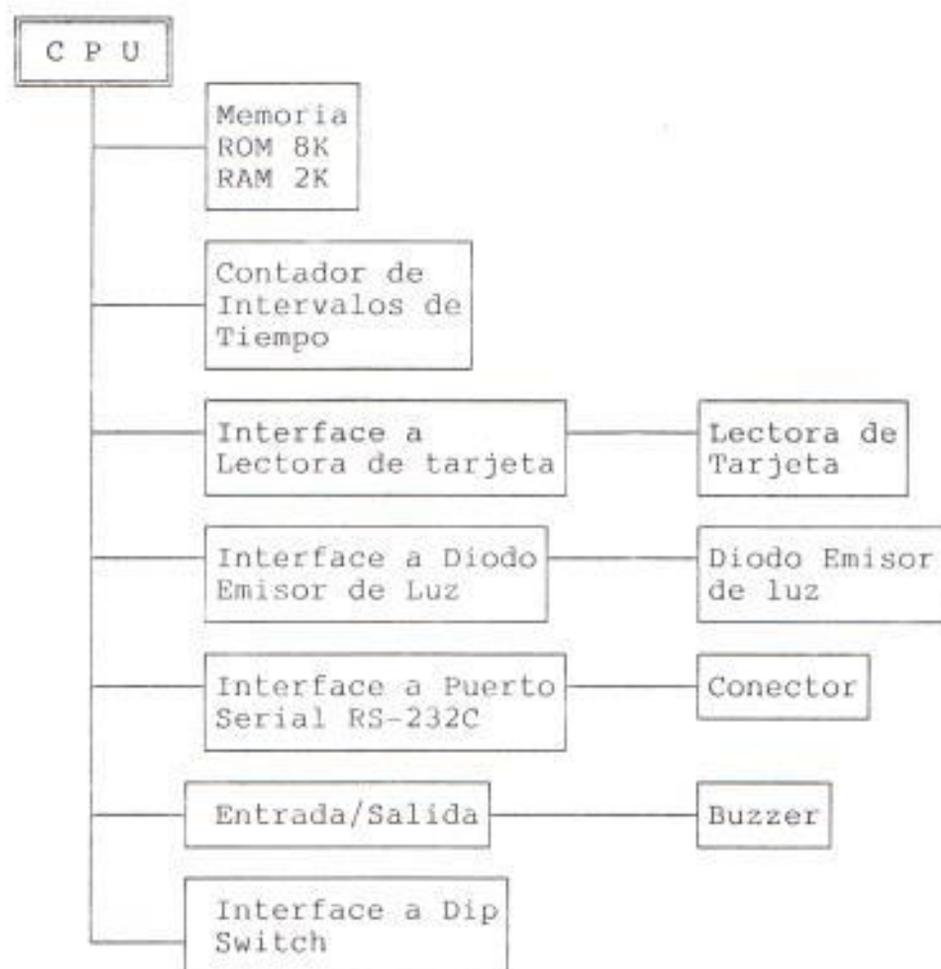


Figura 8 : Diagrama bloques dispositivo Lector/grabador

Interface serial

La interface de este dispositivo con el Computador Central es RS-232C. La conexión física del dispositivo Lector/Escritor se realiza a través de un conector de 9 pines equivalente a DEC-95 (JAE). Estos 9 pines realizan las siguientes funciones:

Pin #	Nombre Señal	Contenido de la Señal	Dirección de Señal	Función
1	FG	Tierra de Seguridad		Usada para aterrizamiento de seguridad, ó para conectar cables de conexión blindados, juntos.
2	DSR	Data Set Ready/Listo el equipo de datos.	<----	Indica si el equipo conectado está en modo operacional.
3	SD	Send Data/Transmitir datos.	----->	Realiza la transmisión de datos.
4	RD	Receive Data/Recibir datos.	<-----	Realiza la recepción de datos.
5	SG	Signal Ground/Tierra común.		Provee de un voltage de referencia.
6	DTR	Data Terminal Ready/Listo este dispositivo	----->	Controla la conmutación de la línea, del dispositivo al que está conectado.
7	RTS	Request To Send/Requerir envío de datos.	----->	Controla la función de envío de datos.
8	CTS	Clear To Send/Listo para envío.	<-----	Indica si el dispositivo al que está conectado éste, está en modo transitable.
9	NC	No Connection/Sin Conexión		

Tabla 2 : Funciones de pines dispositivo Lector

Los niveles de voltage de estas señales son :

Nivel de voltage 0 : +3 a +11V

Nivel de voltage 1 : -3 a -11V

Velocidad, paridad, etc.

Las velocidades soportadas de enlace RS-232C son de 1200/2400/4800/9600 bps, conmutables a través de conmutadores DIP.

El código de transmisión es de 7 bit JSI (ASCII), usando una estructura de 11 bits por palabra :

- Bit de arranque : 1 bit
- Bits de datos : 7 bits b1-b7
- Bit de paridad (par) : 1 bit
- Bit de parada : 2 bits

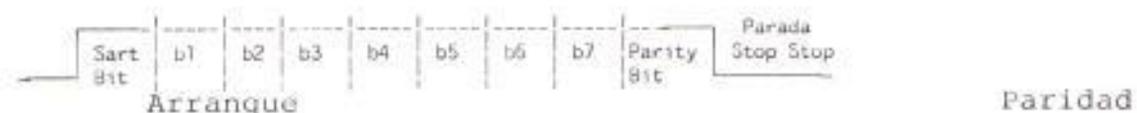


Figura 9 : Estructura de bits/palabra para transmisión

La combinación de los DIP Switches determina diferentes parámetros, tal como es indicada a continuación :

SW 1	SW 2	SW 3	SW 4	Función
OFF	OFF	OFF	OFF	Velocidad RS-232C 1200bps
ON	OFF	OFF	OFF	Velocidad RS-232C 2400bps
OFF	ON	OFF	OFF	Velocidad RS-232C 4800bps
ON	ON	OFF	OFF	Velocidad RS-232C 9600bps
		OFF	ON	ON/OFF de la línea
		ON	ON	Comutación de Lectura solamente/Lectura-Escritura

Tabla 3 : Combinación Dip Switches

Funcionamiento de Lectora/Escritora

El flujo de funcionamiento del dispositivo es como sigue :

Lectura de tarjeta

La lectura y chequeo de la siguiente información es realizada con el siguiente formato :

- a) Datos (excluyendo STX, ETX y LRC) : 37 caracteres.
- b) Chequeo de caracteres (Paridad vertical)
Paridad impar
- c) Chequeo LRC (Paridad horizontal)
Paridad par

Cuando la lectura está bien, el dispositivo transmite el código de OK : 06h y los datos al Computador central, y espera por el próximo comando.

Escritura de tarjeta

Recepción del comando de escritura del Computador Central el chequeo de los siguientes datos es realizado :

a) Longitud de datos (Exluyendo STX, ETX y LRC) : 37 caracteres ó menos.

b) Chequeo de caracteres (Paridad vertical)

Paridad impar

c) Chequeo LRC (Paridad horizontal)

Paridad par

Cuando el comando receptado y/o los datos contienen un error, el dispositivo transmite un código de error de recepción (05h) y entra a modo de espera de comando.

Cuando los comandos y datos están OK, el dispositivo generará datos en la tarjeta, añadiéndoles STX, ETX y LRC, y entrará a modo de espera de tarjeta.

Cuando se pasa una tarjeta por el dispositivo, éste grabará los datos y los leerá dentro de la misma pasada de la tarjeta, corriendo test comparativo de datos receptados de la tarjeta acabada de grabar y el código que envió el computador central. Si son iguales transmitirá al Computador Central el código de OK (06h), si no, transmitirá el código de ERROR (95h), entrando a modo de espera de comando.

Características datos en las tarjetas

El formato de datos en las tarjetas es :

S	Datos	E	L
T		T	R
X	1 ~ 37 caracteres	X	C

Figura 10 : Formato datos en tarjeta

Los caracteres de control son :

STX $(01011)_2 = (0B)_{16}$

ETX $(11111)_2 = (1F)_{16}$

LRC Paridad horizontal de STX a ETX (Número par).

El formato de datos para comunicación es :

S	Datos	E	B
T		T	C
X	1 ~ 37 caracteres	X	C

└── Código de comando ó código de estado
Figura 11 : Formato datos para comunicación

Los caracteres son :

STX (82)₁₆

ETX (03)₁₆

BCC Paridad horizontal de STX a ETX (Número par).

Datos Código unitario JIS7 + 1 bit de paridad (par).

Arranque/Parada sincrónico (1 arranque, 2 parada)

Por ejemplo, el comando de lectura es :

(82h, 93h, 03h, 12h)

Comandos y códigos de estado

	Códigos (Hexadecimal)	Contenido	Dirección Dispositivo-Computador
Comando	93	Lectura tarjeta	<-----
Comando	14	Escritura tarjeta	<-----
Código de estado	06	OK	----->
Código de estado	95	ERROR	----->
Código de estado	05	Error recepción	----->

Tabla 4 : Comandos y códigos de estado

Funcionamiento

Procedimientos de Operación

El dispositivo Lector/Escrito opera bajo comandos del Computador Central. Todos los paquetes de comunicación desde ó hacia el computador central, estarán pre-fijados ó post-fijados con STX, ETX y BCC.

Lectura de tarjeta

El computador central, después de haber asertado un comando de lectura, siguiendo a STX, de haber añadido ETX y BCC y de haber chequeado de que la señal RTS del dispositivo Lector/Escritor esté activa, realizará la operación de transmisión.

El dispositivo Lector/Escritor, después de verificar el comando, entrará a modo de lectura.

El operador, después de verificar que el Diodo Emisor de Luz READY esté prendido, pasará la tarjeta magnética en la dirección indicada.

El dispositivo chequeará los datos leídos de la tarjeta, (chequeo de paridad, longitud de datos, etc). Cuando está OK, el dispositivo Lector/Escritor generará un registro (STX, código de OK, datos, ETX, BCC). Si se encuentra un error se generará el registro (STX, código de ERROR, ETX, BCC).

Después de la generación de cualquiera de los dos registros, el dispositivo esperará por la señal de DSR del computador central y transmitirá el registro, mientras que el computador central mantendrá la señal DSR activa durante la transmisión.

Después de haber transmitido todo el registro, el dispositivo se reinicializará a sí mismo, entrando a modo de espera de comando.

Escritura de tarjeta

El computador central, después de verificar la aserción de la señal RTS del Dispositivo Lector/Escritor transmitirá el registro de (STX, comando, datos, ETX, BCC). Cuando el registro ha sido recibido correctamente, el Dispositivo

Lector/Escritor entrará a modo de escritura de tarjeta. Cuando se ha presentado un error en el registro recibido, el Dispositivo Lector/Escritor transmitirá un código de estado de error de recepción, y se reinicializará a sí mismo.

Cuando se ha entrado a modo de escritura, el Dispositivo Lector/Escritor generará datos de la tarjeta, añadirá STX y ETX, y añadirá LRC (paridad horizontal par desde el tope de los datos hasta ETX).

El operador después de chequear que el Diodo Emisor de Luz de READY se ha prendido, pasará una tarjeta en la dirección establecida.

El Dispositivo Lector/Escritor, después de realizar la operación de escritura, en esa misma pasada, leerá la tarjeta, corriendo una prueba comparativa enseguida.

Finalmente, ya sea que se genere un código de estado de OK ó de ERROR, el registro respectivo se transmitirá después de que la señal DSR esté activa. El registro estará formado por (STC, código de estado, ETX, BCC), entrando después de esto el Dispositivo Lector/Escritor en modo de reinicialización.

Terminales de Información

Características Generales

Estos terminales ASCII son dispositivos donde aparece la información de cada una de las personas (nombre, características, etc.) que ingresan a uno ó más puntos de acceso, pudiendo de este modo asegurarse que la persona que está ingresando a determinada área es (basado en sus características físicas grabadas) la identidad de la persona que está accedendo determinado punto de control.

En caso de intento de acceso a áreas restringidas, el terminal emitirá una señal de alarma, y mostrará en la pantalla, en forma destelleante los datos del intento.

Estructura interna

La porción lógica del terminal de información usado (Wyse-150), consiste de 13 circuitos integrados contruídos alrededor de microcontrolador 8032 y un circuito integrado especial.

A continuación un diagrama lógico de bloques del terminal de información :

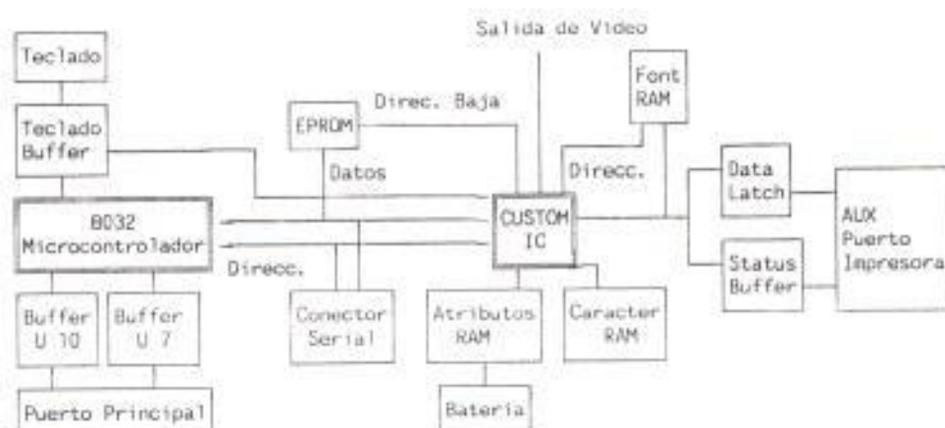


Figura 12 : Diagrama de bloques de Terminal Interface RS-232C

La interface de estos dispositivos es RS-232C, y ya que no requieren del control detallado de flujo de información, sólo es necesario conectar las señales SD, RD, y GND, esto es Send Data, Receive Data y Ground. El manejo del flujo de información se lo realiza a través de XON/XOFF, en el raro evento de que sea necesario.

El protocolo XON/XOFF es un protocolo de software por medio del cual el terminal (DTE Data Terminal Equipment) le dice al Computador (Data Terminal Equipment) que no puede seguir procesando más datos, enviando del terminal al computador central un caracter XOFF (DC3 : 13_{16} ^S). Bajo recepción de

este caracter el computador central cesa de enviar toda información al terminal inmediatamente.

Una vez que el terminal puede continuar recibiendo información envía al computador central un caracter XON (DC1 : $11_{16} \wedge Q$). Al recibir el computador central este caracter, reasume el envío de información hacia el terminal. Se usa en algunos casos inclusive cualquier caracter para recomenzar la transmisión.

Diagrama de conección

Para el caso de conección con conectores de 25 pines, asumiendo una dsitribución estándar de señales en los pines, el modo de conectarlos sería el siguiente.

Pin #	Señal	Dirección	Señal	Pin #
2	SD	---->	RD	3
3	RD	<----	SD	2
7	GND		GND	7

Tabla 5 : Diagrama de conección de terminal

Dispositivos de Alarma

Características generales

Se puede conectar una amplia variedad de dispositivos de señalización óptica/acústica al computador central. Se ha provisto de una interface con Aisladores ópticos, capaces de manejar una corriente de 100mA DC, máxima, con la que se puede activar ya sea un relay ó un TRIAC/tiristor.

Se ha previsto el soporte de hasta 32 dispositivos conectados al computador central, accesándose cada uno en forma independiente a través de su aislador óptico.

Se han realizado pruebas satisfactorias con Circuito Cerrado de Televisión (CCTV) de tal modo que bajo recepción de la señal de alarma se realice la operación de grabación automática del área adónde se está realizando el intento de acceso no autorizado, aparte de que si existen algunas cámaras que están siendo conectadas secuencialmente a un solo monitor, se puede elegir la cámara que cubre al área del punto de acceso para que esa imagen sea la que se muestre en el monitor.

El tiempo de aserción de cualquiera de los 32 aisladores ópticos está dado por la configuración del sistema, y puede variar desde 1 décima de segundo a 25.6 segundos.

Interface

La salida de los aisladores ópticos son 2 hilos, que van conectados al colector y emisor del aislador óptico. La corriente de colector máxima (I_c) es de 100mA.

A continuación un circuito típico que maneja una carga AC de alta carga inductiva a través de un TRIAC que puede ser implementado con este circuito.

Figura 13 : Diagrama posible conexión alarma

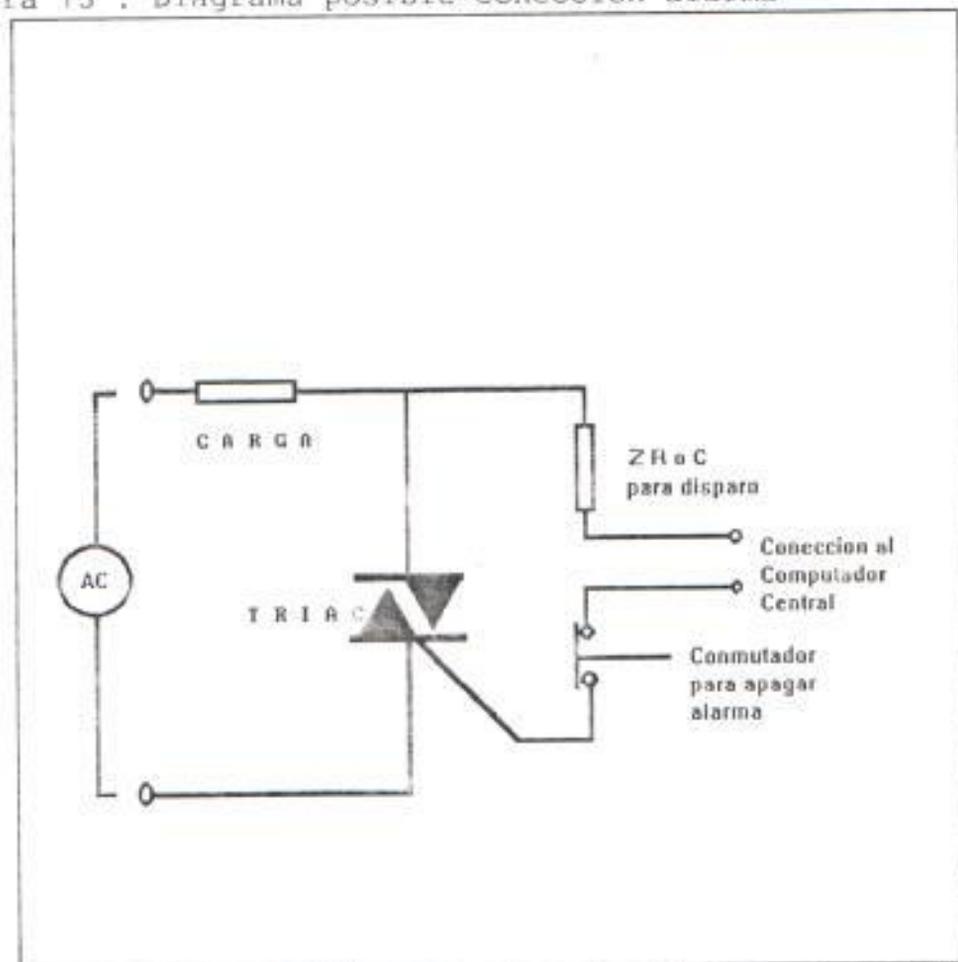


Diagrama de posible conexión de Alarma

Hemos usado una tarjeta de prototipo de JDR MicroDevices de

16 bits para la construcción de los circuitos de control. Los circuitos integrados son :

U1 : 74LS245N

U2 : 74LS541N

U3 : 74LS541B1

U4 : 74LS541B1

U5 : 74LS245N

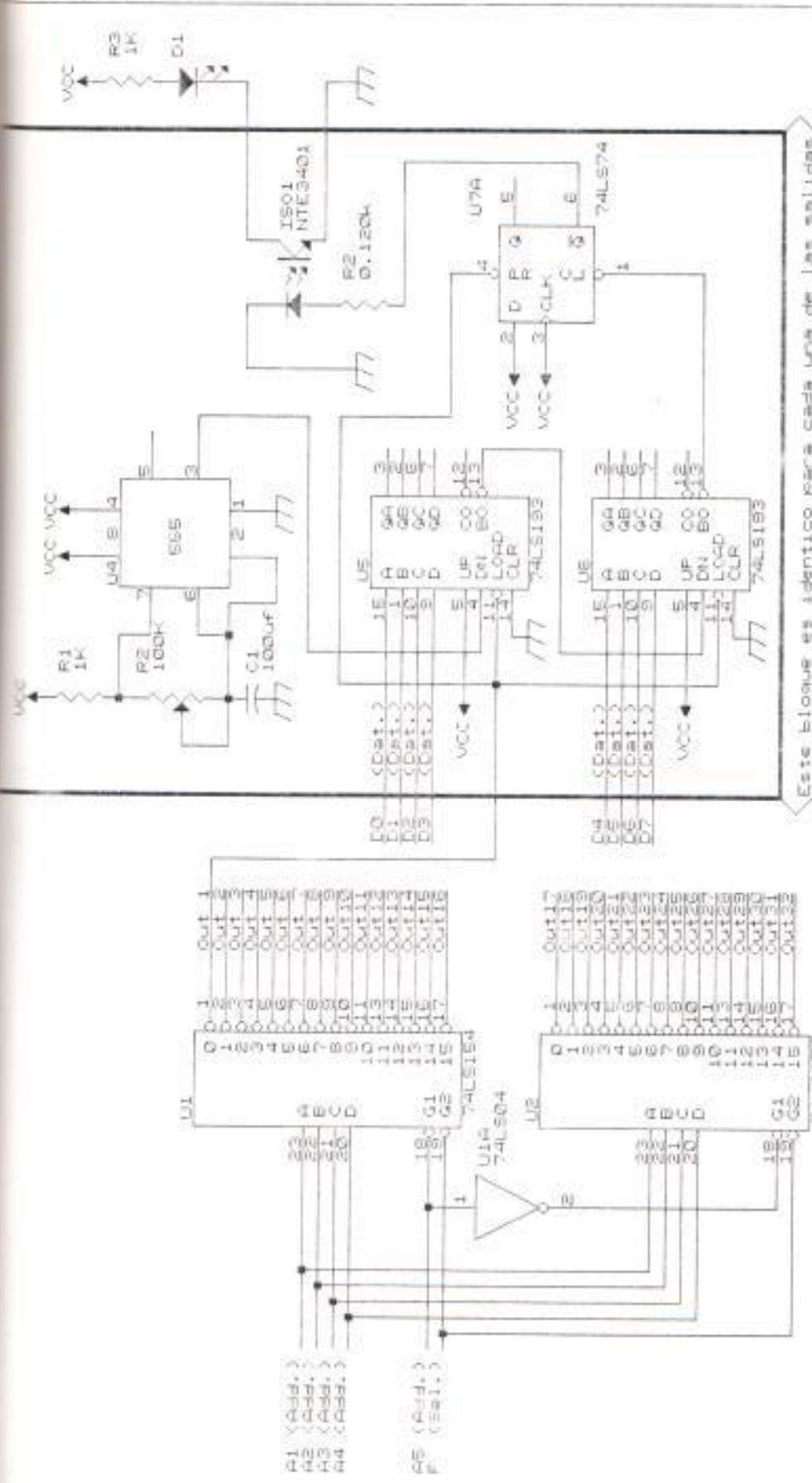
U6 : 74LS245N

U7 : PAL16L8

U8 : PAL16L8

U9 : 74LS541N

U10: 74LS245N



Este bloque es identico para cada una de las salidas

NOTA:

A0,A1,A2,A3,A4, Y A5 estan conectados al bus de direcciones
 D0,D1,D2,... Y D7 estan conectados al bus de datos

Realizado por Tomislav Topic	
Title CIRCUITO DE CONTROL	
Size	Document Number
A	Diagrama Esquemático 2
Date	February 4, 1993 Sheet 1 of 1
REV	A

Funcionamiento

Cuando se intenta un acceso a una área restringida de parte de una persona no autorizada, se activarán los dispositivos de alarma que cubren ese punto de acceso automáticamente.

Para desactivar esos dispositivos de alarma, si es que el esquema de conexión es igual al detallado aquí, bastará con aplastar el botón de desactivamiento, después de que haya pasado el tiempo programable de aserción de señal de alarma, (el que puede variar entre 1 décima de segunda y 25.6 segundos). Este conmutador deberá estar colocado en una parte difícilmente accesible, para que el intruso no pueda hacerlo por sí mismo.

CAPITULO IV

CONECCIONES TIPO

A continuación detallamos instalaciones típicas de dispositivos conectados al computador central.

Conección Local

Bajo conexión local, esto es cuando los dispositivos no están más allá de 30-40 metros del computador central, se los puede unir mediante un cable de varios hilos, realizando de este modo una conexión directa entre el dispositivo y el computador central.

El cable a usarse para el caso de Dispositivo Lector ó de Dispositivo Lector/Escritor debe tener por lo menos 9 hilos (típicamente serán de 10, 5 pares), trenzados entre ellos, de AWG # 24 ó más y preferentemente blindado.

Para el caso de terminal de información, el cable a usarse bastará que sea de 3 hilos (típicamente será de 4 hilos, 2 pares), trenzados entre ellos, de AWG # 24 ó más y preferentemente blindado. Para el caso de control de alarmas óptico/acústicas, el cable es de 1 par AGG # 24 ó más. Su longitud máxima es de 2000 metros.

Conección remota

Cuando la longitud del cable necesario para conectar un Dispositivo Lector ó un Dispositivo Lector/Escritor ó del Terminal de Información al computador central excede los 40 metros, es necesario usar un modem y hacer el enlace ya sea a través de línea dedicada (1 par de AWG # 24 ó más), ó a través de línea conmutada de la Central Telefónica interna de la Institución ó de la Central Telefónica Pública.

La conección entre el modem y el computador central ó los Dispositivos Lectores-Lectores/Escritores es la misma que cualquier conección DTE-DCE, esto es :

Para el caso del terminal de información es posible suplantar el uso de modems por el de "line drivers", ya que no se requiere el uso de las señales como DSR, DTR, RTS, CTS.

D T E	D C E
RD	RD
SD	SD
GND	GND
RTS	RTS
CTS	CTS
DTR	DTR
DSR	DSR

Si existe algún grupo de dispositivos lectores, Dispositivos Lectores/Escritores, Terminales de Información, agrupados en

algún edificio distante del lugar donde se encuentra el computador central se puede multiplexar las señales de estos dispositivos y unir este grupo de dispositivos a través de un sola par de cables, lo que puede redundar en un ahorro significativo de dinero si es que la longitud de separación entre los dos lugares es grande.

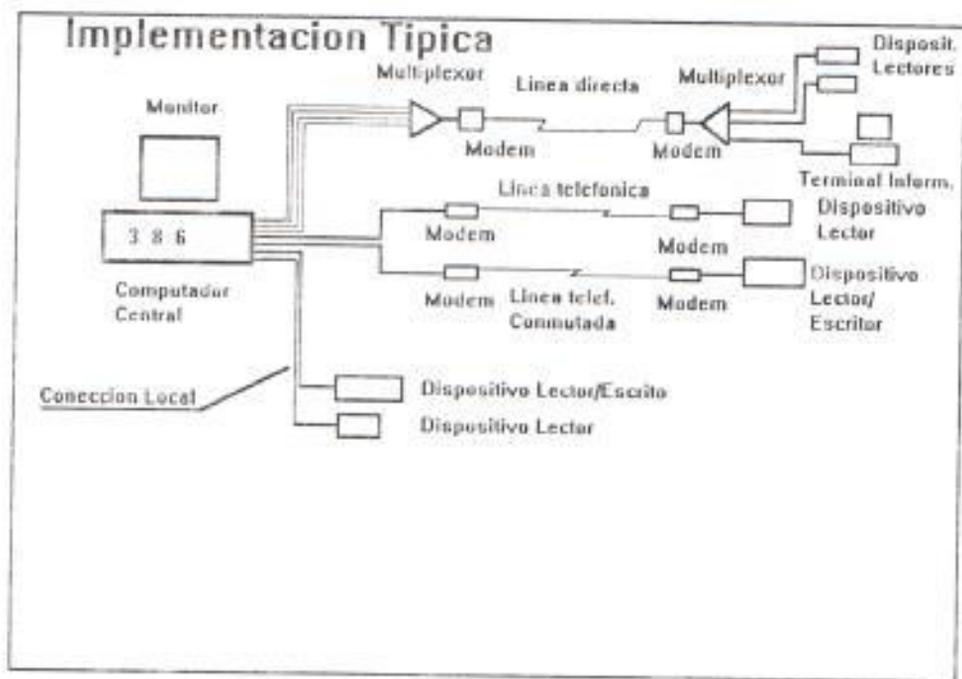


Figura 15 : Implementación típica del sistema

CAPITULO V

TARJETAS MAGNETICAS

Características Generales

Las tarjetas que pueden ser usadas son las tarjetas de crédito estándares ANSIx4.13-1971 ISO 2894. Estas tarjetas de 33/8" de largo X 21/8" de ancho (y entre 0.01" y 0.03" de grosor) deben tener una tira magnética a lo largo de la tarjeta de 0.37" de ancho, ubicada a 0.223" del borde de la tarjeta.

En esta tira magnética, de 0.37" de ancho existen 3 pistas sobre las que se puede grabar, y que según el estándar ANSIx4.16-1976 ISO 3554, son :

- | | | | | | |
|---|---|--------|--------|-----------------|-----------------------------|
| 1 | : | IATA | 210bpi | 7 bits/caracter | 79 caracteres alfanuméricos |
| 2 | : | ABA | 75bpi | 5 bits/caracter | 40 caracteres numéricos |
| 3 | : | Thrift | 210bpi | 5 bits/caracter | 107 caracteres numéricos |

Los dispositivos Lectores-Lectores/Escritores usados para esta tesis, usan la pista 2, (la más comúnmente usada).

Durabilidad

Una tarjeta que no sea doblada excesivamente, que no sea expuesta a campos magnéticos fuertes, tiene un período de

duración promedio de 2 años. El trato que se le dispense a la tarjeta influirá sin embargo drásticamente en este promedio.

Costos

El costo para un millar de tarjetas, sin ninguna impresión, solamente con la banda magnética es de US \$ 1.00 por tarjeta, ó alrededor de S/. 2200, tomando en cuenta gasto de aduana, flete, etcétera.

Si se desea incluir los costos de añadir la foto, y firma del tarjeta-habiente, laminando la tarjeta para protección de la misma, el costo sube alrededor de US \$ 1.00 adicionales, por lo que el costo final de la tarjeta sería de alrededor de US \$ 2.00 (ó S/. 4,400.00). Esta tarjeta ya tendría la foto del tarjeta-habiente, Identificación del mismo, su firma, y además la banda magnética.

CAPITULO VII

Estructuras de datos

A continuación detallamos la estructura de datos de cada uno de los archivos relevantes al sistema.

Estructura de datos de configuración :

Este archivo usado para especificar qué dispositivos están conectados al computador y bajo qué parámetros, consiste de varios registros, cada uno con los siguientes campos :

Descripción	Tipo de campo	Longitud bytes	Especificaciones
Tipo de dispositivo	Alfanumérico	1	R : Lector W : Grabador T : Terminal
Tasa de conexión	Alfanumérico	2	2 : [0-15]
Numero de bits/caract.	Alfanumérico	1	1 : [0-2]
Numero de bits/stop	Alfanumérico	1	1 : [0-2]
Paridad	Alfanumérico	1	1 : [0-4]
Separador de registro		2	CR/LF

Tabla 6 : Estructura de datos de configuración

Estructura del registro de datos de tarjeta-habiente :

Este archivo (btrieve) contiene todos los datos de los tarjeta-habientes, con el nombre de "cards" tiene la siguiente estructura de registros.

Descripción	Tipo de campo	Longitud (bytes)	Especificaciones
Código de tarjeta	Alfanumérico	10	Índice
Nombre de tarjeta-habiente	Alfanumérico	40	
Apellidos de tarjeta-habiente	Alfanumérico	40	
Características	Alfanumérico	40	
Cédula de Identidad	Alfanumérico	10	Índice
Código de Institución	Alfanumérico	10	Índice
Horarios	Arreglo de Enteros	5 X 2	Horarios soportados
Feriatos	Enteros	2	
Fecha de Caducidad	long	6	YYMMDD
Fecha de creación	long	6	YYMMDD
Responsable digitación	Alfanumérico	15	

Tabla 7 : Estructura de datos de tarjeta-habientes

El código de tarjeta puede contener hasta 10 caracteres dando así posibilidad de usar todo tipo de identificación, (No. de cedula, código de empleado, etc.) Se puede usar caracteres alfanuméricos.

El nombre y el apellido de tarjeta-habiente soporta cada uno hasta 40 dígitos, lo que creemos será suficiente inclusive para nombres particularmente largos.

La característica del tarjeta-habiente es vital para lugares de alta seguridad. Con 40 caracteres también, permite detallar las características más significativas del tarjeta-habiente.

Existen 5 horarios a los que puede acceder esta tarjeta. Cuando se chequea autorización de esa tarjeta, se chequea cada horario, para ver si por alguno de ellos se otorga el derecho a ese acceso.

El campo de Feriados nos indica si esta tarjeta puede acceder en días feriados, ó nó.

Existe un campo para llevar un registro del código propio de la institución, adicionalmente. Tiene 10 dígitos de largo,

con lo que se puede acomodar una vasta mayoría de códigos.

La fecha de caducidad específica hasta que día inclusive, es válida la tarjeta. (Hasta las 23:59:59 de ese día).

La fecha de creación nos indica cuándo fué creada esta tarjeta.

El campo de responsable de digitación nos indica quién fué responsable de la creación de este registro, inicialmente.

Estructura del archivo de horarios :

Este archivo (btrieve) contiene todos los horarios semanales posibles. Abarca cualquier conjunto de días secuencial de la semana. Usualmente su nombre es "sched".

Este archivo contiene los siguientes campos :

Descripción	Tipo de Campo	Longitud de Campo	Especificaciones
Número de tipo de horario	Entero	2	Índice
Hora mínima de entrada	struct tm		
Hora máxima de entrada	struct tm		
Hora mínima de salida	struct tm		
Hora máxima de salida	struct tm		
Puntos permitidos de entrada	Largo sin signo		
Puntos permitidos de salida	Largo sin signo		

Tabla 8 : Estructura de datos de horarios

Hemos creado algunos horarios típicos, estos están provistos con el sistema.

Estructura de datos para permisos :

Este archivo (btrieve) contiene los permisos de ingreso asignados a tal o cual tarjetas. Por medio de este archivo se puede autorizar al tarjeta-habiente a ingresar por el punto de acceso # 1 el día 12 de diciembre de 1991, entre las 8:00 y las 9:00, y a salir por el punto de acceso ese mismo día, 12 de diciembre de 1991 entre las 12:00 y las 13:00. Usualmente su nombre es "perms".

Descripción	Tipo de campo	Longitud de campo	Especificaciones
Código de tarjea	Alfanumérico	10	Indice
Hora mínima de entrada	struct tm		
Hora máxima de entrada	struct tm		
Hora mínima de salida	struct tm		
Hora máxima de salida	struct tm		
Puntos permitidos de entrada	unsigned long		
Puntos permitidos de salida	unsigned long		
Responsable de digitación	Alfanumérico		

Tabla 9 : Estructura de datos de permisos

Tambien este registro me permite dar ilimitado acceso a un cierto tarjeta-habiente a cierta(s) área(s), durante cierto(s) día(s). Por ejemplo entre el día 12 de octubre de 1990 10:00 a.m. y 16 de octubre de 1990 a las 23:59:59.

Cuando se intenta el acceso, se busca en el código de horarios, si no se encuentra autorización allí, se lo busca en este archivo de permisos.

Estructura del archivo de accesos/intentos de accesos :

Este archivo contiene todos los datos de los ingresos o intentos de ingreso de los tarjeta-habiente :

Descripción	Tipo de campo	Longitud de campo	Especificaciones
Puerto accesado	Entero	2	
Código de Tarjeta	Alfanumérico	10	Indice
Fecha de acceso	time_t		
Status	Entero	2	

Tabla 10 : Estructura de datos de acceso

CAPITULO IX

CONCLUSIONES Y RECOMENDACIONES

Este sistema proporciona control y registro de acceso de personal a determinadas ó a todas las áreas de Instituciones, satisfaciendo una imperiosa necesidad de seguridad de las mismas debido a su vasto crecimiento físico.

Gracias a su flexibilidad por diseño de hardware y software este sistema permite una fácil expansión y/o modificación.

Recomendamos la implementación de este sistema en las diferentes áreas del Campus Politécnico en la Prosperina, así como su expansión en hardware y software para soporte de sensores de fuego, humedad, etc., completando este sistema con un sistema de alarma anti-incendio.

BIBLIOGRAFIA

- Samuel P. Harbison. **C A Reference Manual**. Englewood Cliff. Prentice-Hall
- The Editors of Dr. Dobbs. **Dr. Dobb's Toolbook of C**. New York. Prentice-Hall Press.
- Howard W. Sams & Company. **C Programmer's Guide to Serial Communications**. Indianapolis. Macmillan Inc.
- Andrew Koenig. **C Traps and Pitfalls**. Massachusetts. Addison-Wesley
- ACM Press. **ACM Turing Award Lectures**. Massachusetts. Addison-Wesley
- Andrew Schulman. **Undocumented DOS**. Massachusetts. Addison-Wesley
- John Angermeyer. **The Waite Group's MS-DOS Developer's guide**. Carmel Indiana. Howard W. Sams
- IBM. **IBM Technical Reference. IBM Personal Computer Hardware Reference**.
- Allen L. Wyatt, Sr. **Assembly Language Quick Reference**. Carmel-Indiana. Que Corporation
- Novell Inc. **Novell Btrieve Record Manager**. Provo-Utah. Novell Inc.

INDICE

- 1 16450 24
- 3 3278 28
- 8 80186 26
8032 63
- A ABA 75
ACE 24, 26
ACK 48
aisladores ópticos 67
alarma 15
American Megatrends Inc. 17
AMI 17
ANSI x4.13-1971 75
ANSI x4.16-1976 75
API 28
Application Program Interface 28
ASCII 63
Asynchronous Communication Element 24
- B BCC 48, 60
bits de parada 25, 27
Btrieve 31, 41
búsqueda por ejemplo 40
- C C 30, 31
carnet 16
CCTV 66
Circuito Cerrado de Televisión 66
códigos 14
Command.com 41
conexión local 72
Conexión remota 73
corriente de colector máxima 67
costo 76
CTS 48
Microsoft C V 6.0 30
Turbo C 2.0 30
- D D C E 73
D T E 73
Data Terminal Equipment 64
DC1 65

DC3 64
DEC-95 53
Diodos Emisores de Luz 47
dispositivo lector 43
DSR 48, 61
DTE 64
DTR 47
MS-DOS 13

E

EISA 18
ERROR 47, 57
ERROR, 62
ESDI 22
Ethernet 17
ETX 50, 57, 60, 62

F

F2F 50
formato de datos en las tarjetas 46

G

GND 64

I

iapx 386 18
IATA 75
IBM 28
Interface 23
ISA 18
ISO 2894 75
ISO 3554 75
ISO, 50

J

JDR MicroDevices 68
JSI 54

L

llaves 32
llaves duplicadas, modificables, segmentables,
nulas, ascendentes 32
LRC 50, 57, 62
múltiples llaves 32

M

manejador de interface serial 35
manejador de ventanas 33
MCA 18
memoria mínima recomendada 19
MEM 22
módulos 31
MS-DOS 13, 19
multiplexar 74

multiusuario 32
 multiusuario 20

N
 NACK 48
 National Semiconductor 24
 NOVELL 17, 20
 NOVELL Netware 2.15 17

O
 OK 57, 62

P
 paridad 25, 27, 46
 periféricos 23
 procesador recomendado 18
 programas del Nivel 1 37
 programas residentes en memoria 20
 punto de acceso 14
 puntos de acceso 20

Q
 QBE 40
 Query By Example 40

R
 RAM 19
 RD 64
 READY 47, 62
 red 20
 relacional 32
 reportes 16, 40
 roles de pago VI, 15
 RS-232C 13, 45, 50
 RS-232C, 24, 26
 RTS 48

S
 SD 64
 serial 24
 SIOP, 37
 STX 48, 50, 57, 60, 62

T
 tarjeta prototipo 39
 tarjeta-habiente 13
 tarjetas estándares 25
 Thrift 75
 tiempo de respuesta de Btrieve 33
 tiristor 66
 transferencia de files 28
 TRIAC 66, 68
 TSR 20, 41

U

UART 24, 26, 37
Universal Asynchronous Receiver/Transmitter 24

V

velocidad 46
velocidad de proceso mínima 20
velocidad, 25, 27
Ventanas 33

X

XOFF 64
XON 65
XON/XOFF 64

Z

Z80 26, 43
Z80-PIO 50
Z80-SIO 50
zumbador 47

I.Introducción

II.Resumen de la Tesis

III.Capítulo I Equipamiento central

A.Consideraciones acerca del computador central.

- 1.Capacidad
- 2.Velocidad de proceso
- 3.Compatibilidad con otros
- 4.Conectividad
- 5.Memoria mínima recomendada
- 6.Medio de almacenamiento, capacidad, recomendaciones

B.Consideraciones acerca de la Interface con periféricos

- 1.Razón de elección de standard RS-232C
- 2.Tarjetas de puerto serial
3. Tarjetas de puerto serial con microprocesador para manejo de E/S.
4. Emulación de 3278

IV.Capítulo II Programas

A.Consideraciones sobre el lenguaje a usarse

B.Consideraciones sobre la estructura modular del mismo

C.Estructura general del programa

D.Desglose e interrelación de los módulos

E.Estructura de los datos

F.Análisis de cada uno de los módulos

- 1.Manejador de pantalla, ventanas, captura de datos
- 2.Manejador de registros
 - a.Consideraciones sobre residencia
- 3.Control de puertos seriales
- 4.Control de dispositivos de alarma

G.Compatibilidad con otros programas

- 1.Compatibilidad de datos
- 2.Compatibilidad de programas (residencia)

V.Dispositivos de Control

A.Dispositivo Lector

- 1.Características generales
- 2.Estructura interna
 - a.Diagrama configuración interna
 - b.Diagrama bloques constitutivos
- 3.Interface RSS-232C
 - a.Velocidad, paridad, etc.
 - b.Diagrama interface
- 4.Características datos de tarjetas
- 5.Funcionamiento
 - a.Procedimientos de Operación

B.Dispositivo Lector/Escritor

- 1.Características generales

- 2. Estructura interna
 - a. Diagrama configuración interna
 - b. Diagrama bloques constitutivos
- 3. Interface RS-232C
 - a. Velocidad, paridad, etc.
 - b. Diagrama interface
- 4. Estructuras de comandos/códigos de estado
- 5. Características datos de tarjetas
- 6. Funcionamiento
 - a. Procedimientos de Operación
- C. Terminales de información
 - 1. Características generales
 - 2. Interface RS-232C
 - a. Velocidad, paridad, etc.
 - b. Diagrama interface
 - 3. Funcionamiento
 - a. Procedimientos de operación
- D. Dispositivos de alarma
 - 1. Características generales
 - 2. Interface
 - 3. Funcionamiento
 - a. Procedimientos de operación
- VI. Ejemplos de Conexiones
 - A. Conexiones de RS-2332C
 - 1. Conexión local
 - 2. Conexión remota
 - 3. Conexión a través de Multiplexer
 - 4. Conexión a través de Modem
 - B. Conexiones de terminales de información
 - C. Conexiones de dispositivos de alarma
- VII. Tarjetas magnéticas
 - A. Características generales
 - B. Estándards de tarjetas
 - C. Consideraciones
 - 1. Durabilidad
 - 2. Usos
 - 3. Costos
- VIII. Programa
 - A. Pseudo-código
 - B. Listado fuente
- IX. Conclusiones y Recomendaciones
- X. Bibliografía
- XI. Índice