



A.F. 132368



ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL

Facultad de Ingeniería en Electricidad y Computación

“Diseño e Implementación de una Tarjeta de Adquisición de Datos para el Laboratorio de Telecomunicaciones de la FIEC.”

TESIS DE GRADO

Previo la obtención del Título de:

**INGENIERO EN ELECTRICIDAD ESPECIALIZACIÓN
ELECTRÓNICA**

Presentada por:

Walter Alfredo Mestanza Vera

GUAYAQUIL – ECUADOR

Año: 2003

AGRADECIMIENTO

Agradezco a Dios.

Agradezco a mis Padres y Hermanos

Agradezco a Yolanda Mestanza

Agradezco a Fredy, Auria, Eduardo, Beatriz,
Fabricio, Javier y a todas aquellas personas
que me ayudaron a terminar con éxito esta
Tesis de Grado.

DEDICATORIA

A mis Padres: Sonia Vera y Walter Mestanza.

A mis Hermanos: Luis y Sonia Mestanza.

A mi Tía : Yolanda Mestanza.

A la Sra. Mercedes Cajamarcas.

A la Sra. Auria Alava

TRIBUNAL DE GRADUACIÓN.

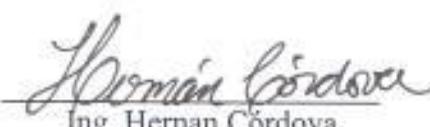
Ing. Carlos Monsalve.
DECANO DE LA FIEC



Ing. Francisco Novillo
DIRECTOR DE TESIS



Ing. Pedro Vargas
VOCAL



Ing. Hernan Córdova
VOCAL

DECLARACIÓN EXPRESA

" La responsabilidad del contenido de esta Tesis de Grado, me corresponden exclusivamente; y el patrimonio intelectual de la misma a la ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL"

(Reglamento de Graduación de la ESPOL).



Walter Alfredo Mestanza Vera

RESUMEN

El desarrollo de este proyecto consiste en la fabricación de una Tarjeta de Adquisición de Datos para el Laboratorio de Telecomunicaciones, el sistema implementado sirve para realizar mediciones de los diferentes parámetros de interés para el Laboratorio.

El proyecto se presenta como un elemento didáctico de apoyo para la comprensión y claridad en la práctica que va realizar el estudiante, se divide básicamente en dos partes "Implementación de la Tarjeta" y "Programación y Aplicaciones".

Para la Implementación de la Tarjeta se utiliza tecnología PIC de Microchip, el proyecto nos presenta una forma práctica y económica de utilizar el manejo de microcontroladores.

El modelo de evaluación utiliza de forma amplia los recursos con los cuales cuenta el microcontrolador, puertos de entrada/salida, interrupciones vía hardware, banderas de estados, comunicaciones (USB), y memoria.

Y finalmente el Software ha sido diseñado en entorno de Windows para que sea un programa amigable y fácil de usar en el laboratorio.

INDICE GENERAL.

	Pág.
RESUMEN.....	VI
INDICE GENERAL	VIII
INDICE DE FIGURAS	X
INDICE DE TABLAS	XI
INTRODUCCIÓN.....	1
CAPÍTULO I	3
1. DESCRIPCIÓN Y DISEÑO DE LA TARJETA DE ADQUISICIÓN DE DATOS	3
1.1 Introducción.....	3
1.2 Características Técnicas de la Tarjeta.....	4
1.3 Descripción del Equipo.....	5
1.4 Diseño de la Tarjeta.....	16
1.4.1 Diagrama del Circuito.....	17
1.4.2 Simulación de Algunas Partes del Circuito.....	19
1.5 Diagramas de Flujo de las Subrutinas.....	21
1.5.1 Subrutinas del Software del PC.....	21
1.5.2 Subrutinas del Microcontrolador.....	22
 CAPÍTULO 2	 26
2. SISTEMA DE CONTROL.....	26
2.1 Introducción.....	26
2.2 Selección del Microcontrolador.....	27
2.2.1 Ventajas de los PICs.....	30

CAPÍTULO 3	35
3. DISEÑO DEL SISTEMA DE INTERFASE DE LA TARJETA DE ADQUISICIÓN DE DATOS	35
3.1 Interfase de Entrada de la Señal en la Tarjeta.....	35
3.1.1 Acondicionamiento de la Señal.....	35
3.1.2 Amplificación.....	35
3.2 Interfase del Microcontrolador.....	37
3.2.1 Etapa de Entrada - Salida al Microcontrolador.....	38
3.3 Alcance de la Operación del Sistema.....	53
CAPÍTULO 4	55
4. DISEÑO DEL SISTEMA DE SOFTWARE	55
4.1 Detalle del Diseño.....	55
4.1.1 Diagrama de Flujo del Programa Principal.....	56
4.1.2 Elección del Paquete de Software a Utilizar.....	58
4.2 Pruebas del Software.....	58
CAPÍTULO 5	59
5. IMPLEMENTACIÓN DEL SISTEMA DE HARDWARE	59
5.1 Pruebas Realizadas.....	59
5.2 Costos.....	64
CONCLUSIONES Y RECOMENDACIONES	65
APENCICES	
BIBLIOGRAFÍA	

INDICES DE FIGURAS

CAPITULO 1		Pag.
Figura 1.1	Esquema de la Tarjeta de Adquisición de Datos.....	5
Figura 1.2	Diagrama de Tiempo del Reloj del Convertidor A/D y WE Negado.....	11
Figura 1.3	Pines de Configuración del Convertidor.....	14
Figura 1.4	Diseño del Circuito Digital de la Tarjeta de Adquisición de Datos.....	17
Figura 1.5	Diseño del Circuito Analógico de la Tarjeta de Adquisición de Datos.....	18
Figura 1.6	Diseño de las Fuentes de Alimentación.....	18
Figura 1.7	Esquemático del Circuito Analógico.....	19
Figura 1.8	Simulación del Circuito Analógico.....	20
CAPITULO 2		Pag.
Figura 2.1	Arquitectura Harvard.....	31
Figura 2.2	Diagrama de los Ciclos de Instrucción.....	32
CAPITULO 3		Pag.
Figura 3.1	Esquema de la Transmisión Asíncrona.....	54

CAPITULO 5

Pag.

Figura 5.1	Análisis de una Señal Muestreada.....	60
Figura 5.2	Densidad Espectral de Potencia de la Señal Muestreada.....	61
Figura 5.3	Transformada de Fourier de la Señal.....	62
Figura 5.4	Tarjeta de Adquisición de Datos.....	63

INDICES DE TABLAS**CAPÍTULO 1**

Pag.

Tabla I	Características Técnicas de la Tarjeta de Adquisición de datos.....	4
Tabla II	Características Básicas del 082D.....	6
Tabla III	Características Básicas del OPA 680.....	7
Tabla IV	Características Básicas del Convertidor A/D.....	13
Tabla V	Características Básicas de la Memoria RAM.....	16

CAPÍTULO 2

Pág.

Tabla VI	Ventaja de los PICs Sobre Otros Fabricantes.....	29
----------	--	----

CAPÍTULO 3

Pag.

Tabla VII	Descriptor de Dispositivo.....	40
Tabla VIII	Descriptor de Configuración.....	42
Tabla IX	Descriptor de Interfase.....	43
Tabla X	Descriptor de Endpoint.....	45
Tabla XI	Descriptor HID.....	46

INTRODUCCIÓN

Este proyecto consiste en el diseño y fabricación de una Tarjeta de Adquisición de Datos para el Laboratorio de Telecomunicaciones de la FIEC.

Las Tarjetas de Adquisición de Datos han sido largamente desarrolladas y han evolucionado junto con la tecnología, es así que en sus inicios se tenían dispositivos analógicos y estaban basados en bancos de filtros pasa bandas con detectores a la salida y un graficador que presentara los resultados. Ahora con el desarrollo de la tecnología digital y la aparición de microcontroladores, se tienen circuitos íntegramente digitales, éstos se implementan usando técnicas "modernas" como son la Transformada Rápida de Fourier (FFT); en realidad estas técnicas han sido investigadas y desarrolladas con mucha más anterioridad, solo que su aplicación no era posible en forma óptima debido al estado de la electrónica en los tiempos que estas técnicas aparecieron.

Hoy en día se habla de Tarjetas de Adquisición de Datos en tiempo real y esto es factible gracias al desarrollo alcanzado en la velocidad de operación de los componentes microelectrónicos.

Con el uso del monitor del computador personal se logra gran escala de colores, ideal para usar con fines didácticos.

Las formas de ondas pueden ser grabadas, impresas y si queremos podemos hacer uso del zoom para ser analizadas.

En los actuales momentos encontramos en el medio Tarjetas de Adquisición de Datos que trabajan con frecuencias de muestreo en el orden de los KHz y analizan señales de voltajes de hasta ± 12 voltios y se conectan al computador por medio del puerto COM1 o COM2 y el análisis lo muestran por medio de un software del mismo fabricante, también existen tarjetas que trabajan con frecuencia de muestreo en el orden de los MHz y GHz dependiendo de la utilidad que se vaya a tener con fines académicos o industriales.

CAPÍTULO # 1

1. DESCRIPCIÓN Y DISEÑO DE LA TARJETA DE ADQUISICIÓN DE DATOS

1.1 INTRODUCCION

Para el diseño e implementación de esta Tarjeta de Adquisición de Datos se utiliza elementos que cumplan requisitos especiales, deben ser capaces de trabajar con un gran ancho de banda, baja distorsión, alta inmunidad al ruido entre otras características.

La componente de hardware o Tarjeta de Adquisición de Datos tiene un circuito analógico que consiste de amplificadores operacionales para el acondicionamiento de la señal de prueba que tiene que ajustarse de 0 a 2 voltios para la señal de entrada del convertidor A/D del circuito digital, la tarjeta también se caracteriza por tener alta impedancia en la

entrada, la otra parte del circuito es digital y ha sido diseñada para tomar señales de hasta 1 MHz de ancho de banda, se utiliza un microcontrolador PIC 16C765 que maneja las señales de control y la interfase USB con la computadora, un convertidor A/D TJ1031 con una frecuencia de muestreo de hasta 4 MHz, una memoria RAM capaz almacenar 8192 bytes y un controlador digital para el manejo de la escritura (WE) de la RAM y el reloj (CLK) del convertidor A/D.

1.2 CARACTERÍSTICAS TÉCNICAS DE LA TARJETA

Las características técnicas que constan en la Tarjeta de Adquisición de Datos se muestran en la Tabla I

Tabla I Características Técnicas de la Tarjeta de Adquisición de Datos	
Rango de Espectro	10Hz a 1MHz
Ancho de Banda	1 MHz
Rango de Voltajes	-100mV a 100mV y -5 a 5 V
Resolución	8 Bits
Sampling	4 MS/s (1 canal)
Impedancia de entrada	10^{12} ohm / 20pf
Conexión al PC	Conector USB 1.1
Power Supply	500 mA, 5 V

1.3 DESCRIPCION DEL EQUIPO

La Tarjeta de Adquisición de Datos consta básicamente de un Circuito Analógico y Digital dividido en los siguientes módulos:

Circuito Analógico

- Acoplamiento

Circuito Digital

- Sistema de Control
- Conversión A / D
- Almacenamiento (Memoria de Datos)
- Transferencia de Datos

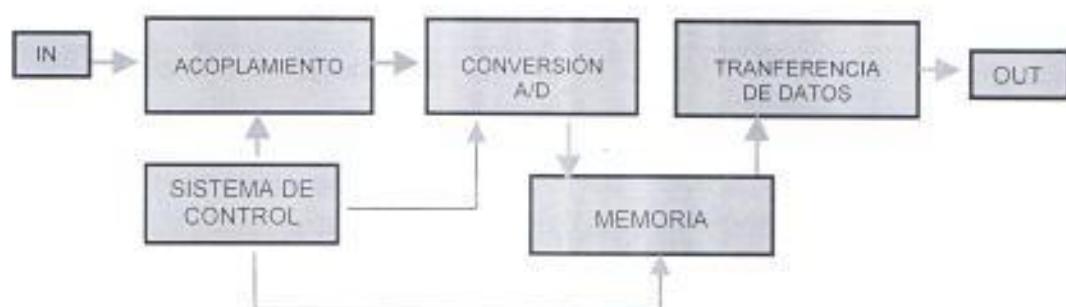


Figura 1-1.- Esquema de la Tarjeta de Adquisición de Datos

En la Figura. 1.1 se muestra el diagrama de bloque de la Tarjeta de Adquisición de Datos en la cual se toman los datos que van hacer analizados y se los transmiten a un computador mediante el puerto USB 1.1.

Circuito Analógico

Acoplamiento.- La etapa de Acoplamiento es el circuito analógico de la Tarjeta de Adquisición de Datos consta de un Amplificador Operacional 082D de la JRC (New Japan Radio Co. Ltd) la única función de este integrado es darle a la entrada de la tarjeta una alta impedancia, entre las características que tiene las más importantes se muestran en la Tabla II.

Tabla II	
Características Básicas del 082D	
Voltaje de operación	$\pm 4V - \pm 18V$
J-FET Input	
Frecuencia de operación	3Mhz – 5MHz
Impedancia de entrada	10^{12} ohm
Tecnología bipolar	

Las señales de prueba varían de -5 voltios a $+5$ voltios y un ancho de banda de 1MHz, lo que se quiere en esta parte del proyecto es tomar la señal externa y acondicionarla de 0 a 2 voltios para ser tratada en el

convertidor A/D, para esto hacemos uso de dos amplificadores operacionales OPA680 de la Texas Instruments en siguiente Tabla III se muestran las características más relevantes.

Tabla III	
Características Básicas del OPA 680	
Voltaje de operación	$\pm 4V - \pm 12V$
Ganancia de +1	Ancho de banda 400MHz
Rango de temperatura	$-40^{\circ}C$ a $+145^{\circ}C$
Tiempo enable / disable	25ns / 100ms
Impedancia de entrada	190K ohm
Corriente de salida	150 mA

Como podemos ver en la Tabla III este amplificador operacional tiene un gran ancho de banda pero una desventaja es que no tiene alta impedancia en la entrada, por este motivo usamos el OPAM 082D. Cada amplificador operacional OPA680 maneja una ganancia, el primero es para voltajes ± 5 voltios y es de ganancia unitaria y el segundo trabaja para voltajes pequeños de ± 0.1 voltios y utiliza una ganancia de +50, los voltajes de polarización son de ± 7 voltios se utiliza estos valores ya que las señales que se están tomando para ser analizadas son de ± 5 voltios evitando así su saturación, se tiene entonces dos tipos de ganancias que son seleccionadas via software y la habilitación se la hace gracias al pin 8 (DIS) del OPA680 y dependiendo mientras el uno esta operando el otro esta en alta impedancia.

Una protección en esta parte del circuito es la resistencia de 3.9 K ohm que se encuentra en la entrada de la tarjeta y en caso de un exceso de voltaje que vaya en el orden de 40 a 50 voltios se quema la resistencia protegiendo así todo el circuito, también se han puesto diodos de protección a la entrada y salida de este circuito analógico y si existe un sobre voltaje la corriente fluirá en los diodos. De esta manera ya tenemos una señal de 0 a 2 voltios lista para ser tratada en el circuito digital.

Circuito Digital

Sistema de Control.- La siguiente etapa a describir es el Sistema de Control, en esta parte se hace el control de toda la Tarjeta de Adquisición de Datos, el microcontrolador PIC 16C765 es el que está programado para realizar esta operación algunas de sus características se describen en el apéndice A.2.1.

Los puertos de I/O (entrada / salida) del microcontrolador están configurados de la siguiente forma:

Señales para el control del Oscilador ECS-300C

A pin 7 del Oscilador ECS-300C con RB3 pin 34 del PIC 16C765

B pin 6 del Oscilador ECS-300C con RB2 pin 35 del PIC 16C765

C pin5 del Oscilador ECS-300C con RB1 pin 36 del PIC 16C765.

Lo que se tiene con esta programación al configurarse el pin5, pin6 y el pin7 del ECS-300C con altos o bajos provenientes del microcontrolador es el control de la frecuencia que puede obtenerse del Oscilador ECS-300C, esta selección facilita al usuario vía software cambiar la frecuencia de muestreo con que se va a trabajar y puede ser de 4MHz, 2MHz, 1MHz, 500KHz, 250KHz, 125KHz, 62.5KHz o 31.2KHz.

Señal para el control del Convertidor A/D

OE negado pin16 del convertidor A/D con RA5 pin7 del PIC16C765.

Lo que se quiere es controlar la habilitación del bus de datos del convertidor A/D.

Señal para el control OE negado de la RAM.

OE negado pin 22 de la RAM con RA5 pin 7 del PIC16C765.

Lo que se quiere es controlar la lectura del bus de datos de la RAM pero la señal que viene del microcontrolador pasa por un inversor 74LS04 para luego conectarse con la señal OE negado RAM.

Señal para el control de los cuatro Contadores 74LS193.

CLR pin14 de los cuatro 74LS193 con RA3 pin5 del PIC16C765.

Lo que se quiere es Resetear los contadores una vez que los datos ya están listos para ser procesados.

Señal para el control de los dos Amplificadores Operacionales OPA680.

En esta parte RB4 pin5 del PIC16C765 es una señal de control para habilitar uno de los OPA680 dependiendo de la ganancia, pero la conexión no es directa la señal entra primero por el pin13 del 74LS04 y sale por el pin12 del 74LS04 que es un inversor la idea de hacer esto es por protección al microcontrolador ya que se están comunicando la parte analógica con la digital, después de esto nuevamente la señal entra por el pin11 del 74LS04 que es otro inversor y de aquí se conecta con los OPA680 de la siguiente manera:

DIS pin8 del OPA680 del primer amplificador con el pin11 del 74LS04.

DIS pin8 del OPA680 del segundo amplificador con el pin10 del 74LS04.

Señales de control para el CLK del convertidor A/D y WE negado de la RAM.

Se va a diseñar un controlador que produzca el siguiente diagrama de tiempo necesario para la temporización correcta del "CLK" del convertidor A/D y WE negado de la RAM Figura 1.2 y el control se lo hace con el microcontrolador por medio de RA1 pin3 del PIC 16C765 y RA0 pin2 del PIC 16C765.

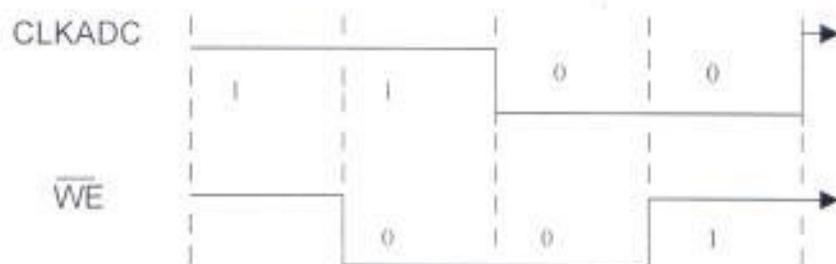


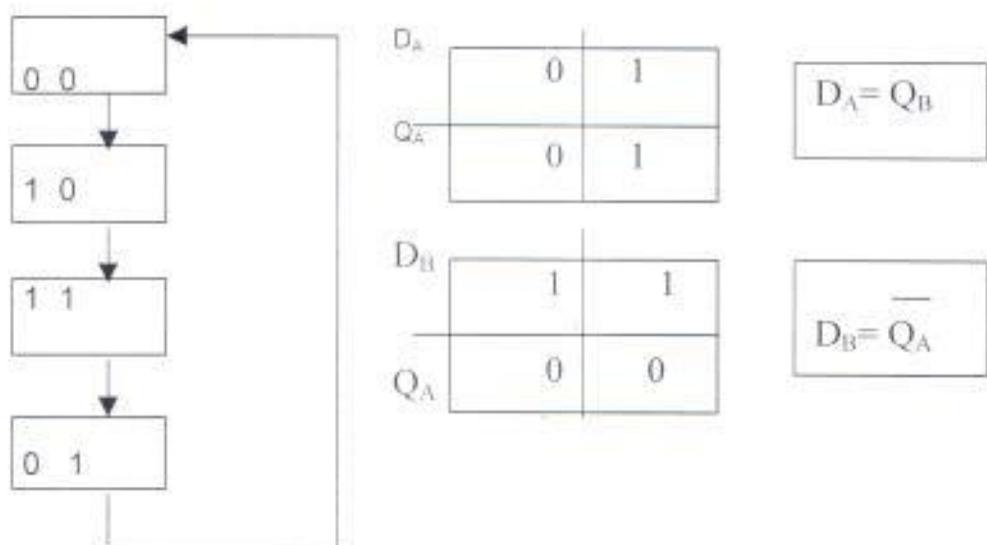
Figura 1.2.- Diagrama de Tiempo del Reloj del Convertidor A/D y WE Negado

La frecuencia del reloj de este controlador es 4 veces la frecuencia actual de muestreo por ejemplo si la frecuencia de muestreo es 4 MHz la frecuencia del reloj CLK que entra al convertidor es de 16 MHz.

Variables de estado: Q_B Q_A

Donde $Q_A = \text{CLK (Convertidor)}$

$Q_B = \overline{\text{WE (RAM)}}$



En esta parte lo se quiere controlar en que momento la memoria RAM esta lista para escribir y manejar el tiempo de conversión de los datos del convertidor A/D.

Se utilizan puertas lógicas OR 7432 manejadas por el microcontrolador para sincronizar cuando el dato está listo para ser escrito en la RAM y por medio del clear (CLR) del banco de Flip Flop 74LS175 se maneja el tiempo de conversión de los datos en el convertidor A/D, este banco de Flip Flop esta conectado directamente con la entrada de reloj (CLK) del convertidor A/D.

Conversión Analógica - Digital

Otra etapa a describir es donde se hace la conversión de la señal analógica / digital, en este proceso es donde se toman la señal y se digitaliza para ser tratada con la Transformada Rápida de Fourier.

Características básicas del convertidor A/D

A continuación describiremos en la Tabla IV las características esenciales del convertidor A/D.

Tabla IV Características Básicas del CONVERTIDOR A/D	
Rango de entrada	0 -2 V
Número de bits utilizados	8 bits
Resolución	7.84 mV / paso
Voltaje de fondo de escala	2 V
Tiempo de conversión	1/30 MHz,
Impedancia de entrada	18 K ohm

El dispositivo utilizado es el convertidor A/D TJ1031 de la Texas Instrumens, es un CMOS que tiene una resolución de 10 bits y toma 30 millones de muestras por segundo (30 MSPS), opera con un rango de voltaje de operación de 3 a 5.5 V.

A continuación de muestra en la figura 1.3 los pines de conexión del convertidor.

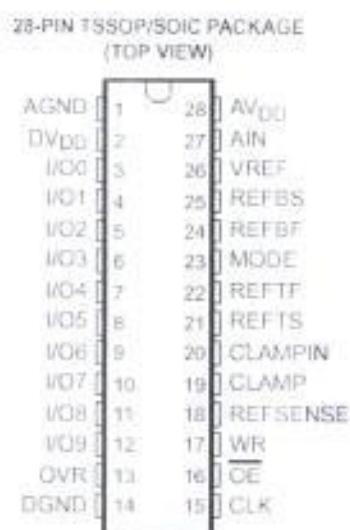


Figura 1.3.- Pines de configuración del convertidor A/D.

El convertidor Analógico / Digital es un sistema que presenta en su salida una señal digital a partir de una señal analógica de entrada, (normalmente de Voltaje) realizando las funciones de cuantificación y codificación.

La cuantificación implica la división del rango continuo de entrada en una serie de pasos, de modo que para infinitos valores de la entrada la salida sólo puede presentar una serie determinada de valores. Por tanto la cuantificación implica una pérdida de información que no podemos olvidar.

La codificación es el paso por el cual la señal digital se ofrece según un determinado código binario, de modo que las etapas posteriores al convertidor puedan leer estos datos adecuadamente.

Es lógico preguntar si el convertidor A/D es de 10 bits ¿ Por qué se utilizan solo 8 bits en la Tarjeta de Adquisición de Datos?

La respuesta es que el número de bits efectivos es de 9 para una frecuencia de muestreo de 3.5 MHz y debido a que en la Tarjeta se puede tener una frecuencia de muestreo de hasta 4 MHz decide tomar 8 bits y esto me permite tener una resolución de 7.84 mV / paso.

ALMACENAMIENTO (MEMORIA DE DATOS)

En la etapa de Almacenamiento de Datos se utiliza una memoria RAM IS62C256 en la Tabla V se muestran sus principales características:

Tabla V	
Características Básicas de la memoria RAM	
Potencia de disipación	0.5 W
Tiempo de operación	45, 70 ns
RAM estática	32K x 8
CMOS	
Voltaje de alimentación	5 V
Rango de temperatura	-55°C a +125°C

En este modulo se almacenan los 8192 bytes para esto se utilizan doce de las direcciones que tiene la RAM, con esto logramos tener los datos para ser procesados en tiempo real. Para el direccionamiento de esta memoria se utilizan cuatro contadores 74LS193 conectados en cascada.

TRANSFERENCIA DE DATOS

La última etapa que es Transferencia de Datos es de donde se va a transferir la señal muestreada al computador mediante el puerto USB, se lo hace mediante el microcontrolador PIC16C765 cuyas características están explicadas en el Apéndice A.2.1, su funcionamiento consiste en controlar los datos que provienen de las memorias RAM y enviarlos en tiempo real al computador.

1.4 DISEÑO DE LA TARJETA

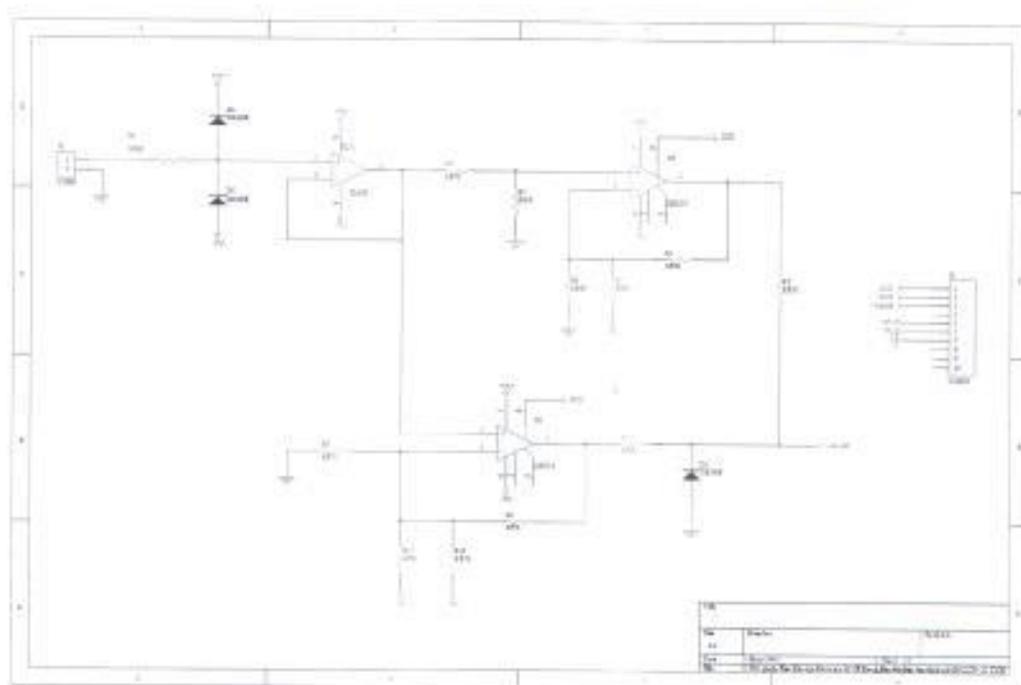


Figura 1.5 Diseño del Circuito Analógico de la Tarjeta de Adquisición de Datos

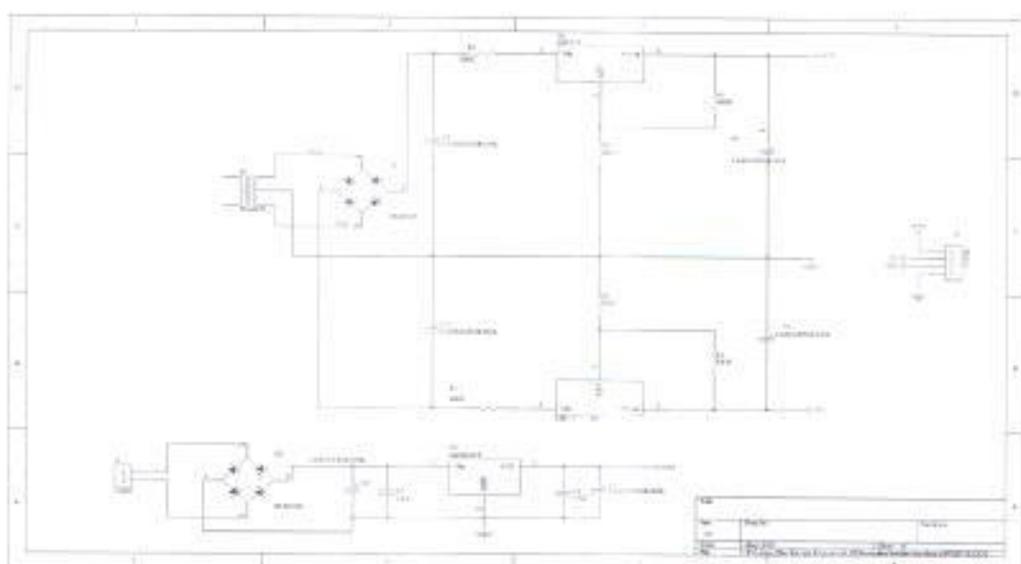


Figura 1.6 Diseño de las Fuentes de Alimentación

1.4.2 SIMULACIÓN DE ALGUNAS PARTES DEL CIRCUITO

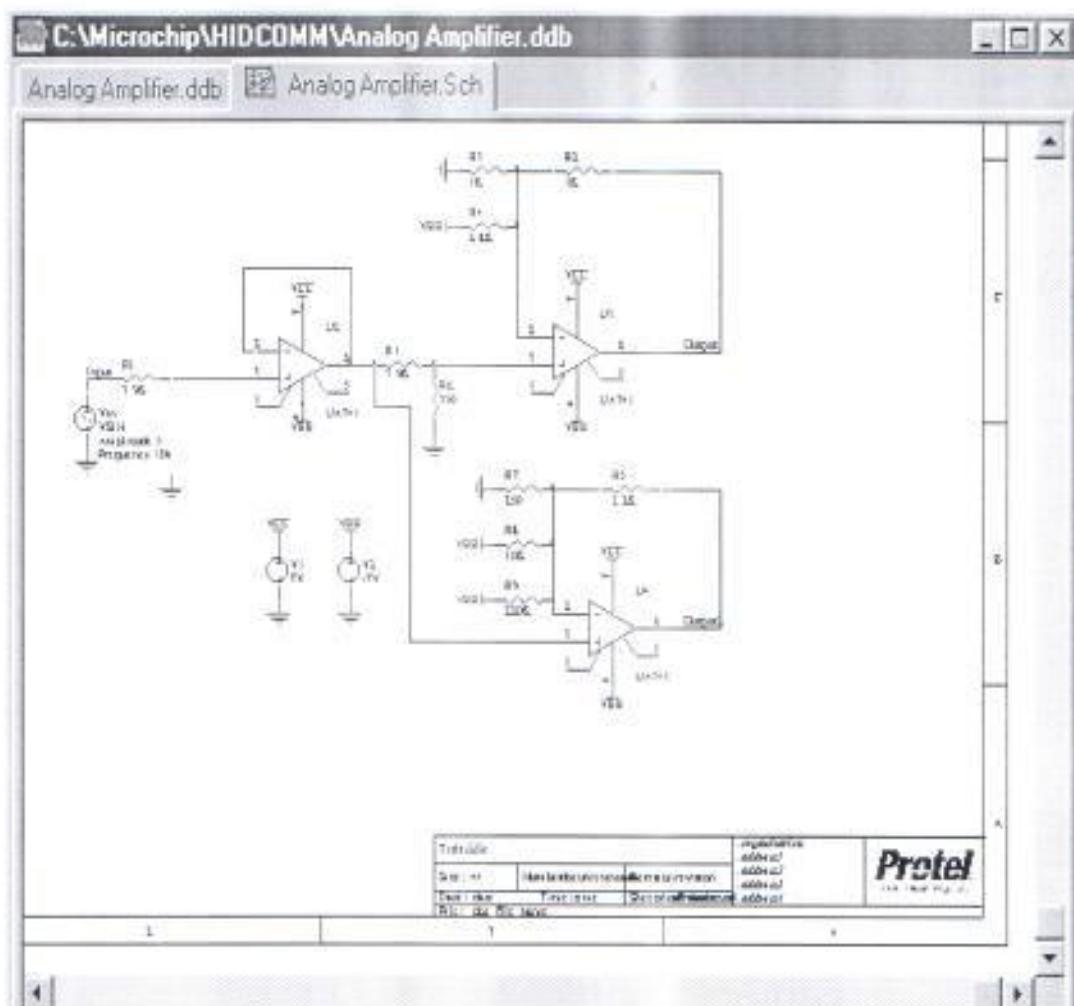


Figura 1.7 Esquemático del Circuito Analógico

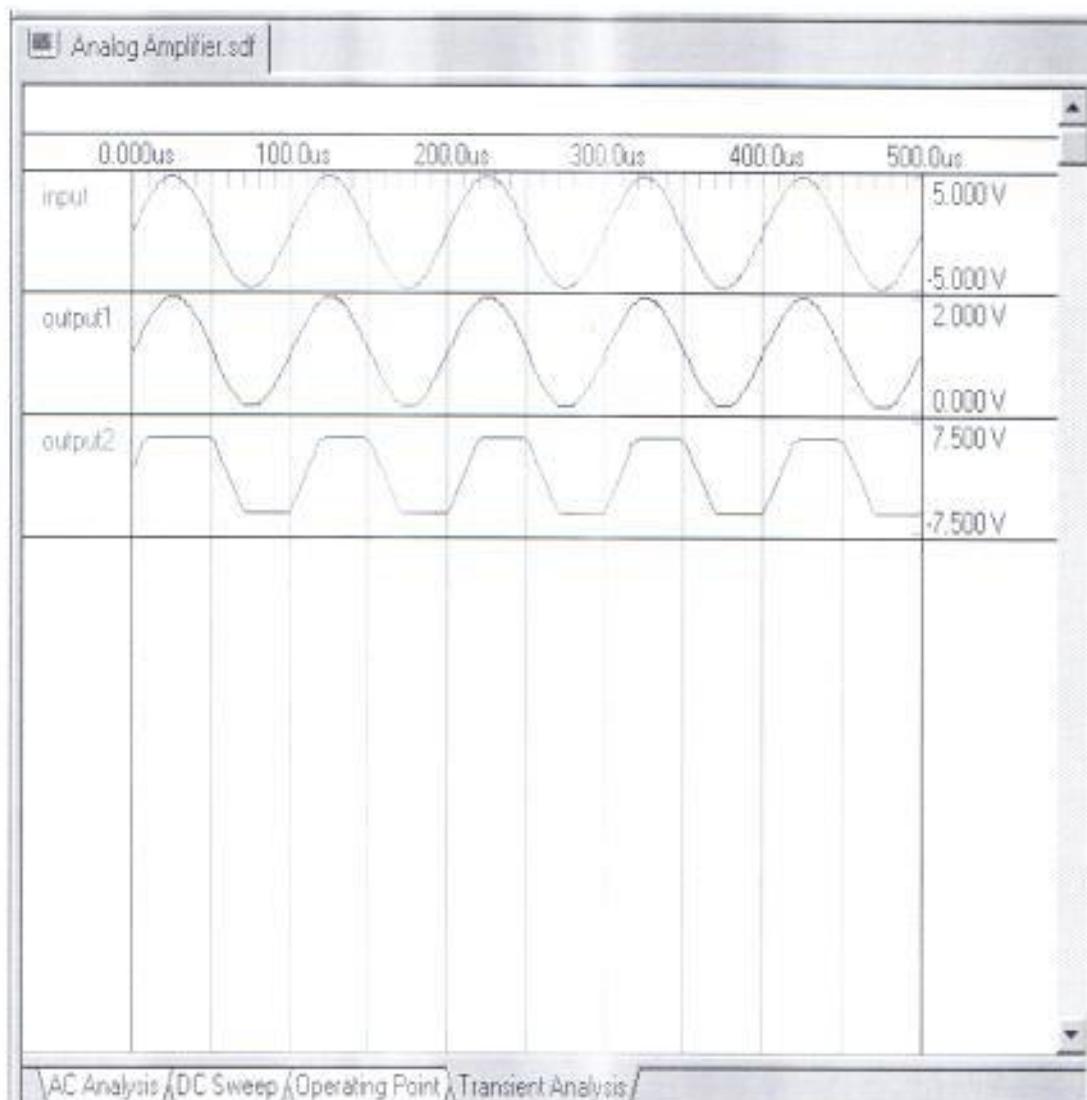


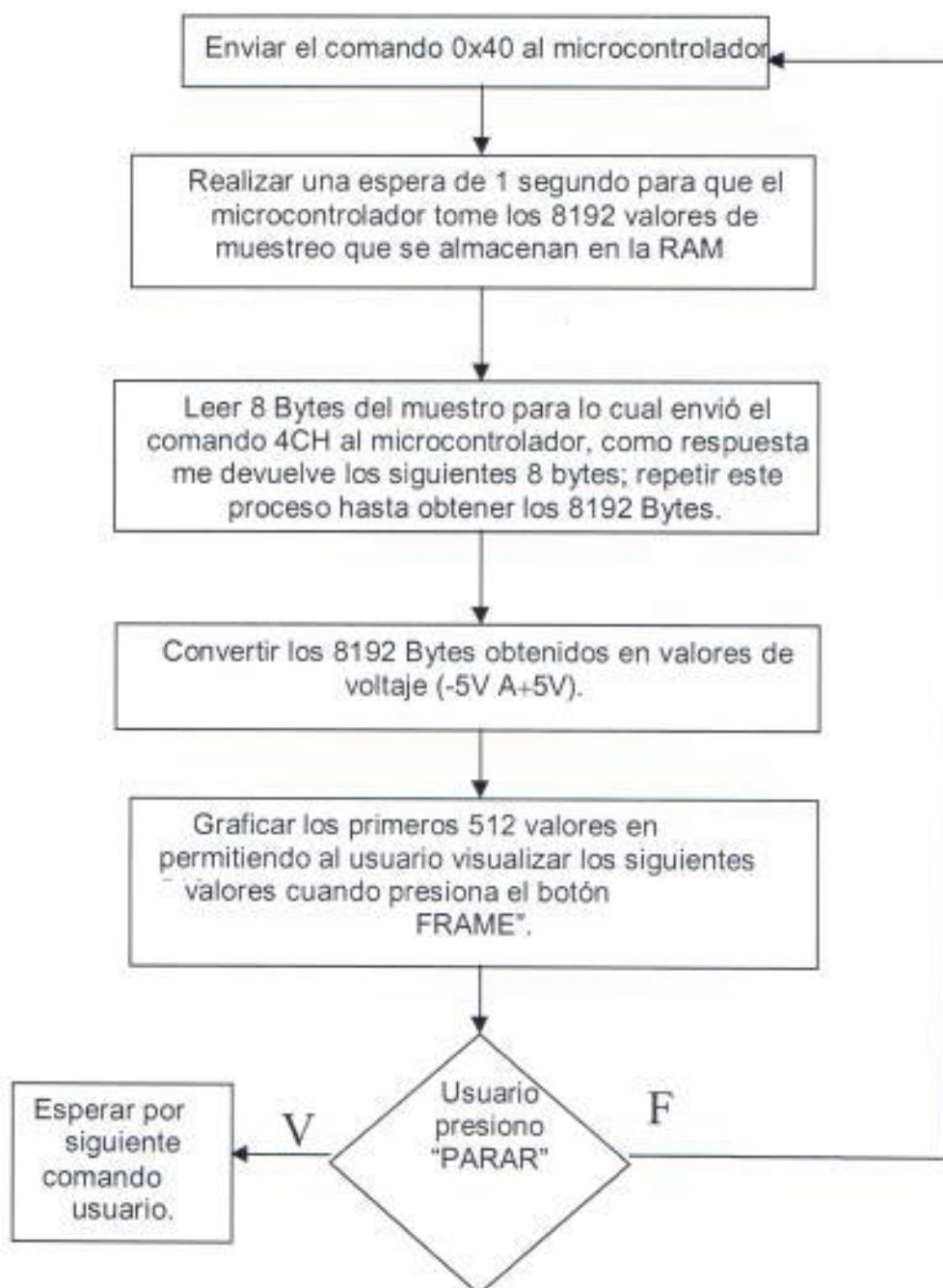
Figura 1.8 Simulación del Circuito Analógico

1.4 DIAGRAMAS DE FLUJO DE LAS SUBRUTINAS

1.5.1 SUBRUTINAS DEL SOFTWARE DEL PC

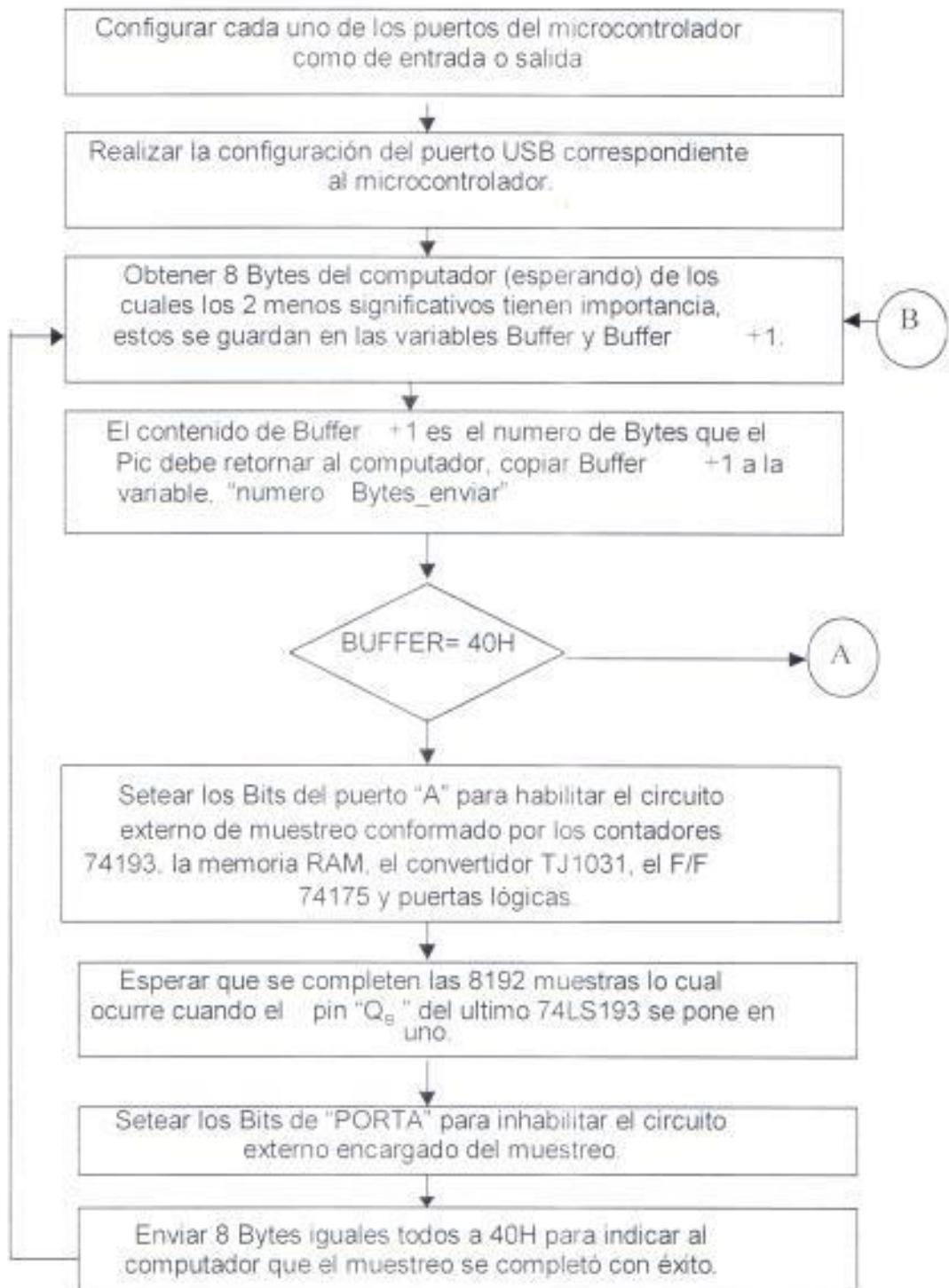
Subrutinas del software de la computadora para la Tarjeta de Adquisición de Datos:

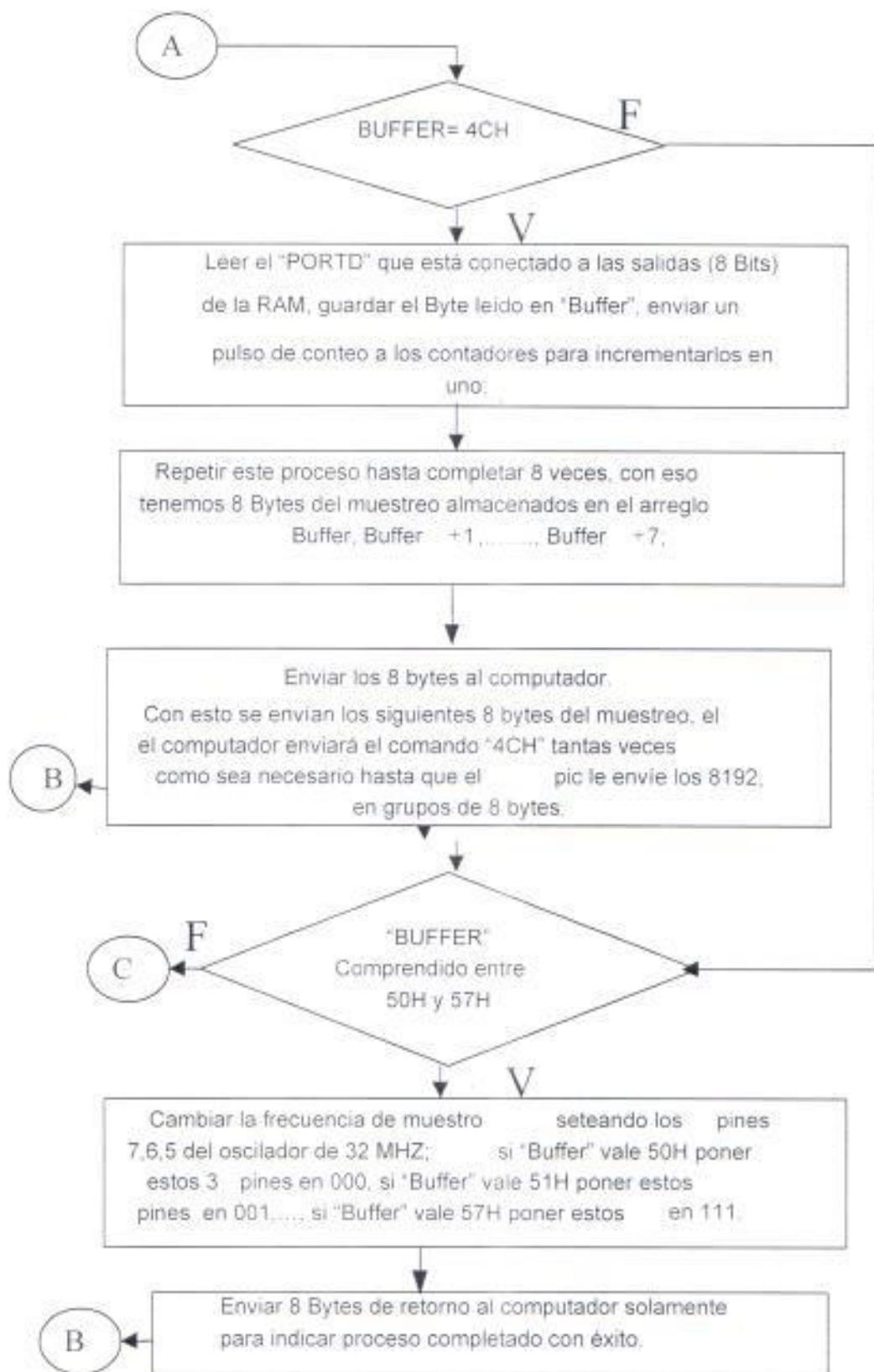
Cuando se ejecuta un proceso de muestreo para obtener 8192 bytes, se ejecuta lo siguiente la siguiente subrutina:

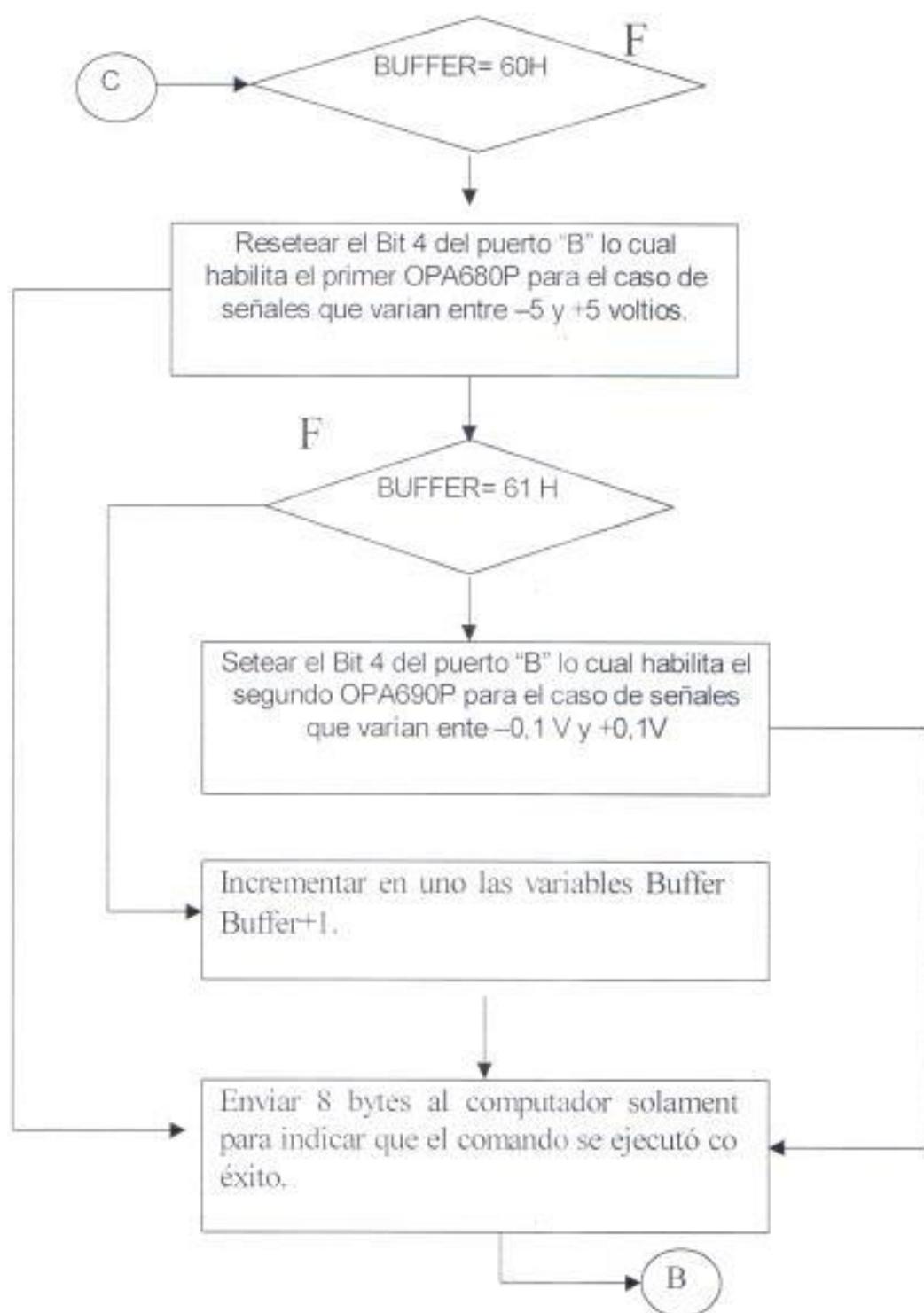


1.5.2 SUBROUTINAS DEL MICROCONTROLADOR

A continuación se muestra el diagrama de flujo:







CAPÍTULO # 2

2. SISTEMA DE CONTROL

2.1 INTRODUCCION

Los microcontroladores están conquistando el mundo. Están presentes en nuestro trabajo, en nuestra casa y en nuestra vida en general. Se pueden encontrar controlando el funcionamiento de los ratones y teclados de las computadoras, en los teléfonos, en los hornos microondas y los televisores de nuestro hogar.

Pero la invasión acaba de comenzar y el nacimiento del siglo **XXI** será testigo de la conquista masiva de estos diminutos computadores, que gobernarán la mayor parte de los aparatos que fabricamos y usamos los humanos.

2.2 SELECCIÓN DEL MICROCONTROLADOR

Presentamos los análisis comparativos de prestaciones de algunas familias de microcontroladores y porque he seleccionado el PIC 16C765 de Microchip.

La arquitectura Harvard y la técnica de la segmentación son los principales recursos en los que se apoya el elevado rendimiento que caracteriza estos dispositivos programables, mejorando dos características esenciales:

1. Velocidad de ejecución.
2. Eficiencia en la compactación del código.

Se proporciona una comparación de los modelos PIC16C5X A 20 MHz, frente a los de otros importantes fabricantes. En este análisis hay que considerar que las pruebas las ha realizado Microchip seleccionando los programas evaluativos y los modelos de microcontroladores de los restantes competidores, que son:

- SGS-Thomson ST62 a 8 MHz
- Motorola MC68HC05 a 4,2 MHz
- Intel 8048/8049 a 11 MHz
- Zilog Z86Cxx a 12 MHz
- National COP800 a 20 MHz

Para ser imparciales hay que indicar que estos y otros fabricantes disponen de versiones de microcontroladores, como la familia MCS-51 y MCS-96 de Intel y la M68HCII de Motorola, que luchan por conseguir una parte del mercado mundial y que no se han incluido en este análisis. Además, existen parámetros muy importantes, como la inmunidad al ruido, que no se han considerado.

El estudio se ha realizado tomando como base un conjunto de programas de prueba y midiendo el tiempo promedio que tardan en ser ejecutados por los diversos microcontroladores comparados, así como el espacio de código que ocupan en la memoria de instrucciones. Los programas seleccionados para la prueba son muy sencillos pero representativos de las acciones típicas que llevan a cabo, las aplicaciones que se utilizan en los microcontroladores son las siguientes:

- Control de un bucle que decrementa un contador hasta cero.
- Transmisión sincrónica por desplazamiento en serie de 8 bits.
- Exploración de un bit y salto si vale 1.

TABLA VI VENTAJA DE LOS PIC SOBRE OTROS FABRICANTES						
PROGRAMA	BUCLE CONTROL		PRUEBA DE BIT Y SALTO		TRANSMISIÓN SINCRONA	
	A)	B)	A)	B)	A)	B)
National COP800 a 20 MHz	2	6	2	4	16	105
SGS-Thomson ST62 a 8 MHz	2	9,75	3	8,12	19	390
Motorola MC68HC05 a 4,2 MHz	3	2,86	3	2,38	20	126
Zilog Z86Cxx a 12 MHz	3	1,83	3	2,38	21	68
Intel 8048/8049 a 11 MHz	2	2,73	5	6,82	14	124
MICROCHIP PIC16C5X	2	0,5	2	0,5	11	14,8

En la Tabla VI se muestra los resultados obtenidos con los diversos microcontroladores.

- a) Indica el tamaño del código en palabra
- b) El tiempo de ejecución en μs

En lo que se refiere al número de palabras en la memoria de instrucciones que emplea cada microcontrolador en contener cada programa de prueba, hay que precisar que la longitud de las palabras que contienen código en los PIC16C5X es de 12 bits por tener una

memoria de instrucciones independiente. En los demás modelos la anchura de las posiciones de memoria es de 8 bits.

La diferencia más notable de los PIC en cuanto al tamaño de código se consigue con el MC8HCC05, que necesita 2,24 veces más espacio. En cuanto a la velocidad de ejecución, el más desfavorecido es el ST62, que resulta unas 20 veces más lento que los PIC, aunque aquél posee una inmunidad a los ruidos mucho más elevada que le favorece en algunas aplicaciones.

Otras de las razones que tuve para usar el PIC 16C765 es que la Microchip ofrece en el Internet todas las herramientas de desarrollo que se requieren para programar estos microcontroladores y con mayor razón en la aplicación de nuevas tecnologías como es manejar la comunicación por medio del puerto USB 1.1.

2.2.1 VENTAJAS DE LOS PICs

Se comienza describiendo algunas de las ventajas más representativas de los PIC:

1ª. La arquitectura del procesador sigue el modelo Harvard.

En esta arquitectura, el CPU se conecta de forma independiente y con buses distintos con la memoria de instrucciones y con la de datos, Figura 2.1.

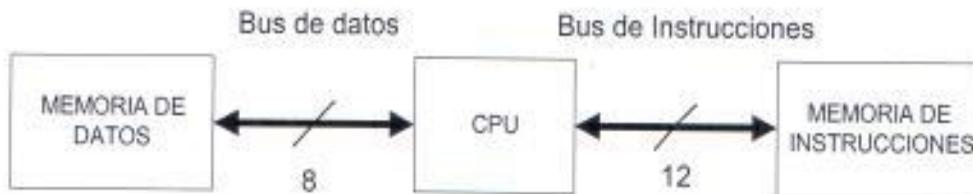


Figura 2.1.- Arquitectura Harvard

La arquitectura Harvard permite al CPU acceder simultáneamente a las dos memorias. Además, propicia numerosas ventajas al funcionamiento del sistema como se irán describiendo.

2ª. Se aplica la técnica de segmentación ("pipe-line") en la ejecución de las instrucciones.

La segmentación permite al procesador realizar al mismo tiempo la ejecución de una instrucción y la búsqueda del código de la siguiente. De esta forma se puede ejecutar cada instrucción en un ciclo (un ciclo de instrucción equivale a cuatro ciclos de reloj). Figura 2.2.

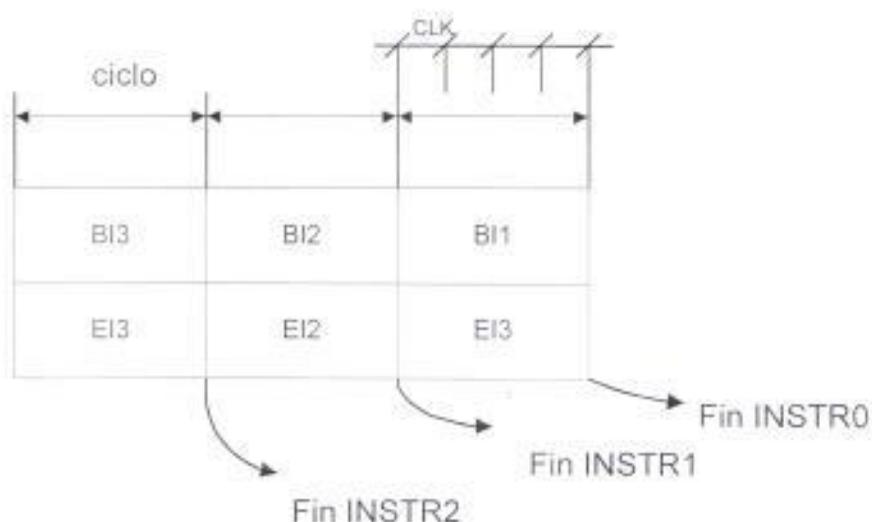


Figura 2.2 Diagrama de los ciclos de instrucción

La segmentación permite al procesador ejecutar cada instrucción en un ciclo de instrucción equivalente a cuatro ciclos de reloj. En cada ciclo se realiza la búsqueda de una instrucción y la ejecución de la anterior.

Las instrucciones de salto ocupan dos ciclos al no conocer la dirección de la siguiente instrucción hasta que no se haya completado la de bifurcación.

3ª. El formato de todas las instrucciones tiene la misma longitud

Todas las instrucciones de los microcontroladores de la gama baja tienen una longitud de 12 bits. Los de la gama media tienen 14 bits

y más los de la gama alta. Esta característica es muy ventajosa en la optimización de la memoria de instrucciones y facilita enormemente la construcción de ensambladores y compiladores.

4ª. Procesador RISC (Computador de Juego de Instrucciones Reducido)

Los modelos de la gama baja disponen de un repertorio de 33 instrucciones, 35 los de la gama media y casi 60 los de la gama alta.

5ª. Todas las instrucciones son ortogonales

Cualquier instrucción puede manejar cualquier elemento de la arquitectura como fuente o como destino.

6ª. Arquitectura basada en un banco de registros.

Esto significa que todos los objetos del sistema (puertos de E/S, temporizadores, posiciones de memoria, etc.) están implementados físicamente como registros.

7ª. Diversidad de modelos de microcontroladores con prestaciones y recursos diferentes.

La gran variedad de modelos de microcontroladores PIC permite que el usuario pueda seleccionar el más conveniente para su proyecto.

8°. Herramientas de soporte potentes y económicas

La empresa Microchip y otras que utilizan los PIC ponen a disposición de los usuarios numerosas herramientas para desarrollar hardware y software. Son muy abundantes los programadores, los simuladores software, los emuladores en tiempo real, ensambladores, compiladores C, intérpretes y compiladores BASIC, etc.

Una de las razones del éxito de los PIC se basa en su utilización. Cuando se aprende a manejar uno de ellos, conociendo su arquitectura y su repertorio de instrucciones, es muy fácil emplear otro modelo.

CAPITULO # 3

3. DISEÑO DEL SISTEMA DE INTERFASE DE LA TARJETA DE ADQUISICIÓN DE DATOS

3.1 INTERFASE DE ENTRADA DE LA SEÑAL EN LA TARJETA

Para el diseño de interfase de entrada de la señal de prueba en la Tarjeta de Adquisición de Datos se tomaron algunas consideraciones, la señal de prueba puede ser analógica o digital y su rango de voltaje es de -5 voltios a $+5$ voltios, la impedancia puede estar en el orden de $10^9 \Omega$ que es pequeña en comparación con la impedancia de entrada de la Tarjeta de Adquisición de Datos que es de $10^{12} \Omega$ y la señal debe tener poca distorsión.

3.1.1 ACONDICIONAMIENTO DE LA SEÑAL

El acondicionamiento de señal es la etapa encargada de filtrar y adaptar la señal proveniente de la parte externa de la Tarjeta a la entrada del convertidor analógico / digital:

- Adaptar el rango de entrada del convertidor.
- Acoplar la impedancia de salida de uno con la impedancia de entrada del otro.

La adaptación entre los rangos de salida del convertidor y el de entrada del convertidor tiene como objetivo el aprovechar el margen dinámico del convertidor, de modo que la máxima señal de entrada debe coincidir con la máxima que el convertidor (pero no con el máximo voltaje admisible, ya que para ésta entran en funcionamiento las redes de protección que el convertidor lleva integrada).

La señal a ser muestreada debe ser una señal de voltaje, comprendida entre -5 A $+5$ voltios. El primer amplificador operacional del circuito (082d) tiene la importante función de proporcionar una alta impedancia de entrada a la señal.

Si la señal varía entre -12 A $+12$ voltios, desaparece la característica de alta impedancia de entrada debido a la corriente que deberá pasar por los diodos de protección de la entrada.

3.1.2 AMPLIFICACION

Cuando la señal varía entre $-5A$ $+5$ voltios se efectúa un proceso de reducción de voltaje de manera que el convertidor analógico - digital reciba un voltaje entre 0 y 2 voltios, en este caso entra en acción el primer OPA680P del circuito quedando el otro deshabilitado.

Si la señal varía entre $-0,1V$ y $+0,1V$ el usuario puede enviar un comando al microcontrolador para deshabilitar el primer OPA680P y habilitar el segundo. De esta manera se introduce un factor de amplificación y el convertidor sigue recibiendo un voltaje comprendido entre 0 y 2 voltios.

El convertidor TJ1031 está configurado para utilizar como voltajes de referencia: 0 y 2 voltios.

3.2 INTERFASE DEL MICROCONTROLADOR

El PIC16C765 es el microcontrolador que maneja la interfase de salida de la Tarjeta de Adquisición de datos y lo hace mediante el puerto USB

1.1

3.2.1 ETAPA DE ENTRADA-SALIDA AL MICROCONTROLADOR

Para la selección del puerto USB 1.1 se tomaron las siguientes consideraciones el puerto trabaja con la tecnología *Plug'n'Play* (conectar y listo), en cuanto a la comodidad tenemos que es un cable de cuatro hilos, dos para datos y dos para alimentación. Esto supone un gran ahorro, tanto de espacio como de material. De acuerdo a estos parámetros, una de las principales ventajas que se obtiene de USB es precisamente su diseño y la velocidad de transmisión de Datos.

Los datos de 8 bits que son almacenados en la memoria RAM son transmitidos a los puertos de entrada del microcontrolador 16C765 para ser controlados y enviados al computador mediante el puerto USB 1.1, a continuación se mencionan los descriptores USB con que se logra la interfase de comunicación de la Tarjeta con la computadora:

Generalidades

Un dispositivo USB reporta sus funcionalidades al host a través de los descriptores. Cuando un dispositivo USB es conectado al host este pide al dispositivo que le envíe sus descriptores. Con el descriptor el host esta habilitado para atender mucha información tales como cuanta potencia necesita el dispositivo, que tipo de dispositivo esta funcionando, como el dispositivo trasmite los datos y que controladores necesita este dispositivo. Podemos ver al descriptor como un archivo de texto especial que describe al dispositivo, en muchos dispositivos esta información es almacenada en un chip ROM. Cuando el host pregunta por los

descriptores el dispositivo simplemente envía estos como si fuese un archivo de texto estático.

Existen varios tipos de descriptores:

1. Descriptor de Dispositivo
2. Descriptor de Configuración
3. Descriptor de Interfase
4. Descriptor de Endpoint

Descriptor de Dispositivo. Un Descriptor de Dispositivo especifica información común al dispositivo USB en forma general. A pesar de la diversidad de dispositivos USB hay algunas propiedades comunes en todos los dispositivos USB. Por ejemplo, el número de especificación USB esta presente en todos los dispositivos USB. Y esta información es constante a lo largo de todas sus informaciones. Así, esta información esta incluida en el descriptor de dispositivo, propiedades similares incluye identificación del fabricante e identificación del producto.

Usualmente el host esta habilitado para localizar cualquier dispositivo USB usando solamente la información de un descriptor de dispositivo.

A continuación está una breve explicación de todos los campos de un descriptor de dispositivo tabla VII

Tabla VII
Descriptor de Dispositivo

O F F S E T	NOMBRE	T A M A Ñ O	DESCRIPCIÓN
0	Blength	1	Tamaño del descriptor, 18 para descriptor de dispositivo
1	BdescriptorType	1	Tipo de descriptor, 1 para descriptor de dispositivo
2	BcdUSB	2	Número de especificación del USB, solo soporta 1.0 y 1.1
4	BdeviceClass	1	Clase de código asignado por el USB
5	BdeviceSubClass	1	Subclase de código asignado por el USB
6	BdeviceProtocol	1	Código del protocolo asignado por el USB
7	BmaxPacketSize0	1	Tamaño máximo de paquete de endpoint 0
8	IdVendor	2	Identificación de fábrica asignado por USB estándar.
1 0	IdProduct	2	Identificación del producto asignado por el fabricante
1 2	BcdDevice	2	Número de dispositivo asignado por fabricante
1 4	Imanufacturer	1	Índice para una cadena descrita del fabricante
1 5	Iproduct	1	Índice para una cadena descrita del producto
1 6	IserialNumber	1	Índice para una cadena del número de serie

Descriptor de Configuración. Diferentes configuraciones de un dispositivo define un conjunto de etapas mutuamente excluyente que el dispositivo puede tener. A menudo las

configuraciones son usadas para especificar requerimiento de energía. Suponga que un dispositivo USB puede consumir energía desde un adaptador AC y desde el Bus USB, tal que un dispositivo puede tener dos configuraciones, una configuración puede ser usada cuando el dispositivo es energizado por el adaptador AC, la otra es usada cuando la energía AC es desconectada y el dispositivo solamente consume energía desde el bus USB. Debido a los requerimientos del consumo de energía el dispositivo puede deshabilitar algunas características en la situación posterior. El Host puede conmutar entre las dos configuraciones dependiendo de la fuente de energía disponible. En algunas ocasiones solamente una configuración puede ser seleccionada, las configuraciones son seleccionadas comenzando desde 1, la configuración 0 es reservada. Cuando un dispositivo esta en configuración 0 esta en un estado desconfigurado y no puede interactuar con la aplicación del Host hasta que pase a otra configuración.

Un Descriptor de Configuración especifica información única a una configuración particular, tal como número de interfase que esta tiene sus requerimiento de energía, etc.

Una explicación detallada campo por campo es provista a continuación en la tabla VIII.

Tabla VIII
Descriptor de Configuración

O F F S E T	NOMBRE	T A M A Ñ O	DESCRIPCIÓN
0	BLength	1	Tamaño del descriptor, 9 para descriptor de configuración
1	BDescriptorType	1	Tipo de descriptor, 2 para descriptor de configuración
2	WTotalLength	2	Longitud total de los datos en esta configuración incluye interfaces, HIDs, reports y endpoint.
4	BNumInterfaces	1	Número de interfase en esta configuración
5	BConfigurationValue	1	Valor usado para la identificación en esta configuración
6	Configuration	1	Índice para una cadena descrita en esta configuración
7	BmAttributes	1	Especifica si el dispositivo es energizado desde el bus
8	MaxPower	1	Máxima corriente de consumo en mA.

Descriptor de Interfase.- Una interfase puede estar pensada como un grupo de unidades Endpoint. Un conjunto de Endpoint con similares funcionalidades pueden ser agrupadas juntas en una interfase. Por ejemplo Mike quiere desarrollar un teclado USB que incluye mouse pad entonces aquí debe haber dos interfaces

una para el teclado y otra para el mouse pad. Otro ejemplo podría ser un monitor con botones con panel de control, donde una interfase es para el monitor y otra para el grupo de botones. Si una configuración es seleccionada todas sus interfases están activas, por lo tanto los Endpoint no pueden ser distribuidos entre interfase bajo la misma configuración. Las interfases bajo las diferentes configuraciones pueden distribuir Endpoint.

Un Descriptor de Interfase especifica información única a todos los Endpoint de esta interfase. Tal información puede ser la clase, subclase y protocolos de los Endpoint. A continuación se detalla en la tabla IX.

Tabla IX			
Descriptor de Interfase			
O F F S E T	NOMBRE	T A M A Ñ O	DESCRIPCIÓN
0	Blength	1	Tamaño del descriptor, 9 para descriptor de interfase
1	BDescriptorType	1	Tipo de descriptor, 4 para descriptor de interfase
2	BinterfaceNumber	1	0 índice basado en las especificaciones de esta interfase
3	BalternateSetting	1	Valor usado para seleccionar el conjunto de alternativa para esta interfase.
4	BNumEndpoint	1	Número de endpoints en esta interfase
5	BinterfaceClass	1	Índice para una cadena descrita en esta interfase
6	BinterfaceSubClass	1	Especifica si el dispositivo es energizado desde el bus
7	BinterfaceProtocol	1	Máxima corriente de consumo en mA.
8	Iinterface	1	Índice de cadena descrita en esta interfase.

Descriptor de Endpoint. - El Host se comunica con los Endpoints, todos los paquetes de datos sobre el bus USB son enviados por un Endpoints o enviados a un Endpoints. Usualmente los Endpoints corresponde a puertos de entrada / salida o registro en dispositivo. Un dispositivo de alta velocidad puede tener 15 Endpoints mientras que un dispositivo de baja velocidad 3 Endpoints. Un Endpoint puede enviar o recibir datos. Sin embargo es posible distribuirle a dos Endpoints el mismo número de Endpoints; una envía datos y el otro recibe datos. En este caso, dos descriptores de Endpoints son necesarios para describir aquellos dos Endpoints; en la práctica ellos son simplemente dos Endpoints separados que pueden estar para distribuir el mismo número de Endpoints. El Endpoint 0 es un Endpoint bidireccional de propósito especial usada por el Host para controlar el dispositivo, ya que el Endpoint 0 esta presente en todos los dispositivos, no necesita descriptor. El Endpoint 0 siempre soporta un control de transferencia y el tamaño del paquete máximo esta especificado en el descriptor de dispositivo, en el campo bMaxPacketSize 0.

Un Descriptor Endpoint especifica la dirección de un Endpoint, su tipo de transferencia, así como también otra información. A continuación se presenta en detalle en la siguiente tabla X.

Tabla X
Descriptor de Endpoint

O F F S E T	NOMBRE	T A M A Ñ O	DESCRIPCIÓN
0	Blength	1	Tamaño del descriptor, 7 para descriptor de Endpoint
1	BdescriptorType	1	Tipo de descriptor, 5 para descriptor de interfase
2	BendpointAddress	1	El número y dirección del endpoint
3	Bmattributes	1	Especificaciones del tipo de transferencia
4	BmaxPacketSize	2	Especificaciones del máximo tamaño del paquete
5	Binterval	1	Especificaciones del intervalo de muestreo en mS.

Descriptores HID y Reportes.- HID representa un dispositivo de interfase humano (HUMAN INTERFACE DEVICE). Este es el tipo de dispositivo USB más desarrollado, los dispositivos HID incluyen ratón, teclado, LCD o dispositivos similares a estos con interfase para persona. Dispositivos que se utilizan lugares de ventas, tales como lectores de código de barra están también clasificados como dispositivos HID. Los dispositivos HID utilizan solamente transferencia por interrupción y control, usualmente tienen una muy baja tasa de transferencia de datos. Cualquier otro dispositivo con similar característica de transferencia puede ser clasificado como dispositivo HID. Un dispositivo puede ser especificado como Descriptor HID configurando sus campos bDeviceClass (en el Descriptor de Dispositivos) a 0, y bInterfaceClass (en el Descriptor de Interfase) a 3, bInterfaceSubClass es configurado a 1, si el dispositivo HID

soporta una interfase de arranque bInterfaceProtocol es configurado a 1 para teclado y 2 para mouse y 0 para otras. En la especificación HID 1.1 el Descriptor HID es enviado después del Descriptor de interfase y antes del Descriptor Endpoint. En las configuraciones HID 1.0, la cual no debe ser muy usada, el Descriptor HID viene después del Descriptor Endpoint Un Descriptor de Reporte en una estructura compleja desde la cual el host, puede deducir el formato de dato para el dispositivo, también como el significado de cada ítem de datos.

Debajo hay una breve explicación de estos descriptores tabla XI.

Tabla XI			
Descriptores HID			
O F F S E T	NOMBRE	T A M A Ñ O	DESCRIPCIÓN
0	bLength	1	Tamaño del descriptor, varia si más reportes del descriptor son incluidos
1	bDescriptorType	1	Tpo de descriptor, 21 para descriptor HID
2	bcdHID	2	Número asignado por HID
3	bCountryCode	1	País para la interfase localizada de otra manera setea con cero
4	bNumDescriptor	1	Número de la clase de descriptor
5	bDescriptorType1	1	Tipo de descriptor de 1st clase de descriptor
6	wDescriptorLength1	2	Longitud de clase descriptor 1 st

Rutinas USB del PIC 16C745/16C765.

Microchip provee una capa de software que manipula las interfases. Esta provee una interfase simple PUT / GET, para la comunicación. Muchos de los procesos toman lugar a través de rutinas de servicio de introducción. Desde el punto de vista de la aplicación, el proceso de enumeración y la comunicación de datos, toman lugar sin iteración adicional.

La comunicación sobre USB, es similar a la comunicación vía un hardware USART la diferencia principal es que un USART típicamente trabaja con un solo byte a la vez mientras que USB opera con un buffer de hasta 8 bytes a la vez.

Hay una función definida para iniciar el proceso de enumeración y dos funciones adicionales son definidas para mover el buffer entre la aplicación principal y el periférico USB. InitUSB inicializa el periférico USB para permitirle al Host enumerar el dispositivo entonces para una comunicación de datos normal, la función PUTUSB envía los datos al Host, y la función GETUSB recibe los datos desde el Host.

Hay muchos acontecimientos detrás del escenario de hacer trabajar la comunicación, pero básicamente la llamada a las tres funciones anteriores es todo lo que la aplicación necesita para comunicarse con el bus, el resto es manipulado basándose en interrupciones.

InitUSB inicializa la tabla de Buffer de descriptores y habilita la interrupción USB para así comenzar la enumeración, el proceso de enumeración actual ocurre automáticamente manejado por el Host y la rutina de servicio de interrupción la macro ConfiguredUSB espera hasta que el dispositivo este en el modo configurado solo hay esta listo para continuar. El tiempo requerido para enumerar depende completamente del Host y la carga que tenga el bus.

Estructura de las Interrupciones.

Recurso del Procesador.- Muchos de los procesamiento USB ocurre vía interrupción y así invisible a la aplicación, esto hace que se consuman poco recurso en el procesador, estos incluyen ROM, RAM, RAM Común, niveles de pila y ciclo de proceso.

Estas son algunas consideraciones que necesita tomar en cuenta si quieres escribir tu propia rutina de servicio e interrupción: Guardar w, status, FSR y PcLath, los cuales son los archivos de registro que se pueden perder, por servicio de la interrupción USB.

Niveles de Pila.- El hardware de la pila del dispositivo es solamente de 8 niveles, así en el peor de los casos la llamada entre la aplicación y la rutina de servicio de interrupción pueden ser solamente de 8 niveles. El proceso de enumeración requiere 6 niveles, así es mejor si la aplicación principal mantiene apagada

cualquier otro proceso hasta que la numeración este completa. ConfiguredUSB es una macro que espera hasta que el proceso de enumeración este completo, precisamente por este propósito.

ROM.- El código requerido para soportar las interrupciones USB, incluyen las llamadas a las interfase (del capítulo 9) de las especificaciones del USB, pero incluyen las tablas de descriptores que es alrededor de un 1Kw (kilo word). El descriptor y las tablas de descriptores pueden cada una tomar 256 w adicionales. La ubicación de estas partes no es estricta, y el linker script puede ser editado para controlar la ubicación de cada una de las partes.

RAM.- Con excepción de la RAM Común que discutiremos luego el servicio de interrupción USB necesita 40 bytes de RAM en el banco 2. Esto permite dejar libre toda la RAM de propósito general en los bancos 0, 1, más la mitad de banco 2 para usar en sus aplicaciones.

RAM Común.- El PIC 16C745/765 tiene 16 bits de RAM Común estos están en las últimas 16 direcciones en cada una de los bancos y todos se refieren a los mismos 16 bytes de memoria sin importar a cual banco de registro esta actualmente direccionado por los bits RP0 y RP1.

Estos son parcialmente usados cuando se responde a interrupciones. Cuando una interrupción ocurre, la rutina de

servicio de interrupción no esta inmediatamente en conocimiento de que banco es direccionado. Con dispositivos que no soportan RAM Común el registro w debe ser provisto para cada uno de los bancos. El PIC 16C745/765 puede guardar los registros asociados en la RAM Común y no tiene que gastar un byte en cada uno de los bancos para el registro w.

Localización del Buffer.- El PIC 16C745/765, tiene 64 bytes de RAM de doble puerto, 24 son usados para la tabla de buffer de descriptor. (BDT) dejando libre 40 bytes para buffer. Endpoint0 IN y OUT necesita buffer dedicado, ya que una transacción de configuración debe estar protegida. Esto deja tres buffer para cuatro posibles Endpoints. Pero la especificación USB requiere que un dispositivo de baja velocidad solamente están permitidos dos Endpoints, donde un Endpoint es una conexión simples que esta definida por la combinación de número de Endpoint y dirección.

La configuración por defecto permite buffer individuales para EP0 OUT, EPO IN, EP1 OUT, EP1 IN, el último buffer distribuido entre EP2 IN y EP2 OUT. En las especificaciones dicen que dispositivo de baja velocidad pueden usar dos Endpoint adicionando EP0. Esta configuración soporta niveles de las posibles combinaciones de Endpoint (EP1 OUT Y EP2 IN, EP1 OUT Y EP2IN, EP1 OUT Y EP2 OUT, EP1 IN Y EP2 OUT, EP1 IN Y EP2 IN). La única combinación que no soporta esta configuración es EP2 IN y EP2 OUT.

Referencia a la Llamada de Funciones.-

La interfase entre la aplicación y la capa de protocolo toma lugar entre funciones principales:

InitUSB, PutUSB, GetUSB:

InitUSB.- Debe ser llamada por el programa principal inmediatamente después del encendido, configura la tabla del buffer de descriptores hace la transición desde el estado de encendido y prepara el dispositivo para la enumeración. En este punto el USBReset es la única interrupción USB permitida, previniendo hasta esta parte la respuesta a cualquier otra operación sobre el bus hasta que ha sido reseteado. La interrupción USBReset hace la transición hasta el estado por defecto, donde este responde al comando en la dirección cero. Cuando este recibe un comando de grupo de direcciones, el dispositivo hace la transición hasta el estado direccionado y ahora responde a comandos sobre las nuevas direcciones.

PutUSB.- (Buffer Pointer, Buffer Size, Endpoint) Envía datos hasta el host. El puntero en el bloque de datos a transmitir esta en el FSR / IRP y el tamaño del bloque y el Endpoint son pasados en el registro w. Si el buffer de entrada esta disponible para ese Endpoint el bloque de dato es copiado al buffer, entonces los bits de datos son enviados y el bit Owns es puesto a 1. Si un buffer no

esta disponible debe ocurrir que cuando ha sido previamente cargado el host no ha pedido que el periférico USB lo transmita, en este caso un código de falla debe ser retornado a la aplicación para poder reenviarlo después.

GetUSB.- (Buffer pointer, Endpoint) Retorna el dato desde el host. Si hay un buffer listo (el dato ha sido recibido desde el host) este es copiado al dispositivo apuntado FSR / IRP, (Un apuntador del buffer FSR/IRP y el número de Endpoint en w deben ser provisto). Si no hay datos disponible este retorna a un código de barra, así la función de sondeo para buffer listo y copiar el dato, están combinado en la misma función.

Service USBint._ Manipula todas las interrupciones generada por el periférico USB: Primero este copia el buffer activo a la RAM común la cual provee un rápido regreso alrededor del buffer en la RAM de doble puerto también evita tener que conmutar bancos durante el procesamiento del buffer.

Stall USBEP / Unstall USBEP.- Enciende o limpia el bit Stall en el registro de control Endpoint. El bit Stall indica al host que la intervención del usuario es requerida y hasta que tal intervención este hecha, futuros intentos para comunicarse con el Endpoint no será realizada. Una vez que la intervención del usuario ha sido hecha, un Stall USBEP limpiará el bit permitiendo que la comunicación tenga lugar. Esta llamada es usada para señalar al

Host que la intervención del usuario es requerida. Un ejemplo de esto puede ser una persona sin papel.

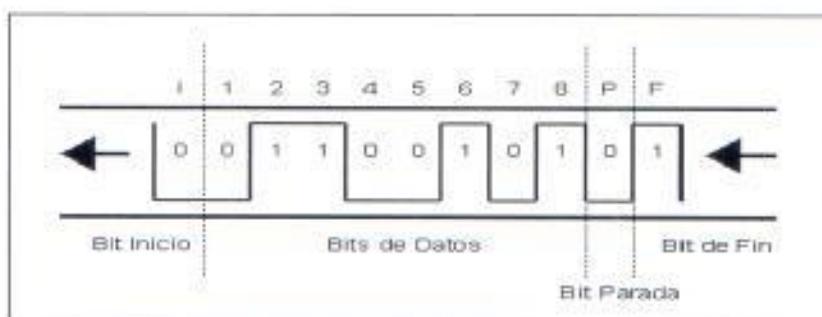
CheckSleep.- Prueba el bit UCTRL.UTDLE si esta encendido indicando que no se ha realizado actividad en el bus durante 3ms, entonces pone el dispositivo a dormir. Este pone el dispositivo USB en un modo de bajo consumo de energía hasta que sea activado por la actividad del bus este tiene que ser manipulado fuera de la rutina de servicio de interrupción porque necesitamos la interrupción para reactivarlo y también porque la aplicación puede no estar lista para dormir cuando la interrupción ocurre. En cambio la aplicación debe periódicamente llamar a esta función revisando el bit cuando el dispositivo esta en momento para dormir.

ConfiguredUSB.- (Macro) Continuamente chequea el bit de estado de la enumeración y espera hasta que el dispositivo ha sido configurado por el host.

TIPO DE TRANSMISIÓN ASINCRÓNICA:

En este modelo cabe entender que ambos equipos poseen relojes funcionando a la misma frecuencia, por lo cual, cuando uno de ellos desea transmitir, prepara un grupo de bits encabezados por un bit conocido como de arranque, un conjunto de 7 o 8 bits de datos, un bit de paridad (para control de errores), y uno o dos bits

de parada. El primero de los bits enviados anuncia al receptor la llegada de los siguientes, y la recepción de los mismos es efectuada. El receptor conoce perfectamente cuántos bits le llegarán, y da por recibida la información cuando verifica la llegada de los bits de parada. El esquema de los datos se muestra en la Fig. 3.1



Esquema de la transmisión asincrónica

Figura. 3.1 Esquema de la Transmisión Asincrona

3.3 ALCANCE DE LA OPERACIÓN DEL SISTEMA

El sistema permite el muestreo de señales de voltaje que pueden variar entre -5 y $+5$ voltios con un ancho de banda de 1 MHz.

Si la señal varía entre $-12V$ y $+12V$ se obtiene una señal recortada. Si la señal supera los $50V$ puede vulnerarse la resistencia de $3,9k$ que se encuentra en la entrada del $082D$; la impedancia de salida de la señal a muestrear puede llegar a $10^9 \Omega$ la cual es todavía pequeña en comparación con la impedancia de entrada del $082D$ que es $10^{12} \Omega$.

CAPITULO # 4

4. DISEÑO DEL SISTEMA SOFTWARE

4.1 DETALLE DEL DISEÑO

La componente de Software consiste en un programa en Visual Basic 6.0 ejecutándose en una computadora bajo el sistema operativo Windows 98 o puede ser instalado en versiones superiores de Windows.

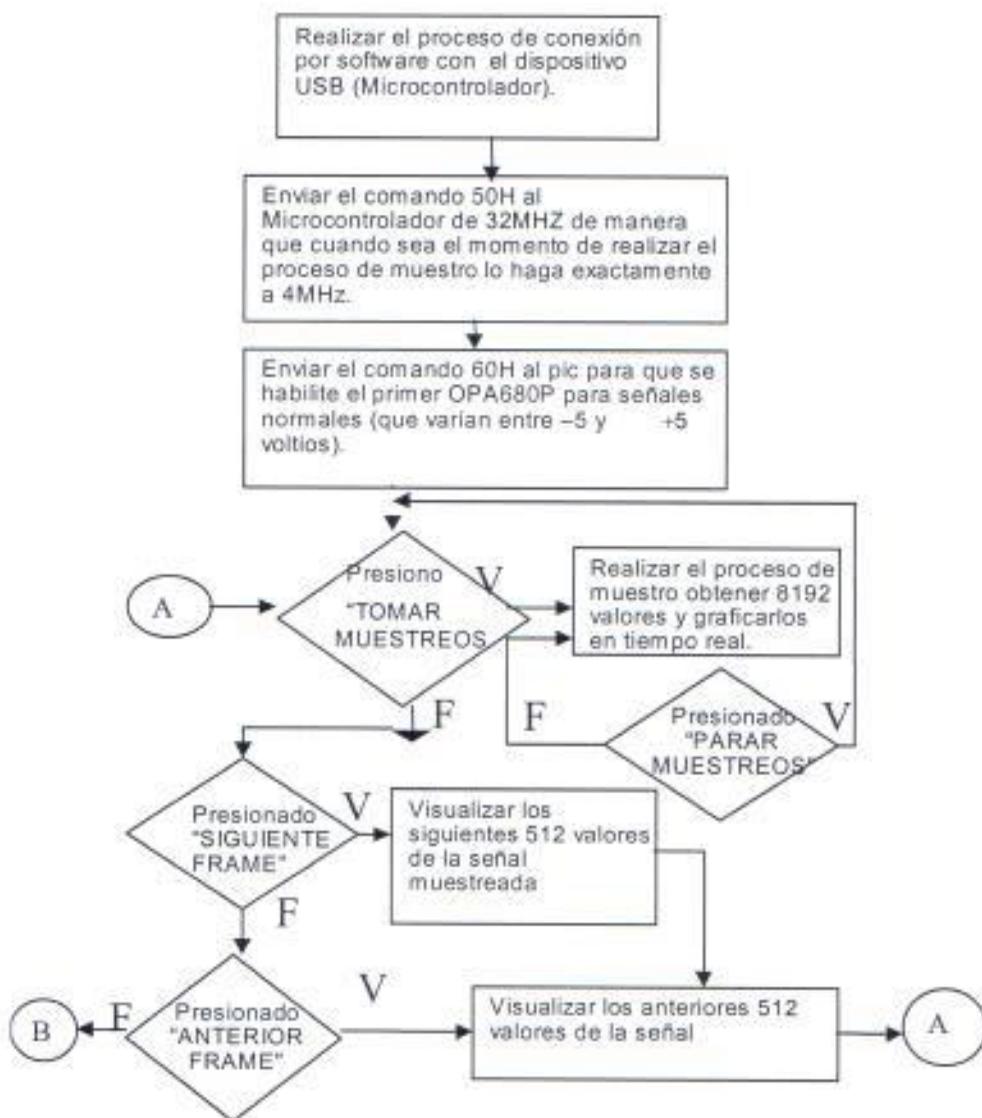
El programa recibe los comandos del usuario y los envía al microcontrolador, también presenta gráficamente los resultados del proceso del muestreo, en tiempo real y en el dominio de la frecuencia.

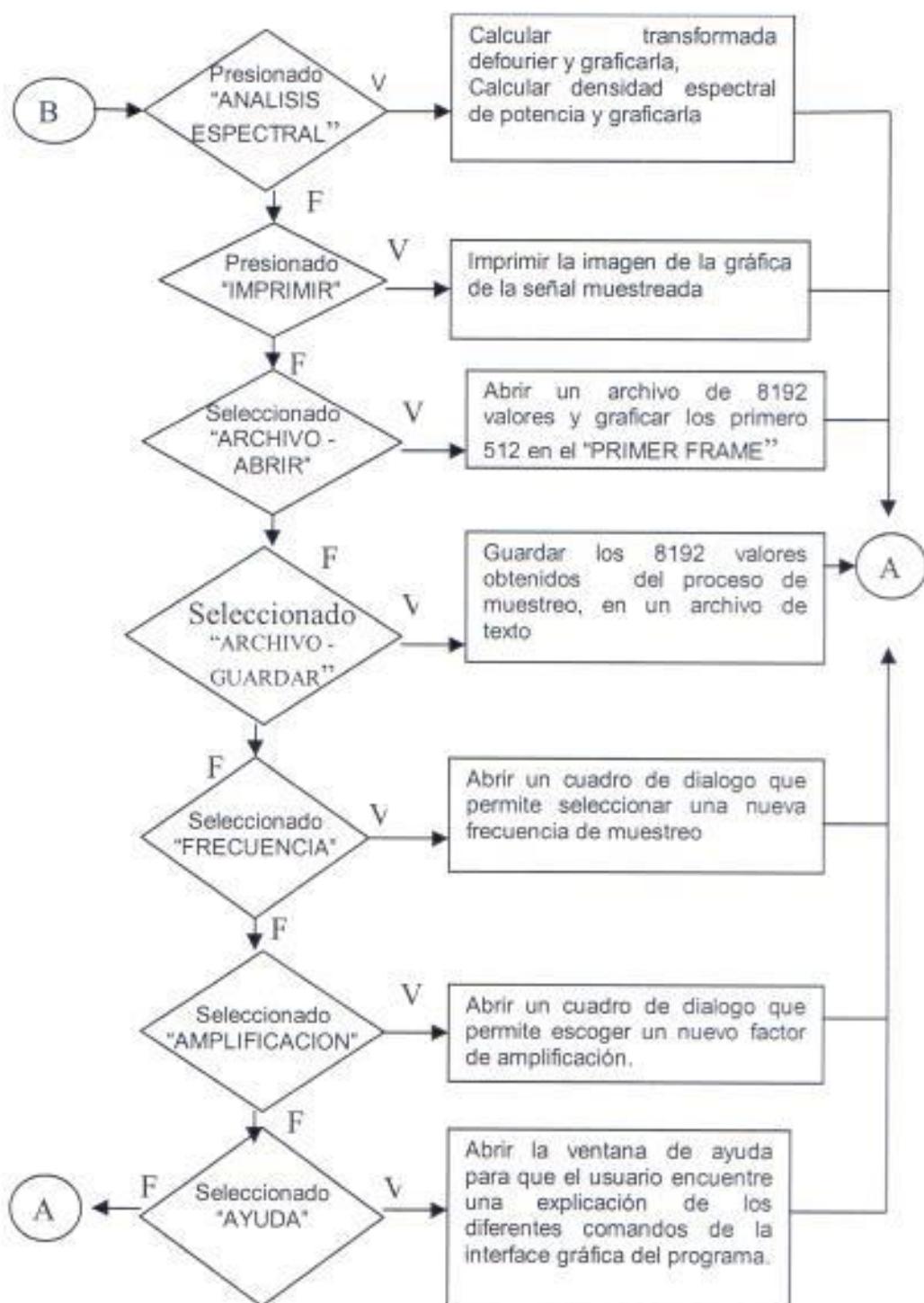
Para la comunicación con el microcontrolador el programa contiene subrutinas para el manejo del dispositivo USB 1.1, las cuales están

encapsuladas en el objeto "HIDCOMM" el cual es una librería diseñada específicamente para esta función.

4.1.1 DIAGRAMA DE FLUJO DEL PROGRAMA PRINCIPAL

Diagrama de flujo del programa principal.- (Visual Basic)





4.1.2 ELECCIÓN DEL PAQUETE DE SOFTWARE A UTILIZAR

El software utilizado es Visual Basic 6.0 de 32 Bits, para programación bajo Windows, por su facilidad de uso con relación a otros lenguajes como Visual C++.

La programación con Visual Basic 6.0 permite la utilización de funciones "API" que son necesarias para la comunicación con el dispositivo USB, por supuesto la declaración de las funciones "API" utilizadas se encuentra dentro del objeto "HIDCOMM"

4.2 PRUEBAS DEL SOFTWARE

El software diseñado ha sido probado en algunas computadoras con sistemas operativos de Windows 98, XP, Me, 2000 y el sistema requiere una interfase USB 1.1 para comunicarse con la Tarjeta de Adquisición de Datos.

CAPITULO # 5

5. IMPLEMENTACIÓN DEL SISTEMA HARDWARE

5.1 PRUEBAS REALIZADAS

Para probar la Tarjeta con un ejemplo práctico tomamos un generador de onda cuadrada el 555.

La señal a muestrear es una onda cuadrada con una frecuencia de 200 KHz y un rango de voltaje de 0 a 5 voltios, la señal es generada configurando el 555.

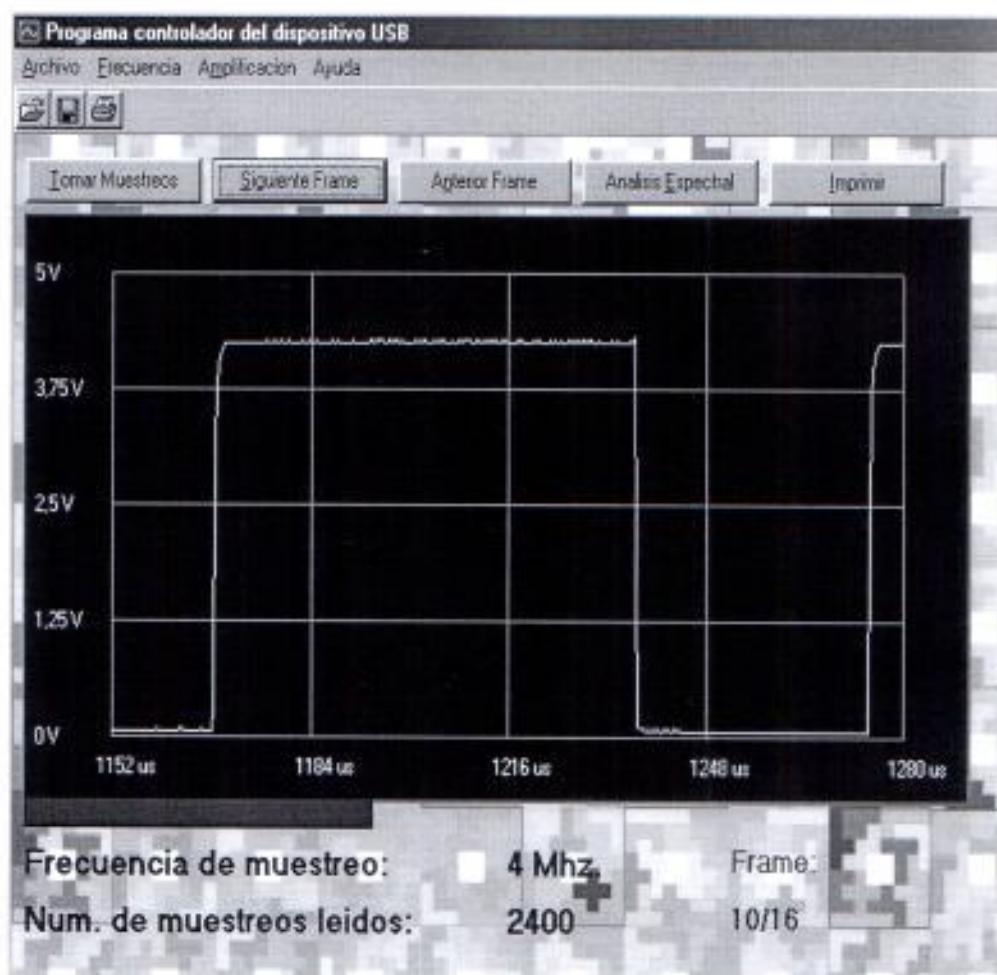


Figura 5.1 Análisis de una Señal Muestreada.

Podemos ver en la figura 5.1 una onda cuadrada con un rango de voltaje de 0 a 5 voltios, la frecuencia de muestreo para este ejemplo es de 4MHz, la forma de onda es clara y precisa lo que nos muestra un excelente resultado obtenido por medio de la Tarjeta de Adquisición de Datos,

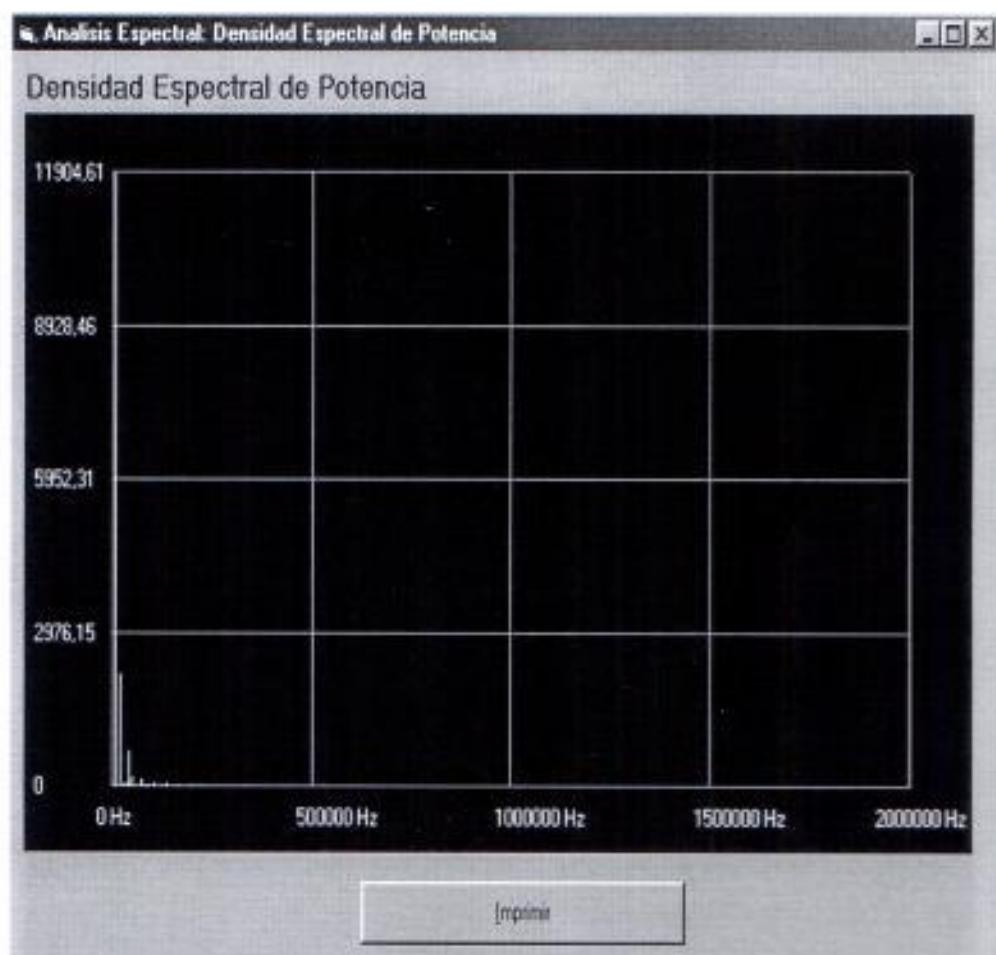


Figura 5.2 Densidad Espectral de Potencia de la Señal Muestreada

Una vez que se tiene una visualización clara de la forma de onda en función del tiempo con ayuda de la Densidad Espectral de Potencia y Transformada de Fourier tenemos un análisis en función de la frecuencia como podemos ver en las figuras 5.2 y 5.3 respectivamente.

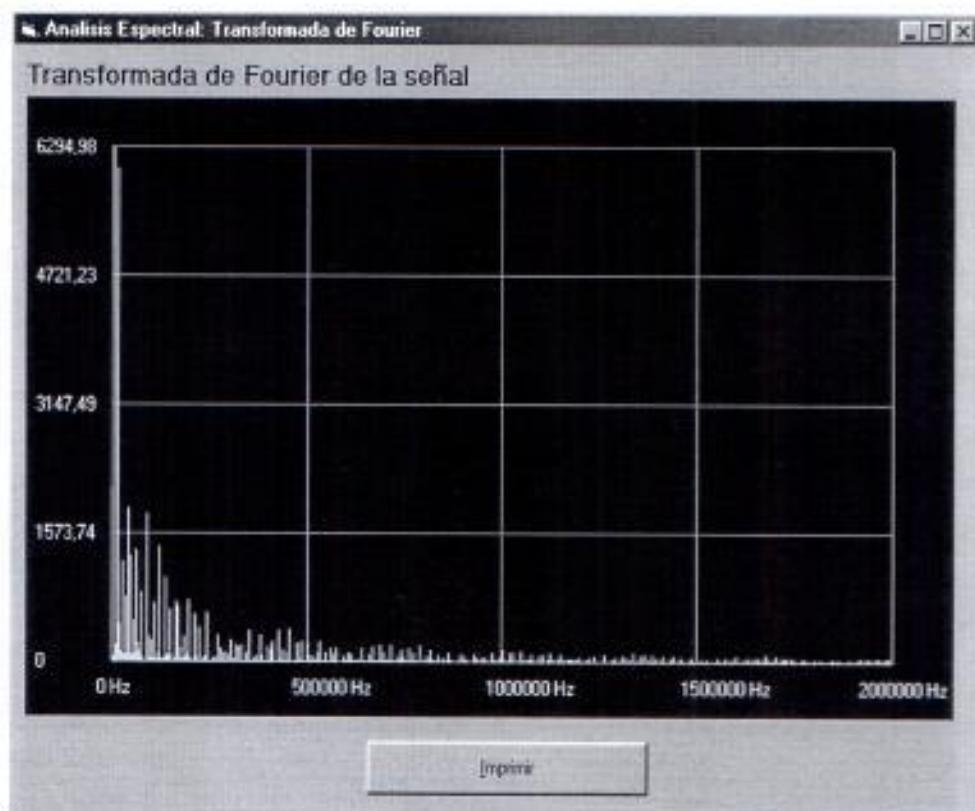


Figura 5.3 Transformada de Fourier de la Señal

A continuación se muestra la fotografía de la Tarjeta de Adquisición de Datos figura 5.4

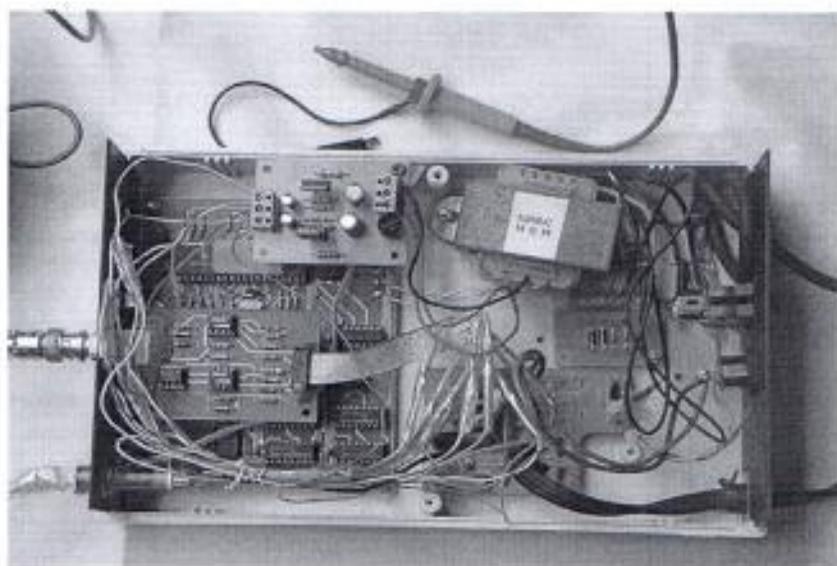


Figura 5.4 Tarjeta de Adquisición de Datos

Las dimensiones de la caja son las siguientes:

Altura: 80 mm

Largo: 250 mm

Ancho: 150 mm

El peso de la caja es:

1.2 Kg.

5.2 COSTOS

	Código	Descripción	Unidad US\$	Total US\$
1	TH1031	IC 10 BIT 30 MSPS A/D 28-SOIC	53.05	53.05
1	PIC16C765	IC MCU USB A/D 20 MHZ 28-CDIP	44.99	44.99
2	OPA680P	IC WIDEBAND VFB OPAMP 8-DIP	23.66	47.32
2	082D	OPAMP 8-DIP	3.25	3.25
4	74LS193	IC CONTADOR 16- DIP	1.80	7.20
20	296-2174-5	RESISTENCIAS 100Ω, 1K, 10K, 50K, 100 K, 1M, 10M	0.35	7.00
10	296-2055-7	CAPACITORES 1μF, 20pF, 33pF	0.56	5.6
10	296-0056-9	CRISTALES DE CUARZO DE 6.166MHZ, 10MHZ, 12MHZ, 20MHZ, 30MHZ	0.75	7.5
5	297-0012-4	RESONADORES DE 4MHZ, 20MHZ	0.92	4.60
1	198-5698-0	CABLE CONECTOR USB	4.98	4.98
1	170-5698-9	PUNTA DE PRUEBA DE OSCILOSCOPIO	44.56	44.56
1	148-8978-0	MEMORIA RAM	20.00	20.00
SUBTOTAL				250.45 US\$
+IVA				30.054 US\$
TOTAL				280.50 US\$

El circuito impreso y la caja tuvieron un costo de US \$100

CONCLUSIONES Y RECOMENDACIONES

La Tarjeta de Adquisición de Datos para el Laboratorio de Telecomunicaciones consiste de un hardware y un software.

Para desarrollar la parte del hardware se debe realizar un análisis luego un diseño por último la implementación de la tarjeta.

En la etapa del análisis es donde se examina la viabilidad del proyecto, el costo y los beneficios que se obtendrán en el Laboratorio de Telecomunicaciones.

En la parte de diseño es donde se revisa con que tecnología se va a implementar la tarjeta y el alcance de operación del sistema.

En la implementación tenemos una tarjeta que se comunica con una computadora personal mediante el puerto USB 1.1, la frecuencia de

muestreo es de hasta 4 MHz, toma muestras de ± 5 voltios y ± 0.1 voltios, tiene alta impedancia de entrada y es de fácil manejo para el estudiante.

El hardware se divide en una parte analógica y otra digital ya que tienen diferentes voltajes de alimentación pero la tierra es común para todo el circuito.

Se utilizan fusibles, varistores y diodos para protección de sobre voltaje y corriente.

Para la comunicación USB 1.1 la transmisión se la hace por interrupción y control a 800 bytes por segundo y es lo máximo que se puede lograr con un dispositivo HID (Dispositivo de Interfase Humano).

El sistema software se maneja en entorno de Window.

El software fue elaborado en Visual Basic 6.0. El entorno en que se ejecuta el software es amigable, muestra algunas opciones para observar la forma de onda, por ejemplo: se puede hacer un zoom, se la puede imprimir y guardar en un archivo de texto de ser necesario.

La Tarjeta de Adquisición de Datos es un proyecto piloto para la Facultad de Ingeniería en Electricidad y Computación ya que su diseño puede ajustarse a varios requerimientos en los Laboratorios de la FIEC.

Las herramientas utilizadas para su desarrollo fueron: una buena computadora personal Pentium III, un programador de PIC, un borrador de EPROM, el MPLAB 6.1 ya que en las versiones anteriores no se puede grabar el PIC 16C765, el PROTEL 99 para simular algunas partes del circuito y visitar la pagina de la Microchip en Internet para tener acceso a las librerías USB para programar el PIC.

Algunos integrados de la tarjeta fueron adquiridos en Estados Unidos ya que no se venden en Ecuador, se recomienda visitar la pagina www.digikey.com.

APÉNDICE A

MICROCONTROLADORES PICs

A.1 INTRODUCCIÓN

Desde la invención del circuito integrado, el desarrollo constante de la electrónica digital ha dado lugar a dispositivos cada vez más complejos. Entre ellos los microprocesadores y los microcontroladores, los cuales son básicos en las carreras de Ingeniería Electrónica.

Se pretende aplicar conceptos que ya han sido probados y aceptados, considerando que su vigencia se mantendrá en un periodo más o menos largo. Para la Tarjeta de Adquisición de Datos del Laboratorio

de Telecomunicaciones de la FIEC, se utilizó el microcontrolador PIC16C765.

Una de las características que poseen los PICs es la arquitectura conocida como Harvard, consiste simplemente en un esquema en el que el CPU está conectado a dos memorias por intermedio de dos buses separados. Una de las memorias contiene solamente las instrucciones del programa y es llamada Memoria de Programa. La otra memoria solo almacena los datos y es llamada Memoria de Datos (figura A.1.1), ambos buses son totalmente independientes y pueden ser de distintos anchos. El set de instrucciones y el bus de la memoria de programa pueden diseñarse de manera que todas las instrucciones tengan una sola posición de memoria de programa de longitud. Además, como los buses son independientes, el CPU puede estar accediendo a los datos para completar la ejecución de una instrucción y al mismo tiempo estar leyendo la próxima instrucción a ejecutar.

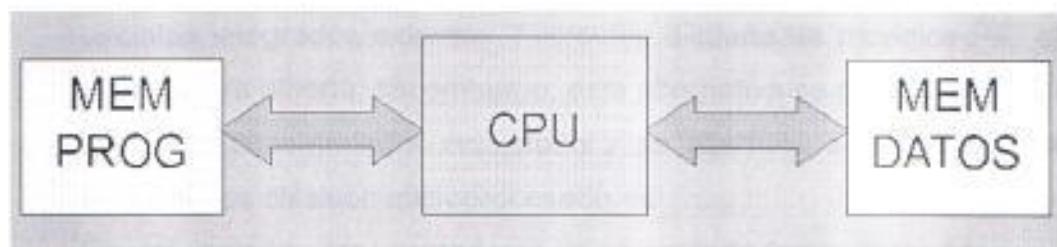


FIG. A.1.1 Arquitectura Harvard

A.2 CARACTERISTICAS BASICAS DE LOS PICs

1ª. Microcontroladores de arquitectura cerrada

Cada modelo se construye con un determinado CPU, cierta capacidad de memoria de datos, cierto tipo y capacidad de memoria de instrucciones, un número de E/S y un conjunto de recursos auxiliares muy concreto. El modelo no admite variaciones ni ampliaciones.

La aplicación a la que se destina debe encontrar en su estructura todo lo que precisa, caso contrario, hay que desecharlo. Microchip ha elegido principalmente este modelo de arquitectura.

2ª. Microcontroladores de arquitectura abierta

Estos microcontroladores se caracterizan porque, además de disponer de una estructura interna determinada, pueden emplear sus líneas de E/S para sacar al exterior los buses de datos, direcciones y control, con lo que se posibilita la ampliación de la memoria y las E/S con circuitos integrados externos. Microchip dispone de modelos PIC con arquitectura abierta, sin embargo, esta alternativa se escapa de la idea de un microcontrolador incrustado y se asemeja a la solución que emplean los clásicos microprocesadores.

En mi opinión, los verdaderos microcontroladores responden a la arquitectura cerrada y permiten resolver una aplicación con un solo circuito integrado y a precio muy reducido.

La mayoría de los sistemas de control incrustados requieren CPU, memoria de datos, memoria de instrucciones, líneas de E/S, y diversas funciones auxiliares como temporizadores, comunicación serie y otras. La capacidad y el tipo de las memorias, el número de líneas de E/S y

el de temporizadores, así como circuitos auxiliares, son parámetros que dependen exclusivamente de la aplicación y varían mucho de unas situaciones a otras. Quizás se pueda considerar la decisión más importante del proyecto la elección del modelo del microcontrolador, para adaptarse de forma óptima a las necesidades de los usuarios. Microchip oferta tres gamas de microcontroladores de 8 bits.

Con las tres gamas de PIC se dispone de gran diversidad de modelos y encapsulados, pudiendo seleccionar el que mejor se acople a las necesidades de acuerdo con el tipo y capacidad de las memorias, el número de líneas de E/S y las funciones auxiliares precisas. Sin embargo, todas las versiones están construidas alrededor de una arquitectura común, un repertorio mínimo de instrucciones y un conjunto de opciones muy apreciadas, como el bajo consumo y el amplio margen del voltaje de alimentación. En la figura A.1.2 se muestra la distribución de los modelos de PIC en las tres gamas.



Fig. A.1.2

Al igual que todos los miembros de la familia PIC16/17, los componentes de la gama baja se caracterizan por poseer los siguientes recursos:

Sistema por (Power on Reset)

Todos los PIC tienen la facultad de generar una autoreinicialización o autoreset al conectarles la alimentación.

Perro guardián, (Watchdog)

Existe un temporizador que produce un reset automáticamente si no es recargado antes que pase un tiempo prefijado. Así se evita que el sistema quede "colgado", dada esa situación el programa no recarga dicho temporizador y se genera un reset.

Código de protección

Cuando se procede a realizar la grabación del programa, puede protegerse para evitar su lectura. También disponen, los PIC de posiciones reservadas para registrar números de serie, códigos de identificación, prueba, etc.

Líneas de E/S de alta corriente

Las líneas de E/S de los PIC pueden proporcionar o absorber una corriente de salida comprendida entre 20 y 25 mA, capaz de excitar directamente ciertos periféricos.

Modo de reposo (bajo consumo o SLEEP)

Ejecutando una instrucción (SLEEP), el CPU y el oscilador principal se detienen y se reduce notablemente el consumo.

Para terminar el comentario introductorio sobre los componentes de la gama baja conviene nombrar dos restricciones importantes:

- 1ª) La pila o "stack" sólo dispone de dos niveles lo que supone no poder encadenar más de dos subrutinas.

- 2ª) Los microcontroladores de la gama baja no admiten interrupciones.

Gama Media

En esta gama sus componentes añaden nuevas prestaciones a las que poseían los de la gama baja, haciéndoles más adecuados en las aplicaciones complejas. Admiten interrupciones, poseen comparadores de magnitudes analógicas, convertidores A/D, puertos serie y diversos temporizadores.

Algunos modelos disponen de una memoria de instrucciones del tipo OTP ("One Time Programmable"), que sólo la puede grabar una vez el usuario y que resulta mucho más económica en la implementación de prototipos y pequeñas series.

Hay modelos de esta gama que disponen de una memoria de instrucciones tipo EEPROM, que al ser borrables eléctricamente, son mucho más fáciles de reprogramar que las EPROM, que tienen que ser sometidas a rayos ultravioleta durante un tiempo determinado para realizar dicha operación.

Comercialmente el fabricante ofrece cuatro versiones de microcontroladores en prácticamente todas las gamas.

- 1ª. Versión EPROM borrable con rayos ultravioleta. La cápsula dispone de una ventana de cristal en su superficie para permitir el borrado de la memoria de programa al someterla durante unos

minutos a rayos ultravioleta procedentes de lámparas fluorescentes especiales.

- 2ª. Versión OTP. "Programable una sola vez". Son similares a la versión anterior, pero sin ventana y sin la posibilidad de borrar lo que se graba.
- 3ª. Versión QTP. Es el propio fabricante el que se encarga de grabar el código en todos los chips que configuran pedidos medianos y grandes.
- 4ª. Versión SQTP. El fabricante solo graba unas pocas posiciones de código para labores de identificación, número de serie, palabra clave, checksum, etc.

El temporizador TMR1 que hay en esta gama tiene un circuito oscilador que puede trabajar asincrónicamente y que puede incrementarse aunque el microcontrolador se halle en el modo de reposo ("sleep"), posibilitando la implementación de un reloj en tiempo real.

Gama Alta

En la actualidad, esta gama esta formada por tres modelos. Los dispositivos PIC17C4X corresponden a microcontroladores de arquitectura abierta pudiéndose expansionar en el exterior al poder sacar los buses de datos, direcciones y control. Así se pueden configurar sistemas similares a los que utilizan los microprocesadores convencionales, siendo capaces de ampliar la configuración interna del PIC añadiendo nuevos dispositivos de memoria y de E/S externas.

Esta facultad obliga a estos componentes a tener un elevado numero de patitas comprendido entre 40 y 44. Admiten interrupciones, poseen puerto serie, varios temporizadores y mayores capacidades de memoria, que alcanza los 8 k palabras en la memoria de instrucciones y 454 bytes en la memoria de datos.

A.2.1 PIC 16C765

DISPOSITIVO	MEMORIA		PINES	A/D RESOLUCIO N	A/D CANALES
	PROGRAMA X 14	DATO X 8			
PIC16C765	8K	256	40	8	5

Tabla A.2.1

Lo que se muestra en la Tabla A.2.1 son unas de las características del PIC 16C765 entre otras tenemos que la transmisión de datos a través del puerto USB se la hace en la versión 1.1, posee 33 pines que pueden ser configurado como entrada o salida, opera en un rango de voltaje de 4.35 a 5.25 Voltios, trabaja a temperaturas de $-40\text{ }^{\circ}\text{C}$ a $85\text{ }^{\circ}\text{C}$, para un voltaje de alimentación de 5 voltios y una frecuencia de reloj de 24MHz maneja una corriente de 16 mA.

C

E

B

APENDICE B

CARACTERÍSTICAS BÁSICAS DE LAS HERRAMIENTAS UTILIZADAS EN EL DESARROLLO DEL PROYECTO

B.1 MPLAB

El MPLAB es un software que junto con un emulador y un programador de los múltiples que existen en el mercado, forman un conjunto de herramientas de desarrollo muy completo para el trabajo y/o el diseño con los microcontroladores PIC desarrollados y fabricados por la empresa Arizona Microchip Technology (AMT).

El MPLAB incorpora todas las utilidades necesarias para la realización de cualquier proyecto y para los que no dispongan de un emulador, el

programa permite editar el archivo fuente en lenguaje ensamblador de nuestro proyecto, además de ensamblarlo y simularlo en pantalla, pudiendo ejecutarlo posteriormente en modo paso a paso y ver como evolucionarían de forma real tanto sus registros internos, la memoria RAM y/o EEPROM de usuario como la memoria de programa, según se fueran ejecutando las instrucciones, además el entorno que se utiliza es el mismo que si se estuviera utilizando un emulador.

B.2 TECNOLOGIA USB

INTRODUCCION

El Bus Universal en Serie, consiste en una norma para bus periférico, desarrollado tanto por industrias de computación como de telecomunicaciones. El USB (Universal Serial Bus) permite adjuntar dispositivos periféricos a la computadora rápidamente, sin necesidad de reiniciar la computadora ni de volver a configurar el sistema. Los dispositivos con USB se configuran automáticamente tan pronto como se han conectado físicamente. En las computadoras que cuentan con esta tecnología se puede observar dos conectores de este tipo.

Además, se pueden unir dispositivos con USB en una cadena para conectar más de dos dispositivos a la computadora mediante otros periféricos USB que serán detallados más adelante.

DESCRIPCIÓN GENERAL DE LA TECNOLOGÍA USB

Las siglas USB corresponden a *Universal Serial Bus*. Bus Serie Universal, por lo que como su nombre indica, se trata de un sistema de comunicación entre dispositivos electrónicos-informáticos que sólo transmite una unidad de información a la vez. El bus USB puede trabajar en dos modos, a baja velocidad (1,5 Mbps, para dispositivos como teclados, ratones, que no barajan grandes cantidades de información) y a alta velocidad (12 Mbps, para dispositivos como unidades de CDROM, altavoces, módems RTC e ISDN, etc). En cuanto a la comodidad, el bus USB se compacta en un cable de cuatro hilos, dos para datos y dos para alimentación. Esto supone un gran ahorro, tanto de espacio como de material. De acuerdo a estos parámetros, una de las principales ventajas que se obtiene de USB es precisamente su diseño.

El USB organiza el bus en una estructura de árbol descendente, con múltiples dispositivos conectados a un mismo bus, en la que unos elementos especiales, llamados *hubs*, enrutan las señales en su camino desde un dispositivo al host o viceversa. Primero está el controlador del bus y es el interfaz entre el bus USB con el bus del ordenador, de él cuelgan los dispositivos USB, los hubs, como son un dispositivo USB más, también cuentan. A un hub se puede conectar uno o más dispositivos, que a su vez pueden ser otros hubs, así

tenemos varios dispositivos conectados a un sólo controlador como se muestra en la Fig.B.2.1; como máximo alrededor de 126.

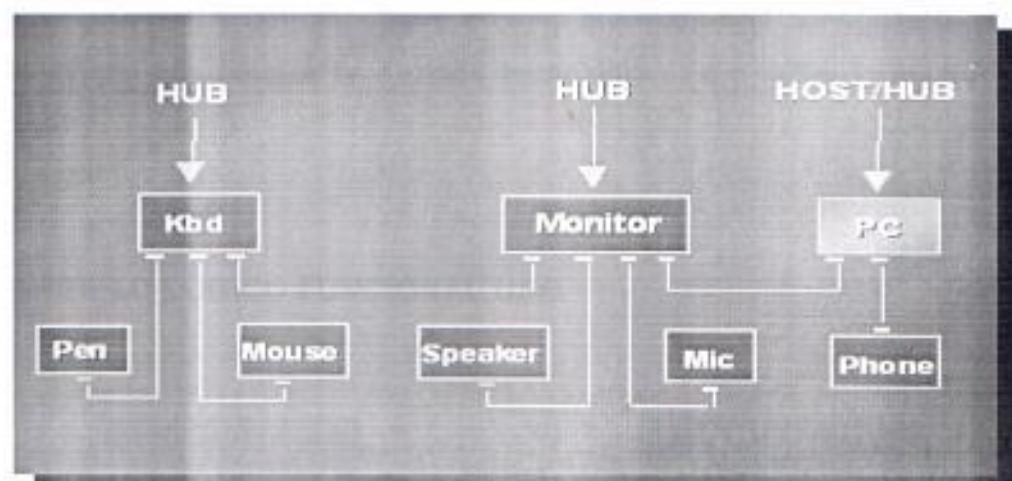


Fig. B.2.1

Ahora, es conveniente resaltar que todos los dispositivos deben seguir reglas de comportamiento básicas, estandarizadas. Por tanto, todos los dispositivos se configuran de la misma forma, y es mucho más fácil gestionar los recursos que proveen; sin embargo, esto no significa que todos los dispositivos son iguales, sino, que todos tienen un sistema de configuración idéntico. Para proteger sus *identidades*, existe una clasificación estandarizada, (gestionada por el controlador) y en función de esa clasificación, los dispositivos se manejan de una forma u otra, siempre cumpliendo los estándares, permitiendo entre otras cosas, una simplificación en la gestión de los dispositivos, ya que un mismo *driver* sirve para varios dispositivos de diferentes tipos, aparte

de poder tener un número casi ilimitado de dispositivos idénticos en un mismo sistema (siempre se pueden añadir nuevos controladores).

Además, el hecho de que no tengamos que tocar (inicialmente) nada en el *hardware* del dispositivo en si y que todo sea configurable por *software* nos lleva a la llamada tecnología *Plug'n'Play* (conectar y listo).

MODELO LÓGICO FUNCIONAL USB.

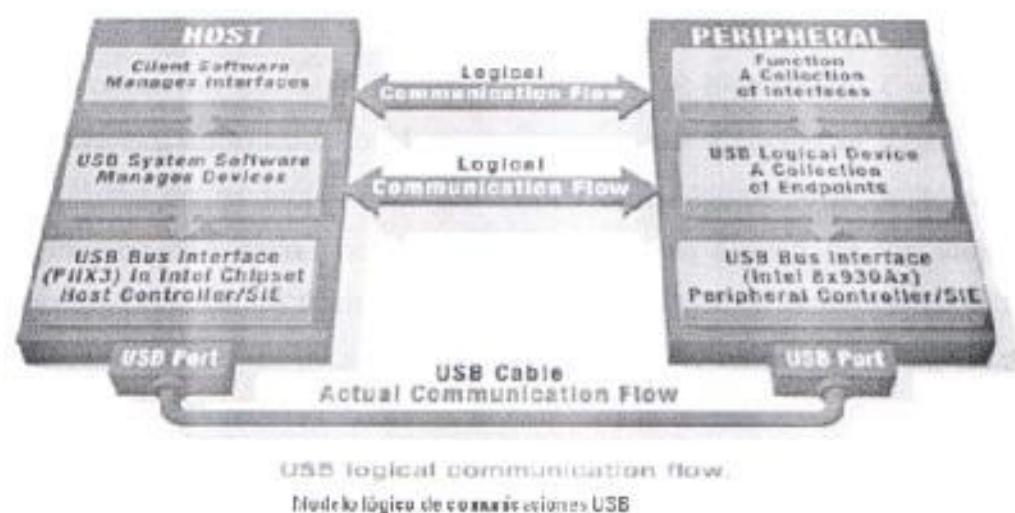


Fig. B.2.2

El diagrama de la Fig. B.2.2 ilustra el flujo de datos USB a partir de tres niveles lógicos: entre el Software Cliente y la Función, el Controlador USB y el dispositivo, y finalmente la capa física, donde la transmisión realmente sucede. Es importante entender que este modelo es muy parecido al OSI, el estándar de redes, y su comprensión radica en el hecho de que sí bien existe un solo canal físico, pero los datos son manejados en cada punto por unidades homólogas, tal como si estuviesen sosteniendo una comunicación directa. Por esta razón se las denomina Capas Lógicas.

El nivel superior lógico es el agente de transporte de datos que mueve la información entre el Software Cliente y el dispositivo. Existe un Software Cliente en el host, y un Software de atención al mismo en cada una de las funciones o periféricos USB. A este nivel, el host se comunica con cada uno de los periféricos en alguna de las varias formas posibles de transmisión que soporta USB. El Software Cliente solicita a los dispositivos diversas tareas y recibe respuestas de ellos a través de esta capa.

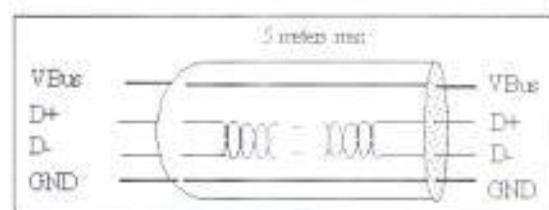
La capa lógica intermedia es administrada por el Software de Sistema USB, y tiene la función de facilitarles las tareas particulares de comunicación a la capa superior, cabe decir, administra la parte del periférico con la que la capa superior desea comunicarse, maneja la información de control y comando del dispositivo, etc. Su objetivo es permitir a la capa superior concentrarse en las tareas específicas

tendientes a satisfacer las necesidades del usuario, adicionalmente gestiona el control interno de los periféricos.

El acceso al bus es bajo la modalidad de Ficha o Token, lo que involucra siempre complejidad de protocolos, especialmente si agregamos dos velocidades posibles: 12Mbps ó 1.5Mbps. Todos estos algoritmos y procesos son administrados por el Host USB, reduciendo la complejidad del periférico, y lo más importante, el costo final de los dispositivos USB.

La capa física del modelo lógico USB comprende los puertos físicos, el cable, los voltajes y señales, el hardware y funcionamiento del hardware. Esta capa tiene el objetivo de liberar a las capas superiores de todos los problemas relacionados a la modulación, voltajes de transmisión, saltos de fase, frecuencias y características netamente físicas de la transmisión. Así que dejemos este punto a las empresas que fabrican los diferentes dispositivos de hardware USB.

INTERFASE FÍSICA - ELÉCTRICA.



Esquema eléctrico del cable USB

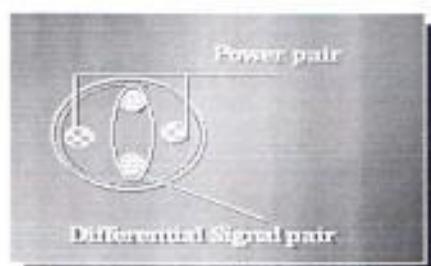
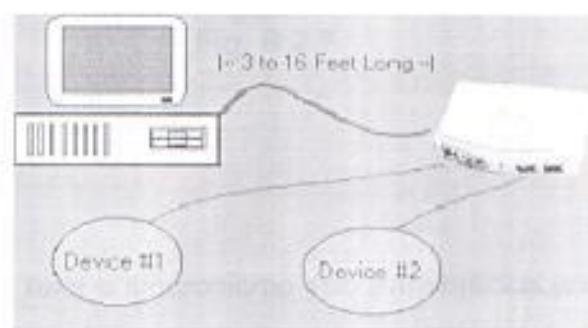


Fig. B.2.4

Fig.B.2.3

El Bus Serial Universal transfiere señales de información y energía eléctrica a través de 4 cables, cuya disposición se muestran en las Fig.B.2.3 y Fig. B.2.4.

Por su parte las señales se mueven sobre dos cables y entre segmentos comprendidos entre un par de dispositivos USB, con rangos de velocidad de 12Mbps o 1.5Mbps para transmisiones de alta y baja velocidad respectivamente. Ambos modos de transmisión son controlados automáticamente por medio de los dispositivos USB de manera transparente al usuario. Es importante notar que siempre ha sido un serio problema manejar velocidades diferentes de transmisión de datos por un mismo cable, y esto no sería posible sin que todos los dispositivos estén preparados para tal efecto, como se muestra en la Fig. B.2.5



Distancias en un sistema USB

Fig. B.2.5

El interfaz de Bus Universal en Serie (USB) se identifica con este icono que se encuentra en la parte posterior de la computadora como se muestra en la Fig. B.2.6:



Fig. B.2.6

Los pines del conector se identifican a continuación en la Fig. B.2.7

Conector	Pin	Señal
El diagrama muestra un conector USB de 4 pines dividido en dos secciones. La sección superior tiene cuatro pines numerados 1, 2, 3 y 4 de izquierda a derecha. La sección inferior también tiene cuatro pines numerados 1, 2, 3 y 4 de izquierda a derecha.	1	+5V
	2	Datos -
	3	Datos +
	4	A Tierra

Fig. B.2.7

Los pulsos de reloj o sincronismo son transmitidos en la misma señal de forma codificada bajo el esquema NRZI (Non Return To Zero Invert). Los otros dos cables VBus y GND tienen la misión de llevar suministro eléctrico a los dispositivos, con un Voltaje de +5V para VBus. Los cables USB permiten una distancia que va de los pocos centímetros a varios metros, más específicamente 5 metros de distancia máxima entre un dispositivo USB y el siguiente. Es

importante indicar que los cables USB tienen protectores de voltaje a fin de evitar cualquier daño a los equipos, son estos mismos protectores los que permiten detectar un dispositivo nuevo conectado al sistema y su velocidad de trabajo.

CONECTORES USB SERIE "A" Y SERIE "B".- Existen dos tipos de conectores dentro del Bus Serial Universal. El conector Serie A Figura B.2.8 está pensado para todos los dispositivos USB que trabajen sobre plataformas de PCs. Serán bastante comunes dentro de los dispositivos listos para ser empleados con el host, y lo más probable es que tengan sus propios cables con su conector serie A. Sin embargo, esto no se dará en todos los casos, existirán dispositivos USB que no posean cable incorporado, para los cuales el conector Serie B Figura B.2.9 será una característica. Sin embargo este no es un problema, ya que ambos conectores son estructuralmente diferentes e insertarlos de forma equivocada será imposible por la forma de las ranuras.



Fig. B.2.8

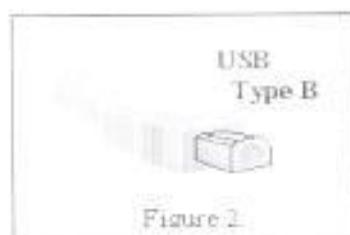


Fig. B.2.9

TIPOS DE TRANSMISIÓN

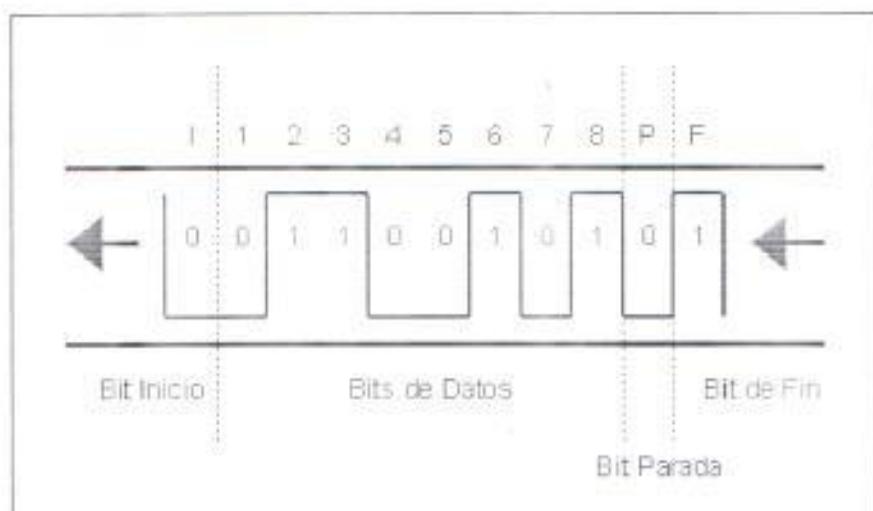
ASINCRÓNICA:

Las distintas formas de transmisión de datos a distancia siempre fueron seriales, ya que el desfase de tiempos ocasionada por la transmisión paralela en distancias grandes impide pensar en esta última como apta para cubrir longitudes mayores a algunos pocos metros.

Sobre ello, la transmisión serial ha tropezado con el problema de que la información generada en el transmisor sea recuperada en la misma forma en el receptor, para lo cual es necesario ajustar adecuadamente un sincronismo entre ambos extremos de la comunicación. Para ello, tanto el receptor como el transmisor deben disponer de relojes que funcionen a la misma frecuencia y posibilite una transmisión exitosa. Como respuesta a este problema surgió la transmisión asincrónica, empleada masivamente años atrás para la comunicación entre los equipos servidores conocidos como hosts y sus terminales.

En este modelo cabe entender que ambos equipos poseen relojes funcionando a la misma frecuencia, por lo cual, cuando uno de ellos desea transmitir, prepara un grupo de bits encabezados por un bit conocido como de arranque, un conjunto de 7 o 8 bits de datos, un bit de paridad (para control de errores), y uno o dos bits de parada. El primero de los bits enviados anuncia al receptor la llegada de los

siguientes, y la recepción de los mismos es efectuada. El receptor conoce perfectamente cuántos bits le llegarán, y da por recibida la información cuando verifica la llegada de los bits de parada. El esquema de los datos se muestra en la Fig. B.2.10



Esquema de la transmisión asincrónica

Fig. B.2.10

Se denomina transmisión asincrónica no porque no exista ningún tipo de sincronismo, sino porque el sincronismo no se halla en la señal misma, más bien son los equipos mismos los que poseen relojes o clocks que posibilitan la sincronización. La sincronía o asincronía siempre se comprende a partir de la señal, no de los equipos de transmisión o recepción.

SINCRÓNICA:

En este tipo de transmisión, el sincronismo viaja en la misma señal, de esta forma la transmisión puede alcanzar distancias mucho mayores como también un mejor aprovechamiento del canal. En la transmisión asincrónica, los grupos de datos están compuestos generalmente por 10 bits, de los cuales 4 son de control. Evidentemente el rendimiento no es el mejor. En cambio, en la transmisión sincrónica, los grupos de datos o paquetes están compuestos por 128 bytes, 1024 bytes o más, dependiendo de la calidad del canal de comunicaciones. Trucos muy ingeniosos han permitido que la señal misma porte el sincronismo, indicando al receptor cuándo comienza un bit y cuando termina el mismo. De esta forma la señal puede viajar por muchos más kilómetros sin temor a perderse o no ser entendida por el receptor como se muestra en la Fig. B.2.11

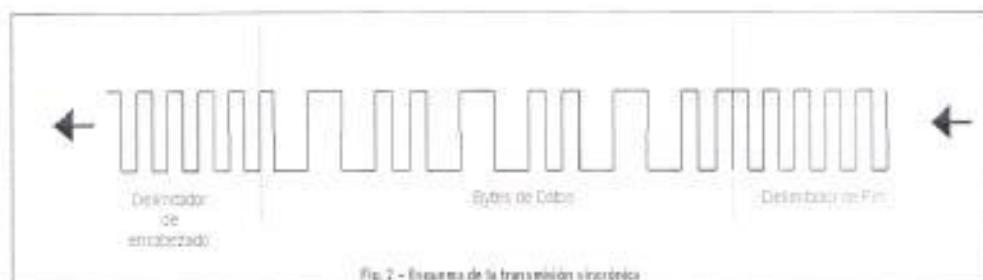


Fig. B.2.11

Las transmisiones sincrónicas ocupan en la actualidad gran parte del mundo de las comunicaciones seriales, especialmente las que emplean el canal telefónico.

ISOCRÓNICA:.

La transmisión isocrónica ha sido desarrollada especialmente para satisfacer las demandas de la transmisión multimedial por redes, esto es integrar dentro de una misma transmisión, información de voz, video, texto e imágenes.

La transmisión isocrónica es una forma de transmisión de datos en la cual los caracteres individuales están solamente separados por un número entero de intervalos, medidos a partir de la duración de los bits. Contrasta con la transmisión asincrónica en la cual los caracteres pueden estar separados por intervalos aleatorios. La transferencia isocrónica provee comunicación continua y periódica entre el host y el dispositivo, con el fin de mover información relevante a un cierto momento. La transmisión isocrónica se encarga de mover información relevante a algún tipo de transmisión, particularmente audio y video.

BULK:

La transferencia o transmisión Bulk, es una comunicación no periódica, explosiva típicamente empleada por transferencias que requieren usar todo el ancho de banda disponible o en su defecto son demoradas hasta que el ancho de banda completo esté disponible.

Esto implica particularmente movimientos de imágenes o video, donde se requiere de gran potencial de transferencia en poco tiempo.

Adicionalmente, USB permite dos tipos más de transferencias de datos:

DE CONTROL:.

Es un tipo de comunicación exclusivamente entre el host y el dispositivo que permite configurar este último, sus paquetes de datos son de 8, 16, 32 o 64 bytes, dependiendo de la velocidad del dispositivo que se pretende controlar.

DE INTERRUPCIÓN:

Este tipo de comunicación está disponible para aquellos dispositivos que demandan mover muy poca información y poco frecuentemente. Tiene la particularidad de ser unidireccional, es decir del dispositivo al host, notificando de algún evento o solicitando alguna información. Su paquete de datos tiene las mismas dimensiones que el de las transmisiones de control.

PROTOCOLO DEL BUS.

Toda transferencia de datos o transacción que emplee el bus, involucra al menos tres paquetes de datos. Cada transacción se da cuando el Controlador de Host decide qué dispositivo hará uso del bus, para ello envía un paquete al dispositivo específico. Cada uno de los mismos tiene un número de identificación, otorgado por Controlador de Host cuando el ordenador arranca o bien cuando un dispositivo nuevo es conectado al sistema. De esta forma, cada uno de los periféricos puede determinar si un paquete de datos es o no para sí. Técnicamente este paquete de datos se denomina Paquete Ficha o Token Packet. Una vez que el periférico afectado recibe el permiso de transmitir, arranca la comunicación y sus tareas específicas; el mismo informará al host con otro paquete que ya no tiene más datos que enviar y el proceso continuará con el siguiente dispositivo.

Este protocolo tiene un sistema muy eficiente de recuperación de errores, empleando uno de los modelos más seguros como es el CRC (Código de Redundancia Cíclica). Y puede estar implementado al nivel de software y/o hardware de manera configurable. De hecho si el control es al nivel de hardware, no vale la pena activar el control por software, ya que sería duplicar tareas innecesariamente.

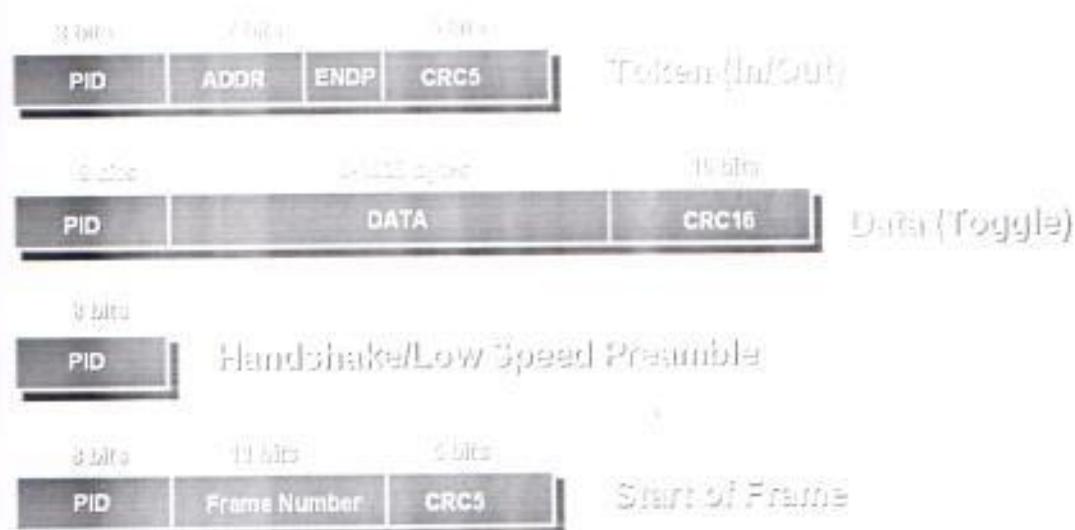


Fig. B.2.12

Existen cuatro tipos de paquetes de datos como unidades de transición básico en el USB: "SOF", "token", "data", y "handshake", como se muestra en la Fig. B.2.12. Cada paquete incluye un campo ID (PID) de 8 bits. Un paquete de comienzo de trama (SOF) es de 24 bits incluyendo el PID, un número de marco de 11 bits, y un CRC de 5 bits.

Un paquete ficha es también de 3 bytes y es usado para pasar temporalmente el control a cada dispositivo. El paquete de datos tiene además del PID un CRC de 16 bits, y un campo de datos de longitud variable entre 0 y 1023 bytes. El paquete de Handshake tiene solamente el campo ID. Es usado para informar sobre el estado de las transferencias de todos los tipos excepto la isocrónica.

Todos los dispositivos USB responden también a un mismo patrón estandarizado, que más allá de las características propias de cada fabricante, comprende los mismos elementos funcionales. Estos son:

TRANSCEIVER.- El cable USB está compuesto por solo cuatro cables: Vbus, D+, D- y GND. La información y los datos se mueven por los cables D+ y D-, con dos velocidades: 12Mbps o 1.5Mbps, un problema serio de comunicaciones si no existe un dispositivo capaz de manejar esta situación. Este es el Transceiver, fabricado dentro del mismo chip controlador de periférico, y puede verse como la interfaz misma de un dispositivo externo contra el resto del sistema.

SERIAL INTERFACE ENGINE - SIE.- El SIE tiene la función de serializar y deserializar las transmisiones, además maneja los protocolos de comunicación, las secuencias de paquetes, el control CRC y la codificación NRZI.

FUNCTION INTERFACE UNIT - FIU.- Este elemento administra los datos que son transmitidos y recibidos por el cable USB. Se basa y apoya en el contenido y estado de los FIFOs (enseguida los vemos). Monitorea los estados de las transacciones, los buffers FIFO, y solicita

atención para diversas acciones a través de interrupciones contra el CPU del host.

FIFOs.- El controlador 8x930Ax, tiene un total de 8 buffers tipo FIFO, cuatro de ellos destinados a la transmisión y cuatro destinados a la recepción de datos. Tanto para la transmisión como para la recepción, los buffers soportan cuatro tareas o funciones, numeradas de 0 a 3. La función 0 tiene reservado en el buffer un espacio de 16 bytes, y se dedica a almacenar información de control relacionada a las transferencias. La función 1 es configurable para disponer de más de 1025 bytes, y finalmente las funciones 2 y 3 disponen cada una de 16 bytes. Estas tres últimas funciones se emplean para el control de interrupciones y transmisiones tanto isocrónicas como las bulk.

Es importante destacar que el controlador del periférico es totalmente programable, empleando el conjunto de instrucciones MCS51 o MSC251, ambos productos de Intel que ha de ser más de interés de las empresas fabricantes de dispositivos externos USB.

Este controlador adicionalmente posee las siguientes características: Capacidades de puerto serial mejorado, contadores de tiempo de 16 bits, un clock, 4 puertos de entrada y salida de 8 bits, y dos modos de ahorro de energía: inactivo y de bajo consumo. No vale la pena explicar en detalle cada uno de los mismo, es suficiente entender que estos elementos son capaces de brindarle a todo puerto serial, capacidades de transferencia realmente importantes.

B.3 PROTEL

Introducción a PROTEL99.

Protel constituye una de las empresas de software electrónico más importantes en entorno PC.

Protel es un sistema de diseño completo para entornos Windows y proporciona un conjunto de herramientas integradas formadas por un gestor de documentos integrado, un capturador de esquemáticos, un simulador analógico basado en SPICE.

Conceptos Básicos

Una vez que comenzamos a utilizar el programa podemos distinguir las siguientes partes de la pantalla, que se observan en la siguiente Fig. B.3.1.

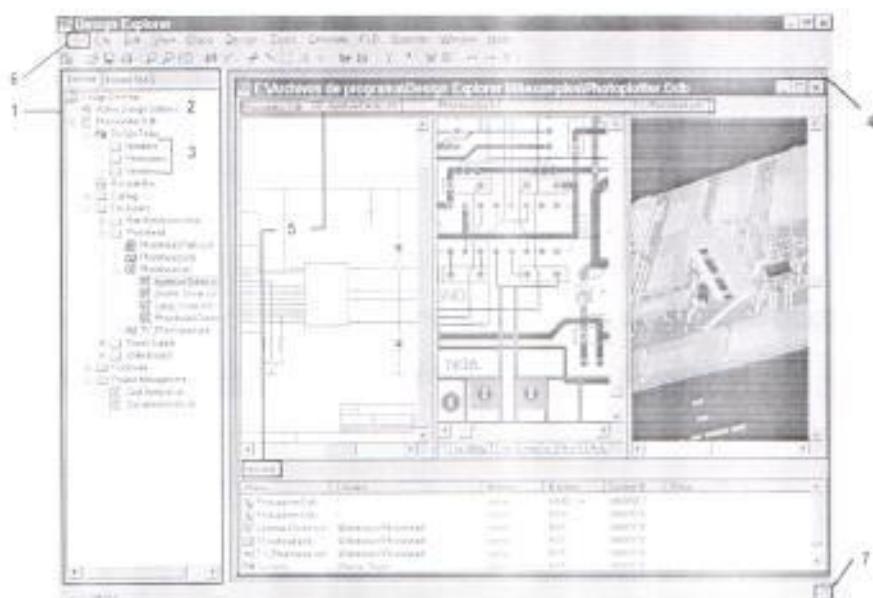


Fig. B.3.1

Gestor de Diseño.

Este panel muestra el árbol de navegación similar al Explorador de Windows, nos ofrece una vista de las bases de datos de diseño que tenemos abiertas y los documentos que contienen. Haciendo clic en los iconos + y - podemos expandir y contraer las carpetas. Haciendo clic en un documento o carpeta podemos abrirlo o verlo en la ventana de diseño principal. Si hacemos clic con el botón derecho en un documento o carpeta aparece un menú de opciones. También se muestran en el panel del gestor de diseño paneles de edición específicos que aparecen como pestañas cuando se editan varios tipos de documentos.

Estaciones de diseño activas. Haciendo clic en el símbolo + podemos ver una lista de ordenadores de la red que están ejecutando Protel.

Equipo de diseño. Esta es una carpeta especial dentro de cada base de datos de diseño que nos permite configurar y mostrar información sobre las propiedades de compartición del diseño.

Ventana de diseño. Cada base de datos de diseño abierta dispone de una ventana de diseño asociada, empleada para mostrar documentos de diseño abiertos y carpetas.

Pestañas de diseño. Los documentos abiertos y las carpetas aparecen como pestañas en la ventana de diseño. Haciendo clic en una pestaña hace a ese documento o carpeta, activa. Al hacer clic con el botón derecho sobre la pestaña aparece un menú de opciones, incluyendo la posibilidad de dividir la ventana para mostrar varias pestañas al mismo tiempo.

Menú del Explorador de diseño. Haciendo clic en la flecha de la esquina izquierda de la barra de menús activa el menú del Explorador, que ofrece varias opciones del sistema.

Asistente de ayuda. Haciendo clic en este icono nos ofrece ayuda simplemente tecleando la pregunta. Existe un sistema de análisis de preguntas en lenguaje natural (naturalmente en Inglés) que presenta una lista de temas de ayuda relacionados.

Combinaciones de teclas útiles.

Las siguientes combinaciones de teclas se pueden usar para navegar por el Explorador de diseño:

CTRL-TAB Circula a través de los documentos abiertos en la ventana de diseño.

CTRL-F4 Cierra el documento activo en la ventana de diseño.

Cuando se trabaja en un esquemático o en una PCB en Protel, se pueden emplear las siguientes teclas para cambiar la vista:

V, D Para ver el documento entero.

V, F Zoom para encajar todos los objetos del documento.

RePág Zoom para acercar centrado en la posición del cursor.

AvPág Zoom para alejar centrado en la posición del cursor.

Fin Redibuja la pantalla

Esc Termina la acción en proceso

Usar los siguientes controles de ratón sobre objetos en el esquemático o PCB:

Clic-sencillo Enfoca un objeto. Aparece el cursor de edición, permitiéndonos cambiar la forma del objeto.

Clic-mayúsculas Selecciona o deselecciona un objeto. Los objetos seleccionados pueden cortarse, copiarse, borrarse, etc. Clic-mayúsculas es acumulativo, se pueden seleccionar varios objetos; para deseleccionarlos todos pulsar X, A.

Doble-Clic Abre el dialogo de propiedades del objeto para su modificación.

Clic-botón derecho Termina la acción en proceso.

APENDICE C

C.1 Manual Del Usuario

REQUERIMIENTOS PARA LA INSTALACION DEL EQUIPO.

- 1.- PC con sistema operativo Windows 9x o superior con soporte a dispositivos USB.
- 2.- 20 MB de espacio disponible en el disco duro.
- 3.- 64 Mega de memoria RAM

INSTRUCCIONES PARA LA INSTALACION DEL EQUIPO.

- 1.- Poner los switches de encendido de la tarjeta en posición de APAGADO.
- 2.- Conectar los cables de poder a los tomacorrientes de 110 Vac.
- 3.- Conectar un extremo del cable USB en la terminal del equipo de 3 pines destinada para este cable. Conectar el otro extremo del cable a un puerto USB disponible del computador.
- 4.- Encender el computador si está apagado.
- 5.- Encender la tarjeta poniendo los switches de encendido en posición de encendido.
- 6.- Esperar a que el computador reconozca el equipo, lo cual es un proceso automático con poca intervención del usuario.

INSTRUCCIONES PARA EL USO DEL EQUIPO.

- 1.- Encender la tarjeta de adquisición de datos, la cual debe estar conectada al computador.

2.- Ejecutar el programa controlador del dispositivo USB (tarjeta de adquisición de datos) dando doble-click en el icono correspondiente.

3.- Ubicar la punta de prueba en la señal que se va a muestrear y debe estar dentro del rango de -5 a +5 voltios y debe ser una señal de voltaje (no de corriente).

4.- Presionar el botón TOMAR MUESTREOS, que aparece en la parte superior izquierda de la ventana del programa.

5.- Observar los resultados, en forma gráfica.

COMANDOS DE LA PANTALLA PRINCIPAL.

Botón Tomar Muestras

Sirve para iniciar un proceso de muestreo a la frecuencia actual seleccionada, para detener el proceso de muestreo se presiona de nuevo este botón.

Botón Siguiente Frame

Avanzar al siguiente frame de 512 muestras tomadas dentro del total de muestras cuyo máximo es de 8192.

Botón Anterior Frame

Avanzar al anterior frame de 512 muestras tomadas dentro del total de muestras cuyo máximo es de 8192.

Botón Análisis Espectral

Cuando se ejecuta este comando, se toman los 8192 valores en tiempo real y se calcula la Transformada de Fourier y la Densidad Espectral de Potencia, procediendo a presentar las curvas resultantes en dos gráficas que se abren automáticamente.

Botón Imprimir

Imprime la imagen presente, ya sea que contenga la señal muestreada en escala original o cuando se le ha ejecutado un zoom.

COMANDOS DEL MENU DEL PROGRAMA.

Opción Abrir

Sirve para abrir un archivo de texto que contiene 8192 valores muestreados anteriormente.

Opción Guardar

Cuando se han tomado las 8192 muestras se las puede guardar en un archivo de texto.

Opción Imprimir

Imprime la imagen presente, ya sea que contenga la señal muestreada en escala original o cuando se le ha ejecutado un zoom.

Opción Frecuencia

Permite setear la frecuencia de muestreo, un valor seleccionable entre 62.5 Khz y 4 Mhz. En cada caso se tomaran las 8192 muestras.

Opción Amplificación

Permite setear el factor de amplificación x1 o x50.

EJECUTAR UN ZOOM.

Para ejecutar un zoom, en cualquiera de las tres pantallas posibles, la de tiempo real, la dos del análisis espectral, deberá ubicarse el ratón en un extremo de la zona de la imagen que se quiere ampliar, luego deberá presionarse el botón izquierdo y mantenerlo presionado hasta ubicarlo en el otro extremo de la zona a ampliar, en este proceso se observa un rectángulo rojo que va siguiendo al ratón. Al soltar el botón izquierdo aparece la imagen ampliada.

Para regresar a la imagen original, sencillamente se da un click sobre la imagen ampliada.

BIBLIOGRAFIA

Microcontroladores PIC, la solución en un chip

J. Ma. Angulo Usategui, E. Martín Cuenca y J. Angulo Martínez

Editorial Paraninfo, 1997

Aplicaciones de los microcontroladores PIC de Microchip

J. Ma. Angulo Usategui, E. Martín Cuenca y J. Angulo Martínez

Editorial McGraw Hill, 1998

Microchip PIC Microcontrollers

Data Book, Microchip Technology Inc.

Microchip, The embedded control solutions company, 1997

Microchip Technology, Inc

Microchip Technical Library CD-ROM 2002

Compaq, Intel, Nec Universal Serial Bus 1998