



ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL

Facultad de Ingeniería en Electricidad y Computación

“DISEÑO DE UNA FUENTE DE ALIMENTACIÓN DE DOS ETAPAS: AC - DC CON CORRECCIÓN DE FACTOR DE POTENCIA Y DC - DC CON UN CONVERTIDOR DE PUENTE COMPLETO (FULL BRIDGE CONVERTER) E IMPLEMENTACIÓN DE SU ETAPA AC - DC”

INFORME DE MATERIA DE GRADUACIÓN

Previo a la obtención del Título de:

INGENIERO EN ELECTRÓNICA Y TELECOMUNICACIONES

INGENIERO EN ELECTRICIDAD ESPECIALIZACIÓN ELECTRÓNICA Y AUTOMATIZACIÓN INDUSTRIAL

Presentado por:

PILLASAGUA NEMER MARLON CRISTÓBAL

VALAREZO PERALTA GUILLERMO ALBERTO

Guayaquil – Ecuador

AÑO: 2015

AGRADECIMIENTO

Agradezco de manera especial a Dios y a todas esas personas que fueron mi inspiración y mi guía en este gran logro. Un agradecimiento eterno a mi profesor PhD. Sífifo Falcones, a los profesores de la FIEC sin cuyas enseñanzas jamás habría llegado a donde estoy y a mi compañero de tesis Guillermo Valarezo por su paciencia, dedicación y colaboración.

Pillasagua Nemer Marlon Cristóbal

Agradezco principalmente a Dios, quien me ha guiado por este camino y me da fuerzas para avanzar. También a mi familia, cuyo apoyo incondicional fue fundamental para este logro. Un agradecimiento eterno al PhD. Sífifo Falcones y a mi compañero Marlon Pillasagua por la paciencia que me tuvieron durante este tiempo.

Valarezo Peralta Guillermo Alberto

DEDICATORIA

Le dedico este proyecto a Dios, a mis padres, a mis amigos y a mis profesores por mi inspiración, guía y por todo su apoyo incondicional durante todo este tiempo.

Pillasagua Nemer Marlon Cristóbal

A mi madre y mis hermanos mayores; sin su apoyo constante, hubiera sido imposible este logro. En memoria de mis abuelas Esther Muñoz y Rosa Peralta.

Valarezo Peralta Guillermo Alberto

TRIBUNAL DE SUSTENTACIÓN

PhD. Sífifo Falcones Zambrano

PROFESOR DE LA MATERIA

DE GRADUACIÓN

Ing. Víctor Asanza Armijos

PROFESOR DELEGADO

POR LA UNIDAD ACADÉMICA

DECLARACIÓN EXPRESA

“La responsabilidad por los hechos, ideas y doctrinas expuestas en este Informe nos corresponde exclusivamente; y, el patrimonio intelectual del mismo, a la ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL”

(Reglamento de Graduación de la ESPOL).

.....
PILLASAGUA NEMER MARLON CRISTÓBAL

.....
VALAREZO PERALTA GUILLERMO ALBERTO

RESUMEN

En este trabajo se presenta el diseño de una fuente de alimentación conmutada (Switched - Mode Power Supply, SMPS) que se utiliza para alimentar a un servidor de telecomunicaciones, el cual requiere un voltaje nominal de 48 [V] DC, a una potencia nominal de 400 [W].

El proyecto se enfoca en el diseño de los circuitos de fuerza y control de una fuente de suministro en DC, el cual se compone de las siguientes etapas: convertidor no aislado AC - DC con Corrección de Factor de Potencia (Power Factor Correction, PFC), y un convertidor DC – DC, con aislamiento galvánico mediante un transformador de alta frecuencia, en configuración Puente Completo (Full Bridge).

Se dimensiona el circuito de fuerza de la fuente conmutada para que cumpla las condiciones establecidas para su adecuado funcionamiento, tales como el rizado de la corriente a través de los inductores, y del voltaje, tanto para el capacitor de enlace entre las dos etapas, como para el capacitor de salida. Además de efectuar una revisión de los elementos rectificadores y conmutadores electrónicos, con sus respectivos disipadores, de requerirse. Para finalizar con la simulación en lazo abierto de las etapas por separado, lo cual nos servirá para comprobar el adecuado dimensionamiento del circuito de fuerza.

Luego se dimensiona el circuito de control para cada etapa de la fuente conmutada; para el efecto, se inicia con la determinación de las funciones de planta de ambas etapas; después, se procede a obtener los controladores mediante la aproximación por el Factor-K; y, posteriormente, efectuar la elección de los circuitos integrados controladores y elementos pasivos asociados, basados en los requerimientos para esta fuente conmutada. Para finalizar con la simulación de ambas etapas en lazo cerrado (por separado) bajo diferentes escenarios como el cambio de la referencia de voltaje de salida y cambios bruscos en la carga.

Para finalizar, se implementa la etapa AC – DC con PFC, y se efectúan las respectivas mediciones de las variables de mérito, tales como el voltaje y la corriente de suministro, con la finalidad de corroborar su correcto diseño. Y se realiza la simulación del sistema completo en lazo cerrado, ante variaciones bruscas en la carga, a fin de medir la capacidad de respuesta del sistema y su estabilidad, a pesar de estas perturbaciones. Todas las simulaciones a lo largo de este proyecto se efectuaron utilizando la herramienta de modelado matemático MATLAB, mediante su aplicación de programación gráfica Simulink, y utilizando la biblioteca de electrónica de potencia PLECS (BlockSet 3.6.1).

ÍNDICE GENERAL

AGRADECIMIENTO	i
DEDICATORIA	ii
TRIBUNAL DE SUSTENTACIÓN	iii
DECLARACIÓN EXPRESA	iv
RESUMEN.....	v
ÍNDICE GENERAL	vii
ABREVIATURAS	xiii
SIMBOLOGÍA	xiv
ÍNDICE DE FIGURAS.....	xx
ÍNDICE DE TABLAS.....	xxv
INTRODUCCIÓN.....	xxvi
CAPÍTULO 1.....	1
PLANTEAMIENTO DEL PROBLEMA Y SOLUCIÓN PROPUESTA.....	1
CAPÍTULO 2.....	8
FUNDAMENTO TEÓRICO	8
2.1 Convertidores DC – DC Conmutados.....	9
2.1.1 Convertidor Buck (Reductor).....	11
2.1.2 Convertidor Puente Completo (Full Bridge).....	17

2.1.3 Convertidor Boost (Elevador)	21
2.2 Corrección de Factor de Potencia (Power Factor Correction).....	27
2.2.1 Conceptos básicos relacionados.....	27
2.2.2 Circuito Activo para Corrección de Factor de Potencia	33
CAPÍTULO 3.....	35
DIMENSIONAMIENTO DEL CIRCUITO DE FUERZA DE LA FUENTE CONMUTADA	35
3.1 Dimensionamiento de la Etapa AC-DC Con Corrección de Factor de Potencia	36
3.1.1 Determinación de Parámetros de Entrada del Convertidor	37
3.1.2 Selección del Puente Rectificador.....	38
3.1.3 Selección del Capacitor de Entrada	38
3.1.4 Selección del Inductor de Boost.....	39
3.1.5 Selección del Diodo de Boost	40
3.1.6 Selección del Interruptor Controlado.....	41
3.1.7 Selección del Capacitor de Enlace DC.....	42
3.2 Dimensionamiento de la Etapa DC-DC en Configuración Puente Completo	44
3.2.1 Determinación de Parámetros de Entrada del Convertidor	44
3.2.2 Selección de los Interruptores Controlados.....	47
3.2.3 Selección de los Rectificadores en el Secundario	48

3.2.4 Selección del Inductor de Salida.....	48
3.2.5 Selección del Capacitor de Salida.....	49
3.3 Simulación de la Etapa AC-DC con Corrección de Factor de Potencia en Lazo Abierto	50
3.4 Simulación de la Etapa DC-DC Con Puente Completo en Lazo Abierto	54
CAPÍTULO 4.....	60
MODELAMIENTO, DISEÑO Y ELECCIÓN DE LOS CONTROLADORES DE LA FUENTE CONMUTADA	60
4.1 Estrategia de Control.....	61
4.2 Modelamiento del Sistema	62
4.2.1 Funciones de Transferencia de la Etapa AC-DC con Corrección de Factor de Potencia.....	63
4.2.2 Funciones de Transferencia de la Etapa DC-DC en configuración Puente Completo	65
4.3 Diseño de los Controladores	67
4.3.1 Aproximación por el Factor-K.....	68
4.3.2 Cálculo de Controladores para la Etapa AC-DC	71
4.3.3 Cálculo de controladores para la etapa DC-DC	80
4.4 Dimensionamiento del Circuito de Control de la Etapa AC-DC con Corrección de Factor de Potencia	88

4.4.1 Selección de la Resistencia de Sensado de Corriente RSENSE y Componentes RISENSE, CISENSE.....	89
4.4.2 Establecimiento del Voltaje de Setpoint: Selección de RFB1, RFB2, CVSENSE	90
4.4.3 Compensación de Lazo: Selección de CICOMP, CVCOMP, RVCOMP	92
4.4.4 Protección contra Caída de Voltaje de Alimentación: Selección de CVINS, RVINS1, RVINS2	96
4.5 Dimensionamiento del Circuito de Control de la Etapa DC-DC en configuración Puente Completo	97
4.5.1 Configuración de Red de Sensado de Corriente (CT, RS, RRE, DA)	99
4.5.2 Selección de Componentes para el Filtro Pasabajos de la Señal de Sensado de Corriente	100
4.5.3 Selección de Componentes para Referencia de Voltaje	100
4.5.4 Selección de Componentes para Compensación de Lazo de Realimentación	101
4.5.5 Selección de Capacitancia para Arranque Suave	103
4.5.6 Selección de resistencias para configuración de retardos de conmutación de los interruptores	103
4.5.7 Selección de resistencia para tiempo mínimo de activación de ciclo de trabajo.....	107
4.5.8 Selección de Resistencia para Configurar la Frecuencia de Conmutación.	107

4.5.9 Selección de Resistencia para Modo de Control de Corriente Pico.....	108
4.6 Simulación de la Etapa AC-DC con Corrección de Factor de Potencia en Lazo Cerrado.....	110
4.7 Simulación de la Etapa DC-DC en configuración Puente Completo en Lazo Cerrado.....	114
CAPÍTULO 5.....	118
IMPLEMENTACIÓN DE LA ETAPA DE CORRECCIÓN DE FACTOR DE POTENCIA Y SIMULACIÓN DEL SISTEMA COMPLETO.....	118
5.1 Implementación de la Etapa AC-DC con Corrección de Factor de Potencia	119
5.2 Simulación del Sistema Completo en Lazo Cerrado (PFC Boost y Full Bridge acoplados)	122
CONCLUSIONES.....	127
RECOMENDACIONES.....	129
BIBLIOGRAFÍA.....	131
ANEXOS	133
ANEXO A: DIAGRAMA ESQUEMÁTICO DE LA ETAPA AC – DC.....	134
ANEXO B: DIAGRAMA ESQUEMÁTICO DE LA ETAPA DC-DC (FULL BRIDGE)	135
ANEXO C: PLACA DE CIRCUITO IMPRESO DE LA ETAPA AC-DC (PFC BOOST)	136

ANEXO D: PLACA DE CIRCUITO IMPRESO DE LA ETAPA DC-DC (FULL BRIDGE).....137

ANEXO E: LISTA DE MATERIALES ETAPA AC-DC (PFC BOOST)..... 138

ANEXO F: LISTA DE MATERIALES ETAPA DC-DC (FULL BRIDGE)..... 139

ABREVIATURAS

AC	Corriente Alterna (Alternating Current)
DC	Corriente Directa (Direct Current)
MATLAB	Software para modelamiento matemático de sistemas (MATrix LABoratory)
MOSFET	Transistor de Efecto de Campo Metal – Óxido - Semiconductor (Metal – Oxide Semiconductor Field Effect Transistor)
PFC	Corrección de Factor de Potencia (Power Factor Correction)
PLECS	Software para simulación de circuitos lineales (Piecewise Linear Circuit Simulation)
PWM	Modulación de Ancho de Pulso (Pulse Width Modulation).
RMS	Raíz Cuadrada Media (Root Mean Square)
SMPS	Fuentes de Alimentación en Modo Conmutado (Switched Mode Power Supplies)
THD	Distorsión Armónica Total (Total Harmonic Distortion)

SIMBOLOGÍA

D	Ciclo de trabajo cuando el interruptor electrónico está cerrado
T_s	Periodo de conmutación del interruptor electrónico
f_s	Frecuencia de conmutación del interruptor electrónico
ΔQ	Variación de la carga eléctrica en el capacitor
D_{WC}	Ciclo de trabajo para el peor caso
t_{on}	Tiempo de encendido del interruptor electrónico
t_{off}	Tiempo de apagado del interruptor electrónico
PF	Factor de Potencia
DF	Factor de Distorsión
$I_{1,RMS}$	Valor RMS de la fundamental de la corriente $i(t)$
I_{RMS}	Valor RMS de la corriente $i(t)$
I_0	Componente DC de la corriente $i(t)$
I_k	Amplitud de la k-ésima armónica de la corriente $i(t)$
T_{AMB}	Temperatura ambiente
P_{INMAX}	Potencia máxima de entrada del convertidor
$P_{OUT(MAX)}$	Potencia máxima de salida del convertidor
η	Eficiencia del convertidor conmutado
$I_{INRMS(MAX)}$	Corriente RMS máxima de entrada del convertidor
$I_{INPEAK(MAX)}$	Corriente pico máxima de entrada del convertidor
$I_{INAVG(MAX)}$	Corriente promedio máxima de entrada del convertidor

I_{FUSE}	Corriente mínima para el fusible
P_{BRIDGE}	Pérdidas de conducción del puente rectificador
V_{FBRIDGE}	Caída de voltaje de conducción del puente rectificador
$R_{\theta\text{HS}_{\text{AMB}}}$	Resistencia térmica del disipador de calor al ambiente
$R_{\theta\text{JC}}$	Resistencia térmica entre la unión y la carcasa
$R_{\theta\text{C}_{\text{HS}}}$	Resistencia térmica entre la carcasa y el disipador
$T_{\text{J}(\text{MAX})}$	Temperatura de unión mínima
$T_{\text{J}(\text{MIN})}$	Temperatura de unión máxima
I_{RIPPLE}	Corriente de rizado en el inductor del PFC Boost
V_{RIPPLE}	Voltaje de rizado en el capacitor del PFC Boost
ΔV_{RIPPLE}	Factor de rizado de voltaje en el capacitor del PFC Boost
ΔI_{RIPPLE}	Factor de rizado de corriente a través del inductor del PFC Boost
C_{IN}	Capacitancia de entrada al PFC Boost
$I_{\text{L}_{\text{OUTPK}}}$	Corriente de pico del inductor del Full Bridge
$I_{\text{L}_{\text{OUTVY}}}$	Corriente de valle del inductor del Full Bridge
L_{BST}	Inductor del convertidor PFC Boost
V_{DCL}	Voltaje nominal de enlace DC entre el PFC Boost y el Full Bridge
$P_{\text{D}(\text{BOOST})}$	Pérdidas de conducción del diodo del PFC Boost
$V_{\text{F}_{\text{BOOST}}}$	Caída de voltaje de conducción del diodo del PFC Boost
Q_{RR}	Carga de recuperación de reversa del diodo
Q_{g}	Carga de acumulación en la compuerta del MOSFET

$R_{DS(ON)}$	Resistencia de conducción del MOSFET
C_{OSS_AVG}	Capacitancia de salida (promedio) del MOSFET
P_{SDC}	Potencia nominal suministrada por el convertidor
$I_{DS_{RMS}}$	Corriente RMS del drenaje a la fuente del MOSFET
$P_{COND(FET)}$	Pérdidas de conducción en un MOSFET
$P_{SW(FET)}$	Pérdidas por conmutación en un MOSFET
P_{FET}	Pérdidas totales en un MOSFET
C_{DC}	Capacitancia de enlace DC entre el PFC Boost y el Full Bridge
V_{SDC_HOLDUP}	Valor de retención de voltaje de enlace DC
t_{HOLD_UP}	Tiempo de retención de energía en un capacitor
I_{OUT}	Corriente de salida del convertidor
C_{OUT}	Capacitor de salida del convertidor
L_{OUT}	Inductor de salida del convertidor
V_{OUT}	Voltaje de salida del convertidor
N_P	Número de vueltas en el primario del transformador
N_S	Número de vueltas en el secundario del transformador
L_{MAG}	Inductancia de magnetización
$I_{P(RMS)}$	Corriente RMS en el primario del transformador
$I_{SEC(RMS)}$	Corriente RMS en el secundario del transformador
$\Delta i_{L_{OUT}}$	Factor de rizado de corriente a través del inductor del Full Bridge
$I_{OUT(RMS)}$	Corriente RMS a través del inductor del Full Bridge

ΔV_O	Factor de rizado de voltaje a través del capacitor del Full Bridge
m	Salida de los controladores de los convertidores en Simulink
V_{RECT}	Voltaje a la salida del puente rectificador del PFC Boost
V_{grid_pk}	Amplitud del voltaje de alimentación del PFC Boost
V_X	Voltaje a la salida de los rectificadores en el Full Bridge
PM	Margen de Fase
G_{PI}	Función de transferencia de planta para lazo interno de corriente
G_{PV}	Función de transferencia de planta para el lazo externo de voltaje
Φ_{SYS}	Fase del sistema
ω_{CO}	Frecuencia de cruce (0 dB)
ω_Z	Frecuencia del cero obtenido mediante la aproximación por el Factor - K
ω_P	Frecuencia del polo obtenido mediante la aproximación por el Factor - K
Φ_{BOOST}	Fase requerida para estabilidad del sistema
BW_i	Ancho de banda para el controlador del lazo de corriente
BW_v	Ancho de banda para el controlador del lazo de voltaje
G_{CI}	Función de transferencia del controlador para el lazo de corriente
G_{CV}	Función de transferencia del controlador para el lazo de voltaje
G_{OLI}	Función de transferencia para ganancia de lazo de corriente
G_{OLV}	Función de transferencia para ganancia de lazo de voltaje
R_{SENSE}	Resistencia de sensado de corriente del PFC Boost

V_{SOC}	Umbral mínimo de voltaje para sensado de corriente en PFC
I_{PCL}	Límite de corriente pico para sensado en PFC Boost
V_{PCL}	Caída de voltaje para protección de límite de corriente pico en PFC
R_{ISENSE}	Resistencia del pin I_{SENSE} (protección ante corrientes inrush)
C_{ISENSE}	Capacitancia del pin I_{SENSE} (inmunidad al ruido)
R_{FB1}	Resistencia superior para establecimiento de voltaje de referencia
R_{FB2}	Resistencia inferior para establecimiento de voltaje de referencia
C_{VSENSE}	Capacitancia del pin V_{SENSE} (inmunidad al ruido)
V_{REF}	Referencia interna de voltaje
$V_{SDC(OV)}$	Voltaje máximo de enlace DC
$V_{SDC(UV)}$	Voltaje mínimo de enlace DC
C_{VCOMP}	Capacitancia compensación lazo de voltaje en PFC
C_{ICOMP}	Capacitancia compensación lazo de corriente en PFC
R_{VCOMP}	Resistencia compensación lazo de voltaje en PFC
V_{COMP}	Voltaje de compensación de lazo
C_{VINS}	Capacitancia de tiempo de retención para protección caída de voltaje de alimentación
R_{VINS1}	Resistencia superior protección caída de voltaje de alimentación
R_{VINS2}	Resistencia inferior protección caída de voltaje de alimentación
CT	Transformador de corriente (Full Bridge)
R_s	Resistencia de sensado de corriente (Full Bridge)

D_A	Diodo de paso libre para sensado de corriente (Full Bridge)
R_{RE}	Resistencia para resetear sensado de corriente
R_{LF}	Resistencia filtro pasabajos sensado de corriente
C_{LF}	Capacitancia filtro pasabajos sensado de corriente
R_A	Resistencia superior voltaje de referencia pin EA+ (Full Bridge)
R_B	Resistencia inferior voltaje de referencia pin EA+ (Full Bridge)
R_C	Resistencia superior voltaje de referencia pin EA- (Full Bridge)
R_I	Resistencia inferior voltaje de referencia pin EA- (Full Bridge)
R_F	Resistencia realimentación lazo de voltaje (Full Bridge)
C_Z	Capacitancia de realimentación para el cero del lazo de voltaje (Full Bridge)
C_P	Capacitancia de realimentación para el polo del lazo de voltaje (Full Bridge)
C_{SS}	Capacitancia para arranque suave (Full Bridge)
R_{TMIN}	Resistencia para tiempo mínimo de activación de ciclo de trabajo (Full Bridge)
R_T	Resistencia de configuración de frecuencia de conmutación (Full Bridge)
R_{SUM}	Resistencia para modo de control de corriente pico (Full Bridge)

ÍNDICE DE FIGURAS

Figura 1.1. Fuente lineal de alimentación	2
Figura 1.2. Vista superior de una fuente lineal.....	3
Figura 1.3. Fuente de alimentación conmutada	4
Figura 1.4. Diagrama de bloques de una fuente conmutada.....	4
Figura 2.1. (a) Convertidor DC – DC conmutado básico. (b) Equivalente para conmutación. (c) Voltaje de salida	9
Figura 2.2. (a) Convertidor Buck. (b) Circuito equivalente cuando el interruptor está cerrado. (c) Circuito equivalente cuando el interruptor está abierto	12
Figura 2.3. Formas de onda del convertidor Buck. (a) Voltaje en el inductor. (b) Corriente en el inductor. (c) Corriente en el capacitor	13
Figura 2.4. Formas de onda de rizado del convertidor Buck. (a) Corriente en el capacitor. (b) Voltaje en el capacitor.....	16
Figura 2.5. Convertidor DC-DC en Puente Completo.....	18
Figura 2.6. Formas de onda del convertidor.....	18
Figura 2.7. (a) Convertidor Boost. (b) Circuito equivalente cuando el interruptor está cerrado. (c) Circuito equivalente cuando el interruptor está abierto	22
Figura 2.8. Formas de onda del convertidor Boost. (a) Voltaje en el inductor. (b) Corriente en el inductor. (c) Corriente en el diodo. (d) Corriente en el capacitor	23
Figura 2.9. Forma característica de señales de entrada de una fuente conmutada típica sin PFC	28
Figura 2.10. Armónicos contenidos en la corriente de suministro	29
Figura 2.11: Forma característica de la corriente de entrada de una fuente conmutada con corrección de factor de potencia.....	31

Figura 2.12. (a) Rectificador en puente (sin capacitor) usado en la entrada para producir una señal sinusoidal rectificada a la entrada de un sistema de corrección de factor de potencia. (b) Señal sinusoidal rectificada típica.....	33
Figura 2.13. Topología para PFC basada en el convertidor Boost.....	34
Figura 3.1. Topología de la fuente conmutada en configuración Puente Completo con corrección de factor de potencia	36
Figura 3.2. Diagrama principal del convertidor AC-DC con PFC Boost en lazo abierto	50
Figura 3.3. Circuito de fuerza del convertidor AC-DC con PFC Boost.....	51
Figura 3.4. Bloque de generación de pulsos del convertidor AC – DC con PFC Boost	51
Figura 3.5. Formas de onda del convertidor en estado estable.....	53
Figura 3.6. Verificación de rizado de la corriente en el inductor ($f = 65 \text{ kHz}$) y del voltaje de salida ($f = 120 \text{ Hz}$)	53
Figura 3.7. Diagrama principal del convertidor DC-DC Full Bridge en lazo abierto..	55
Figura 3.8. Bloque de generación de pulsos del convertidor DC – DC Full Bridge..	56
Figura 3.9. Circuito de fuerza del convertidor Full Bridge.....	56
Figura 3.10. Gráficas de corriente a través del inductor y voltaje de salida.....	58
Figura 3.11. Rizado de: (a) Corriente del inductor y del capacitor de salida. (b) Voltaje de salida	59
Figura 4.2. Circuito equivalente para obtener la función de transferencia de la etapa DC-DC.....	62
Figura 4.3. Modo de control por corriente aplicado al PFC basado en un convertidor Boost	65

Figura 4.4. Esquema del control en cascada	68
Figura 4.5. Diagrama de Bode mostrando la medición de los márgenes de ganancia y fase.....	69
Figura 4.6. Diagrama de Bode de la función de planta <i>GPI_PFC</i>	72
Figura 4.7. Diagrama de Bode de la función de planta <i>GPI_PFC</i> (ajustada)	73
Figura 4.8. Diagrama de ganancia de lazo <i>GOLI_PFC</i> con $K_C = 1$	75
Figura 4.9. Función de ganancia de lazo <i>GOLI_PFC</i> con cruce en 0 dB y $PM = 60^\circ$	76
Figura 4.10. Diagrama de Bode de la función de planta <i>GPV_PFC</i>	77
Figura 4.11. Diagrama de ganancia de lazo <i>GOLV_PFC</i> con $K_C = 1$	79
Figura 4.12. Función de ganancia de lazo <i>GOLV_PFC</i> con cruce en 0 dB y $PM = 60^\circ$	80
Figura 4.13. Diagrama de Bode de la función de planta <i>GPI_FB</i>	81
Figura 4.14. Diagrama de ganancia de lazo <i>GOLI_FB</i> con $K_C = 1$	83
Figura 4.15. Función de ganancia de lazo <i>GOLI_FB</i> con cruce en 0 dB y $PM = 60^\circ$	84
Figura 4.16. Diagrama de Bode de la función de planta <i>GPV_FB</i>	85
Figura 4.17. Diagrama de ganancia de lazo <i>GOLV_FB</i> con $K_C = 1$	87
Figura 4.18. Función de ganancia de lazo <i>GOLV_FB</i> con cruce en 0 dB y $PM = 60^\circ$...	88
Figura 4.19. Diagrama esquemático del circuito de control para PFC basado en Boost.....	89
Figura 4.20. Gráfica de V_{COMP} vs. M_1M_2	93

Figura 4.21. Esquemático del circuito de control para la configuración puente completo.....	98
Figura 4.22. Diagrama principal del convertidor AC-DC con PFC Boost en lazo cerrado.	111
Figura 4.23. Bloque de control del convertidor AC – DC con PFC Boost.	112
Figura 4.24. Gráficas de valores de mérito del convertidor AC – DC en lazo cerrado. (a) Durante todo el periodo de simulación (0.25 s). (b) En estado estable.	113
Figura 4.25. Bloque de control del convertidor DC – DC Full Bridge.	114
Figura 4.26. Diagrama principal del convertidor DC – DC Full Bridge en lazo cerrado.	115
Figura 4.27. Gráfica de la corriente a través del inductor y el voltaje a través del capacitor, ante cambios bruscos en la carga.	116
Figura 4.28. Gráfica del rizado de corriente en el capacitor, la señal de salida del controlador (m) y la corriente promedio de enlace DC, ante cambios bruscos en la carga.	117
Figura 5.1. Hardware implementado de la etapa AC – DC con PFC Boost.	119
Figura 5.2. Gráficas de la corriente de suministro, del voltaje a la salida del puente rectificador, y del voltaje de enlace DC.	120
Figura 5.3. Gráfica del rizado de voltaje de enlace DC (120 Hz).	120
Figura 5.4. Bloques de fuerza del sistema completo en lazo cerrado.	122
Figura 5.5. Diagrama principal del sistema completo en lazo cerrado.	123
Figura 5.6. Gráfica de la corriente a través del inductor y el voltaje a través del capacitor de salida.	124

Figura 5.7. Gráfica de la corriente a través del diodo Boost y de la corriente de enlace DC (señales promedio).....	124
Figura 5.8. Gráficas de: voltaje de suministro y enlace DC; y corriente de suministro del sistema completo	125

ÍNDICE DE TABLAS

Tabla 1. Tipos de controladores a obtener por la aproximación del Factor K.....	69
Tabla 2. Tipos de controladores en función de Φ_{SYS}	71
Tabla 3. Lista de materiales convertidor PFC Boost	138
Tabla 4. Lista de materiales convertidor Full Bridge.....	141

INTRODUCCIÓN

El mundo ya no es como solía ser. Hoy en día la mayoría de los equipos que usamos en el día a día, utilizan voltajes bajos de corriente directa. El avance de la tecnología ha llevado a que estos equipos cuenten con una electrónica sofisticada y por lo tanto sean muy sensibles a sobretensiones. Esto ha hecho necesario el desarrollo de fuentes de alimentación reguladas que garanticen la estabilidad del voltaje de entrada a los circuitos electrónicos.

Los requerimientos de potencia en sistemas electrónicos han ido aumentando con los años, con cargas que van desde unos cuantos miliamperios hasta aplicaciones con cargas por encima de los 100 amperios. Si bien bajos consumos de potencia pueden ser alimentados desde baterías, la gran mayoría de los dispositivos electrónicos toman su alimentación de la red, convirtiendo el voltaje alterno en adecuados valores de voltaje continuo. Es allí, donde es importante escoger la solución apropiada de acuerdo a las especificaciones de desempeño deseadas. Se puede elegir entre el uso de una fuente de alimentación lineal o una fuente de alimentación conmutada basada en las necesidades de la aplicación.

El diseño de sistemas electrónicos de potencia se está convirtiendo en una tarea más frecuente y más desafiante para los diseñadores, muchos de los cuales no poseen bases sólidas en estos temas. Algunos de los usos más frecuentes de las

fuentes conmutadas son: las fuentes de los computadores, los cargadores de batería, la batería de los automóviles eléctricos, equipos de telecomunicaciones, entre otros. El Ecuador, al ser un país en vías de desarrollo, adopta toda esta tecnología. Por lo cual se ve en la necesidad de importar este tipo de fuentes. Además, a pesar de la existencia comercial de diversos tipos, los requerimientos específicos de algunos equipos no pueden ser encontrados con facilidad surgiendo allí la necesidad de la construcción de una fuente que posea la capacidad de suministrar la potencia y la protección requerida.

Este proyecto se efectúa con la finalidad de tener un diseño eficiente, confiable, rentable y durable que permita tener alternativas a la hora de elegir una fuente de alimentación conmutada, capaz de competir con los productos importados y con el sello de “Hecho en Ecuador”.

CAPÍTULO 1

PLANTEAMIENTO DEL PROBLEMA Y SOLUCIÓN PROPUESTA

Un regulador lineal de voltaje es aquel basado en un elemento activo (como un transistor o una válvula de vacío) operando en su "zona lineal" o uno pasivo como un diodo zener operando en su zona de ruptura. El dispositivo regulador está diseñado para actuar como una resistencia variable, ajustada continuamente a una red divisora de voltaje para mantener constante una tensión de salida [1].

En la fig. 1.1 se muestra una fuente de alimentación con regulador lineal.



Figura 1.1. Fuente lineal de alimentación [4].

La fuente lineal ofrece al diseñador tres ventajas principales:

- Simplicidad de diseño.
- Operación suave y capacidad de manejar cargas. Bajo ruido de salida y una respuesta dinámica muy rápida.
- Para potencias menores a 10 [W], el costo de los componentes es mucho menor que el de las fuentes conmutadas.

Sin embargo, entre sus desventajas están: limitados campos de aplicación, no pudiendo abastecer grandes demandas de potencia debido a su baja eficiencia del 30% al 60%; además, cada regulador lineal puede tener solamente una salida, siendo solo reductores de voltaje y, a medida que se incrementa la frecuencia, aumenta su volumen condicionando su versatilidad y practicidad [2].

En la fig. 1.2 se muestra un diagrama donde se pueden identificar cada uno de los componentes de una fuente de alimentación lineal:

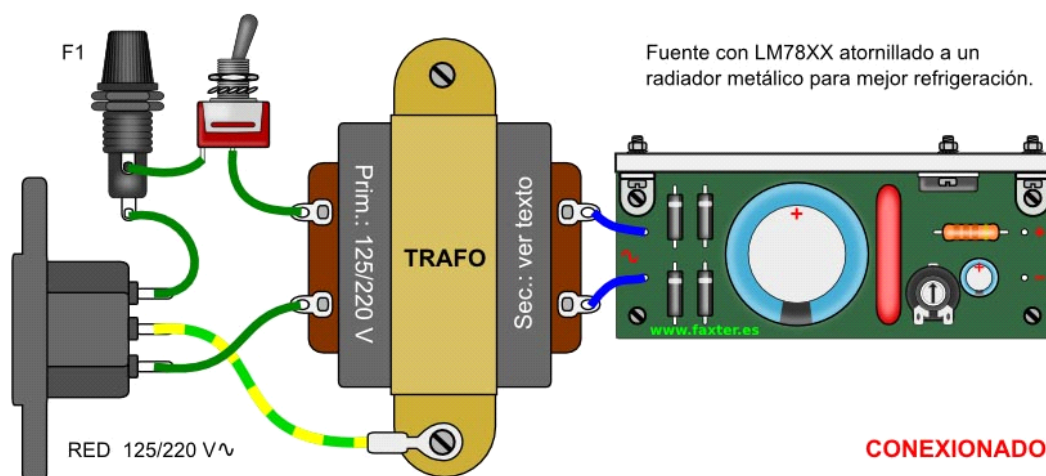


Figura 1.2. Vista superior de una fuente lineal [4].

Prácticamente todas las fuentes de alimentación incluidas en equipos modernos, ya sea en los de uso industrial o de instrumentación, cuentan con fuentes de tipo conmutado, conocidas con sus iniciales derivadas del inglés Switched Mode Power Supply (SMPS).

Una fuente conmutada es un dispositivo que suministra energía a equipos eléctricos con un rango controlado de voltajes de salida. Esto se efectúa a través de circuitos que emplean transistores de potencia, los cuales trabajan en conmutación a altas frecuencias. La transferencia de energía desde la entrada a la salida no se realiza en forma continua, sino en forma de paquetes mediante la inclusión de elementos reactivos que actúan como acumuladores de energía. El voltaje de salida es controlado mediante el ciclo de trabajo, frecuencia o fase de conmutaciones. Para esto se requiere de circuitos de control para los transistores [2], [3].



Figura 1.3. Fuente de alimentación conmutada [2].

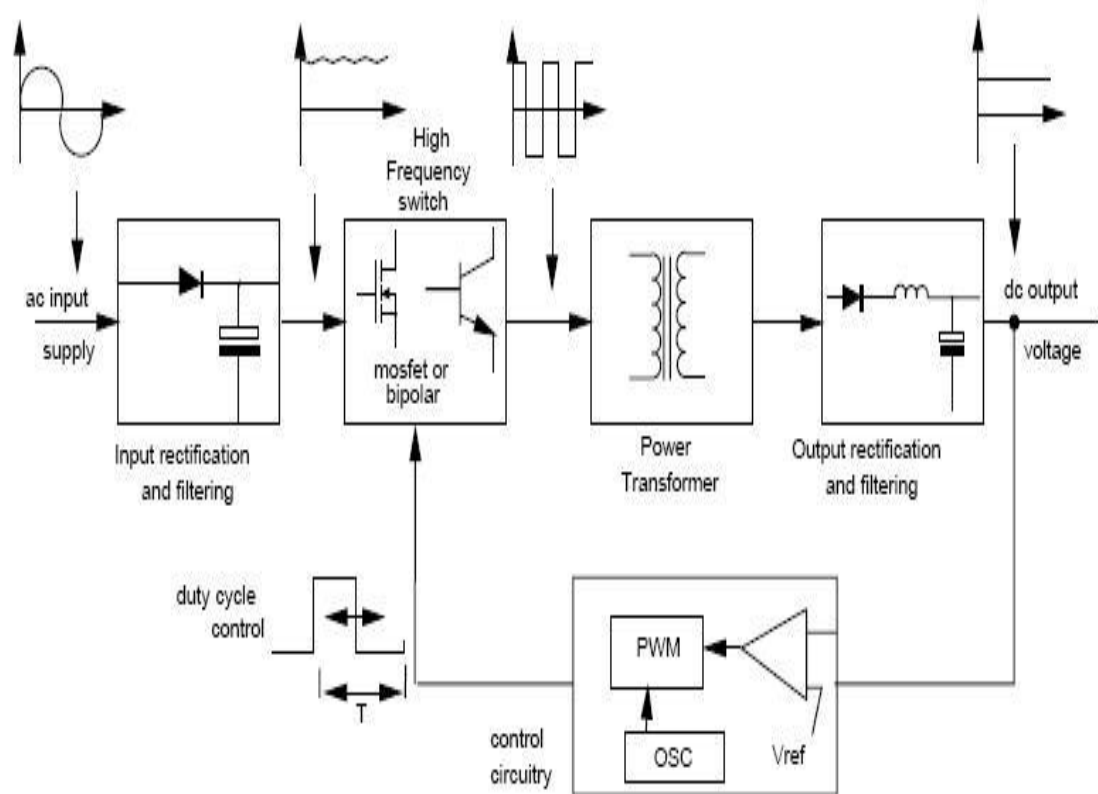


Figura 1.4. Diagrama de bloques de una fuente conmutada [5].

Las fuentes conmutadas tienen las siguientes ventajas [2]:

- La eficiencia está comprendida entre el 68 y el 90%. Esto hace reducir el costo de los dispositivos de potencia. Además, como los dispositivos funcionan en régimen de corte y saturación, su uso es más eficiente.
- Debido a que el voltaje de entrada es *conmutado*, formándose una onda cuadrada alterna, se puede variar la relación de transformación pudiendo funcionar como reductor, elevador, o inversor de tensión con múltiples salidas.
- No es necesario el uso del transformador de línea, ya que el elemento magnético de transferencia de energía lo puede reemplazar, funcionando no en 50/60 [Hz], sino en alta frecuencia de conmutación, reduciendo el tamaño del transformador y en consecuencia, el peso; y el coste.

Un transformador de energía de 50/60 [Hz] tiene un volumen efectivo significativamente mayor que uno aplicado en una fuente conmutada, cuya frecuencia es típicamente mayor que 15 kHz.

Desventajas [2]:

- Diseño más elaborado. Un diseño de una fuente conmutada puede llevar varias semanas o meses de desarrollo y puesta a punto, dependiendo de los requerimientos.
- El ruido es mayor que el de las fuentes lineales. En la salida y entrada, irradia interferencias electromagnética y de radiofrecuencia. Esto dificulta el control y no deberá ser ignorado durante la fase de diseño. Por este motivo se agregan circuitos de protección y de arranque suave; y filtros de línea adicionales.

- La fuente conmutada toma proporciones de energía de la entrada en pulsos de tiempos limitados para transferirlo a la salida en otras condiciones de corriente y tensión, por lo que le llevará mayor tiempo de restablecimiento al circuito para soportar variaciones en la entrada. Esto se llama "*respuesta transitoria en el tiempo*". Para compensar este funcionamiento lento, los capacitores de filtro de salida se deberán incrementar para almacenar la energía necesaria por la carga durante el tiempo en que la fuente conmutada se está ajustando.

La fuente a diseñar debe ser un dispositivo capaz de mantener el voltaje en la carga ante cambios bruscos en esta última. Además de lograr que la corriente de suministro tenga forma sinusoidal, y un factor de potencia cerca al unitario. Para escoger su topología, dimensionar los componentes, diseñar el controlador y simular el comportamiento del dispositivo, ante las mencionadas variaciones, se usará la herramienta SIMULINK de MATLAB.

Objetivos generales:

- Crear un modelo de simulación de una fuente conmutada de 400 [W], con característica de corrección de factor de potencia, como suministro en DC para un servidor de datos.
- Observar la respuesta del sistema ante contingencias como pueden ser la caída de voltaje en el enlace entre las etapas AC – DC y DC - DC o la variación brusca de la carga a la salida.
- Utilizar interruptores electrónicos de potencia para obtener el voltaje DC requerido a partir de un nivel de voltaje AC. El mismo que lo proveerá una fuente

AC. Y lograr corregir el factor de potencia, llevándolo a valores cercanos a la unidad.

Objetivos específicos:

- Diseño y simulación de un convertidor AC - DC con característica de corrección de factor de potencia (PFC), basado en un convertidor elevador (Boost);
- Diseño y simulación de un convertidor DC - DC en configuración puente completo (Full Bridge) con aislamiento galvánico mediante transformador de alta frecuencia; e
- Implementación del convertidor AC – DC y simulación del sistema completo (ambos convertidores acoplados).

El proyecto ha sido limitado a la simulación de la fuente conmutada mediante interruptores electrónicos ideales para simplicidad del diseño; además, se realizó la implementación del convertidor AC –DC con corrección de factor de potencia. Tanto el voltaje de salida, como la capacidad de carga están limitados por las condiciones de diseño de los elementos de la fuente; a un porcentaje menor al 12% de la carga nominal es imposible mantener una estabilidad ante cambios bruscos en la carga y variaciones de voltaje a la salida, para este diseño.

CAPÍTULO 2

FUNDAMENTO TEÓRICO

Los convertidores DC – DC conmutados son circuitos electrónicos de potencia que convierten un voltaje continuo en otro nivel de voltaje continuo, mediante el encendido y apagado periódico de los interruptores electrónicos presentes y, normalmente, proporcionan una salida regulada [9], [10]. Los circuitos a describirse en esta sección son: convertidor Reductor (Buck); convertidor en Puente Completo (Full Bridge) aislado galvánicamente, basado en el anterior; y convertidor Elevador (Boost). Además se tratará un apartado sobre la Corrección del Factor de Potencia, cuya topología estará basada en el convertidor Boost.

2.1 Convertidores DC – DC Conmutados

En estos convertidores, el transistor funciona como un interruptor electrónico, al estar completamente activado (estado de saturación/conducción) o desactivado (estado de corte). A diferencia de los convertidores lineales, en cuyo caso, el transistor opera en la zona de amplificación, comportándose como un resistor variable [9]. En la fig. 2.1 se muestra el convertidor DC – DC conmutado básico:

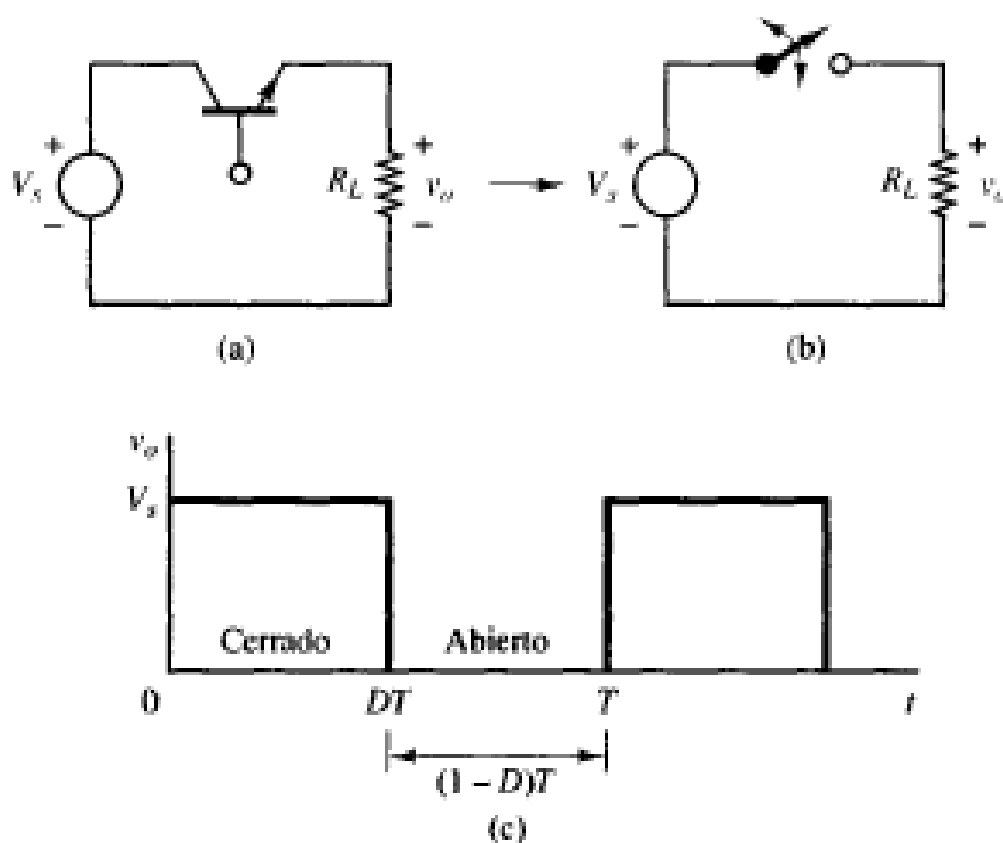


Figura 2.1. (a) Convertidor DC – DC conmutado básico. (b) Equivalente para conmutación. (c) Voltaje de salida [9].

Si suponemos que el interruptor es ideal, la salida es igual a la entrada cuando el interruptor está cerrado y es cero cuando está abierto. La apertura y cierre

periódicos del interruptor producen la salida de pulsos mostrada en la figura 2.1

(c). La media o componente DC de salida es

$$V_O = \frac{1}{T} \int_0^T v_O(t) dt = \frac{1}{T} \int_0^{DT} V_S dt = V_S D \quad (2.1)$$

La componente continua de la salida se controla ajustando el ciclo de trabajo D , que es la fracción del periodo en la que el interruptor está cerrado:

$$D = \frac{t_{on}}{t_{on} + t_{off}} = \frac{t_{on}}{T} = t_{on} f \quad (2.2)$$

Siendo f la frecuencia de conmutación en [Hz]. En este circuito, la componente de continua de la salida será menor o igual a la entrada.

La potencia absorbida por el interruptor ideal es cero. Cuando el interruptor está abierto, la corriente que pasa por él es cero; cuando está cerrado, la caída de voltaje es cero. Por tanto, la carga absorbe toda la potencia y la eficiencia energética es de 100%. En un interruptor real se producen pérdidas, porque el voltaje del interruptor no es cero cuando conduzca y el interruptor deberá pasar por la región lineal al pasar de un estado al otro [9].

En algunas aplicaciones puede ser suficiente controlar la componente continua de una salida de pulsos como la mostrada en la figura 2.1 (c), pero muchas veces el objetivo es producir una salida que sea continua pura. A continuación se enlistan las propiedades de los convertidores DC – DC cuando operan en estado estable:

- La corriente en el inductor es periódica:

$$i_L(t + T) = i_L(t) \quad (2.3)$$

- El voltaje medio en el inductor es cero:

$$V_L = \frac{1}{T} \int_t^{t+T} v_L(\lambda) d\lambda = 0 \quad (2.4)$$

- La corriente media en el capacitor es cero:

$$I_C = \frac{1}{T} \int_t^{t+T} i_C(\lambda) d\lambda = 0 \quad (2.5)$$

- La potencia entregada por la fuente es igual a la suministrada a la carga. Cuando los componentes no son ideales, la fuente también suministra las pérdidas [9]:

$$\text{Circuito ideal: } P_S = P_O$$

$$\text{Circuito no ideal: } P_S = P_O + \text{pérdidas} \quad (2.6)$$

2.1.1 Convertidor Buck (Reductor)

Una manera de obtener una salida que sea continua pura en el circuito de la figura 2.1 (a) es insertar un filtro pasabajos después del interruptor. En la figura 2.2 se muestra un filtro pasabajos con un inductor y un capacitor añadido al convertidor básico. El diodo proporciona un camino a la corriente del inductor cuando el interruptor está abierto y se polariza en inversa cuando el interruptor está cerrado. Este circuito se denomina convertidor Buck (Reductor), porque el voltaje de salida es menor que la de entrada [9], [10].

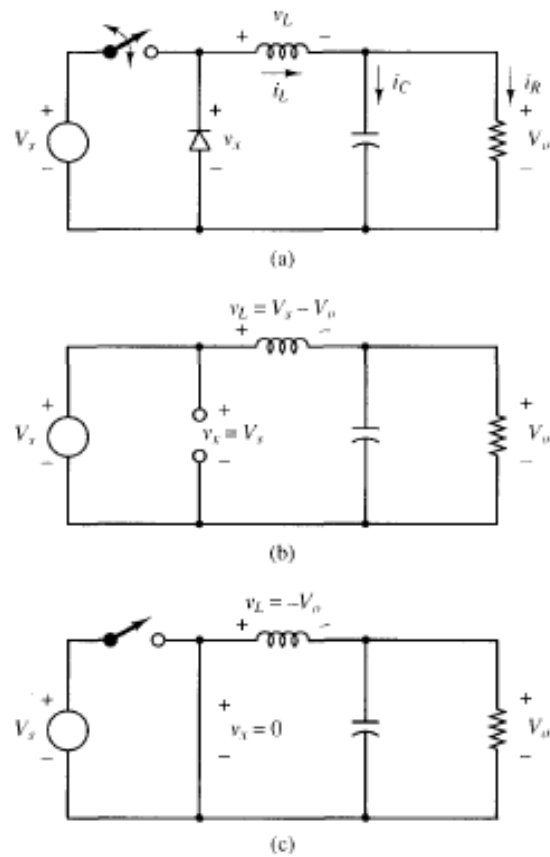


Figura 2.2. (a) Convertidor Buck. (b) Circuito equivalente cuando el interruptor está cerrado. (c) Circuito equivalente cuando el interruptor está abierto [9].

Análisis con el interruptor cerrado. Cuando el interruptor está cerrado en el convertidor de la figura 2.2 (a), el diodo se polariza en inversa y el circuito equivalente es el mostrado en la figura 2.2 (b). El voltaje en el inductor es

$$v_L = V_s - V_o = L \frac{di_L}{dt} \rightarrow \frac{di_L}{dt} = \frac{V_s - V_o}{L} \quad (2.7)$$

Como la derivada de la corriente es una constante positiva, la corriente aumenta linealmente como se muestra en la figura 2.3 (b). La variación de corriente cuando el interruptor está cerrado se calcula de la siguiente manera:

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_S - V_O}{L}$$

$$(\Delta i_L)_{\text{cerrado}} = \left(\frac{V_S - V_O}{L} \right) DT \quad (2.8)$$

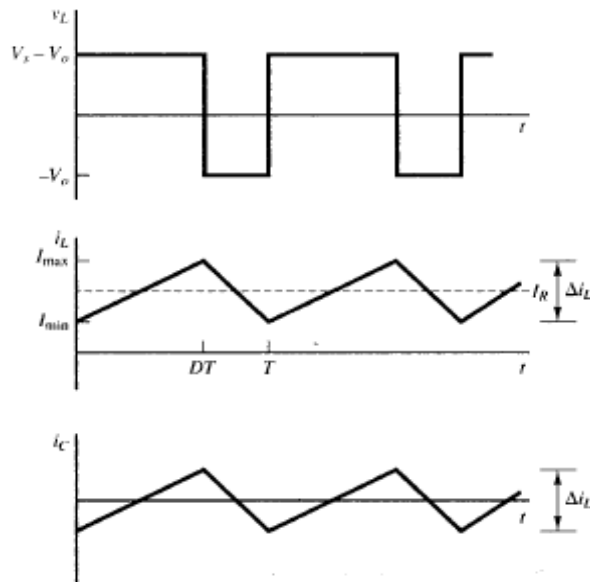


Figura 2.3. Formas de onda del convertidor Buck. (a) Voltaje en el inductor. (b) Corriente en el inductor. (c) Corriente en el capacitor [9].

Análisis con el interruptor abierto. Cuando el interruptor está abierto, el diodo se polariza en directa para dejar pasar la corriente del inductor y se aplica el circuito equivalente de la figura 2.2 (c). Cuando el interruptor está abierto, el voltaje en el inductor es

$$v_L = -V_O = L \frac{di_L}{dt} \rightarrow \frac{di_L}{dt} = \frac{-V_O}{L} \quad (2.9)$$

La derivada de la corriente en el inductor es una constante negativa, y la corriente disminuye linealmente como se muestra en la figura 2.3 (b). La variación de corriente en el inductor cuando el interruptor está abierto es

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = \frac{-V_O}{L}$$

$$(\Delta i_L)_{abierto} = \left(\frac{-V_O}{L}\right)(1-D)T \quad (2.10)$$

En la operación en estado estable es necesario que la corriente en el inductor sea la misma al principio y al final de cada ciclo de conmutación, por lo que la variación neta de la corriente en el inductor en un periodo es cero. Para ello se debe cumplir

$$(\Delta i_L)_{cerrado} + (\Delta i_L)_{abierto} = 0$$

$$\left(\frac{V_S - V_O}{L}\right)DT + \left(\frac{-V_O}{L}\right)(1-D)T = 0 \quad (2.11)$$

Despejando V_O ,

$$V_O = V_S D \quad (2.12)$$

Que es el mismo resultado de la ecuación (2.1). *El convertidor Buck produce una salida menor o igual a la entrada* [9], [10].

La corriente media en el inductor debe ser igual a la corriente media en la resistencia de carga, porque la corriente media en el capacitor debe ser cero cuando opera en estado estable:

$$I_L = I_R = \frac{V_O}{R} \quad (2.13)$$

Como la variación de la corriente en el inductor se puede calcular utilizando las ecuaciones (2.8) y (2.10), los valores máximo y mínimo de la corriente en el inductor se calcularán de la siguiente manera:

$$I_{\max} = I_L + \frac{\Delta i_L}{2} = \frac{V_O}{R} + \frac{V_O}{2L}(1-D)T = V_O \left[\frac{1}{R} + \frac{(1-D)}{2Lf_s} \right] \quad (2.14)$$

$$I_{\min} = I_L - \frac{\Delta i_L}{2} = \frac{V_O}{R} - \frac{V_O}{2L}(1-D)T = V_O \left[\frac{1}{R} - \frac{(1-D)}{2Lf_s} \right] \quad (2.15)$$

Condición para Corriente Continua en el Inductor. Podemos utilizar la ecuación (2.15) para determinar la combinación de L y f_s que producirá corriente continua. Como $I_{\min} = 0$ es el límite entre corriente continua y discontinua [10],

$$I_{\min} = V_O \left[\frac{1}{R} - \frac{(1-D)}{2Lf_s} \right] = 0 \rightarrow (Lf_s)_{\min} = \frac{(1-D)R}{2} \quad (2.16)$$

Si fijamos la frecuencia de conmutación deseada,

$$L_{\min} = \frac{(1-D)R}{2f_s} \quad (2.17)$$

Siendo L_{\min} la inductancia mínima necesaria para corriente continua.

Rizado del Voltaje de Salida. En el análisis anterior se supuso que el capacitor era muy grande para que el voltaje fuese constante. En la práctica no será posible mantener perfectamente constante el voltaje de salida con una capacitancia finita [9]. La variación periódica del voltaje de salida se calcula a partir de la relación entre el voltaje y la corriente del capacitor. La corriente en el capacitor es

$$i_C = i_L - i_R \quad (2.18)$$

Esta corriente se muestra en la fig. 2.4.

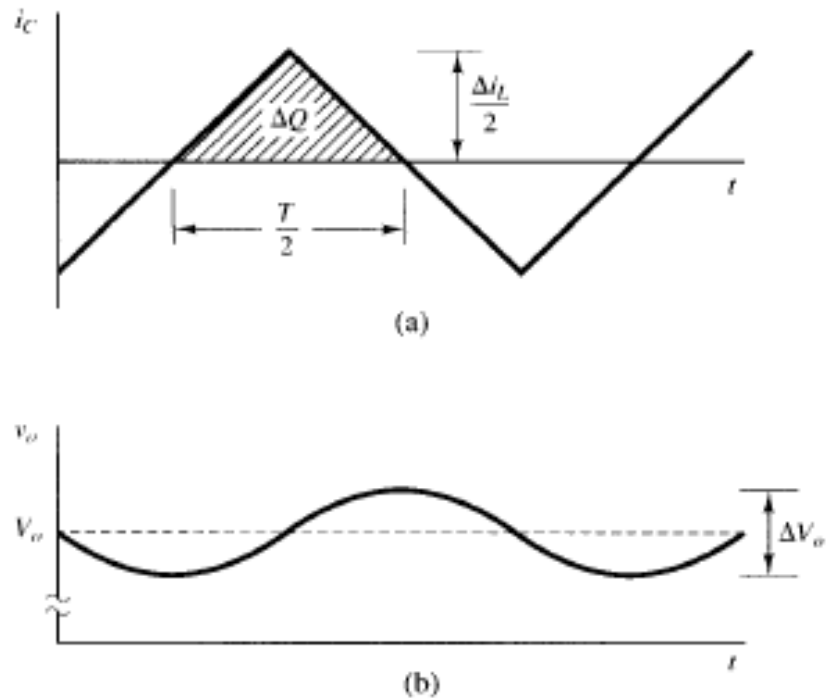


Figura 2.4. Formas de onda de rizado del convertidor Buck. (a) Corriente en el capacitor. (b) Voltaje en el capacitor [9].

El capacitor se cargará mientras sea positiva la corriente en el mismo.

Aplicando la definición de capacitancia,

$$Q = CV_o \rightarrow \Delta Q = C\Delta V_o \rightarrow \Delta V_o = \frac{\Delta Q}{C} \quad (2.19)$$

La variación de la carga ΔQ es el área del triángulo situado por encima del eje de tiempos:

$$\Delta Q = \frac{1}{2} \left(\frac{T}{2} \right) \left(\frac{\Delta i_L}{2} \right) = \frac{T\Delta i_L}{8} \rightarrow \Delta V_o = \frac{T\Delta i_L}{8C} \quad (2.20)$$

Sustituyendo el valor de Δi_L (valor absoluto) dado por la ecuación (2.10):

$$\Delta V_o = \frac{T}{8C} \left(\frac{V_o}{L} \right) (1 - D)T = \frac{V_o(1 - D)}{8LCf_s^2} \quad (2.21)$$

2.1.2 Convertidor Puente Completo (Full Bridge)

Este convertidor (aislado galvánicamente por medio de un transformador de alta frecuencia, y con tap central en el secundario), como se muestra en la figura 2.5, se basa en la configuración del convertidor Buck. Hay cuatro modos de operación: 1) el modo 1, cuando Q_1 y Q_4 están cerrados y Q_2 y Q_3 están abiertos; 2) el modo 2, cuando todos los interruptores están desactivados; 3) el modo 3, cuando Q_2 y Q_3 están cerrados y Q_1 y Q_4 están abiertos; y 4) el modo 4, cuando todos los interruptores están desactivados. Los interruptores se activan y desactivan para producir una señal alterna de onda cuadrada en el primario del transformador. El voltaje de salida se reduce (o eleva), se rectifica y después se filtra para producir una señal de salida DC. Se usa el capacitor C_1 para balancear las integrales de voltios-segundos durante los dos semiciclos, y evitar que el transformador sea llevado a la saturación [10]. La figura 2.11 muestra las formas de onda en estado estable.

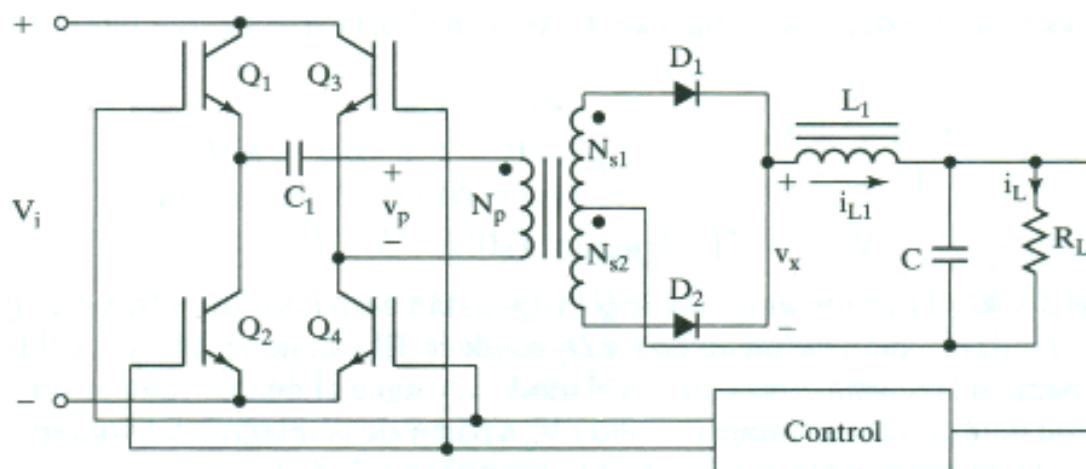


Figura 2.5. Convertidor DC-DC en Puente Completo [10].

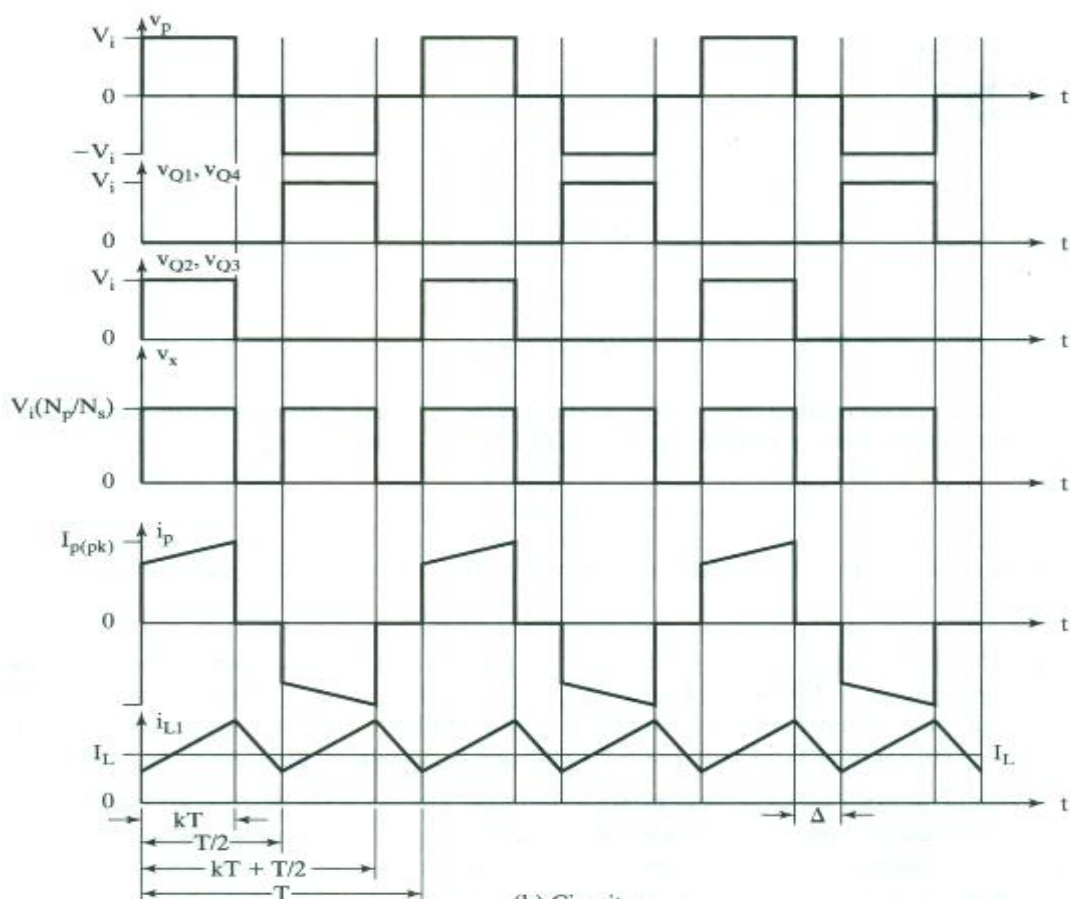


Figura 2.6. Formas de onda del convertidor [10].

Modo 1. El voltaje a través del devanado secundario es

$$V_{\text{SEC}} = \frac{N_{S1}}{N_P} V_I \quad (2.22)$$

El voltaje a través del inductor de salida L_1 es, entonces:

$$v_{L1} = \frac{N_{S1}}{N_P} V_I - V_O \quad (2.23)$$

La corriente i_{L1} del inductor aumenta en forma lineal, con la tasa

$$\frac{di_{L1}}{dt} = \frac{v_{L1}}{L_1} = \frac{1}{L_1} \left(\frac{N_{S1}}{N_P} V_I - V_O \right) \quad (2.24)$$

De donde la corriente pico del inductor $I_{L1(\text{pk})}$ al final de este modo, cuando $t = DT$, es

$$I_{L1(\text{pk})} = I_{L1(\text{vy})} + \frac{1}{L_1} \left(\frac{N_{S1}}{N_P} V_I - V_O \right) DT \quad (2.25)$$

Modo 2. Este modo es válido para $DT < t \leq T/2$. Todos los interruptores están abiertos, mientras que D_1 y D_2 son forzados a conducir la corriente magnetizante al final del modo 1. Si se redefine el origen del tiempo en el principio de este modo, la tasa de caída de I_{L1} es

$$\frac{di_{L1}}{dt} = \frac{-V_O}{L_1} \quad (2.26)$$

De donde:

$$I_{L1(\text{vy})} = i_{L1}[t = (0.5 - D)T] = I_{L1(\text{pk})} - \frac{V_O T}{L} (0.5 - D) \quad (2.27)$$

Modos 3 y 4. Durante el modo 3, Q_2 y Q_3 activados mientras que Q_1 y Q_4 , desactivados. D_1 tiene polarización inversa y D_2 conduce. El voltaje V_P a través del primario es V_i . El circuito opera en la misma forma que en el modo 1, y sigue al modo 4, que es similar al modo 2.

Rizado de la Corriente en el Inductor. En estado estable, la variación neta de la corriente del inductor debe ser igual a cero [9], [10]. Utilizando las ecuaciones (2.18) y (2.20) obtenemos

$$(\Delta i_L)_{\text{modo 1}} = I_{L1(\text{pk})} - I_{L1(\text{vy})} = \frac{1}{L_1} \left(\frac{N_{S1}}{N_P} V_i - V_0 \right) DT \quad (2.28)$$

$$(\Delta i_L)_{\text{modo 2}} = I_{L1(\text{vy})} - I_{L1(\text{pk})} = -\frac{V_0 T}{L} (0.5 - D) \quad (2.29)$$

De donde

$$(\Delta i_L)_{\text{modo 1}} + (\Delta i_L)_{\text{modo 2}} = 0 \rightarrow V_0 = 2D \frac{N_{S1}}{N_P} V_i \quad (2.30)$$

Reemplazando en (2.28) o en (2.29) (valor absoluto),

$$\Delta i_L = \frac{1}{L_1 f} D(1 - 2D) \left(\frac{N_{S1}}{N_P} V_i \right) \quad (2.31)$$

Nótese que el ciclo de trabajo D no puede exceder del 50%.

Ciclo de trabajo para el peor caso. De (2.31) se observa la expresión

$$y(D) = D(1 - 2D) = D - 2D^2 \quad (2.32)$$

Aplicando el criterio de la primera derivada,

$$y'(D) = 1 - 4D = 0 \rightarrow D = D_{WC(FB)} = 0.25 \quad (2.33)$$

Rizado del Voltaje de Salida. Se realiza el mismo procedimiento que para el convertidor Buck; la diferencia radica en que la variación de la carga ΔQ , en vez de ser en $T/2$, ahora es en $T/4$. De este modo [9], [10],

$$\Delta V_o = \frac{\Delta i_L}{16fC} = \frac{V_o(1 - 2D)}{32LCf_s^2} \quad (2.34)$$

2.1.3 Convertidor Boost (Elevador)

En la fig. 2.7 se muestra el convertidor Boost. Éste es otro convertidor que funciona abriendo y cerrando periódicamente un interruptor electrónico. Se denomina elevador porque el voltaje de salida es mayor que el de entrada [9].

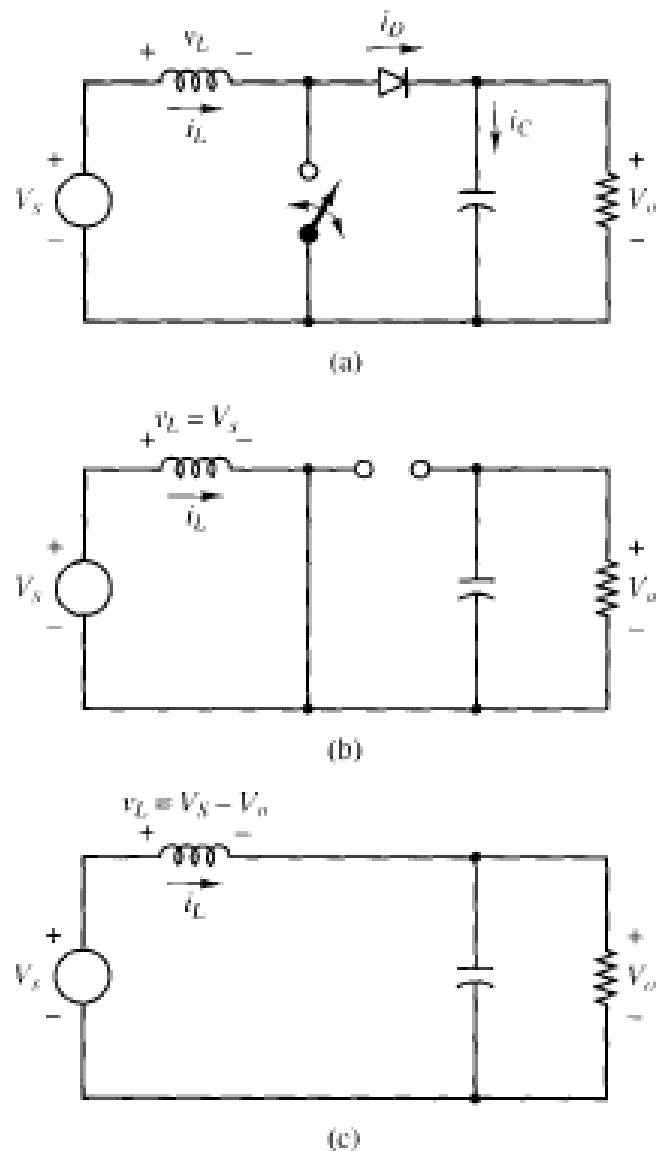


Figura 2.7. (a) Convertidor Boost. (b) Circuito equivalente cuando el interruptor está cerrado. (c) Circuito equivalente cuando el interruptor está abierto [9].

Análisis con el interruptor cerrado. Cuando el interruptor está cerrado, el diodo está polarizado en inversa. La ley de Kirchhoff para voltajes en la malla que incluye la fuente, el inductor y el interruptor cerrado es

$$v_L = V_s = L \frac{di_L}{dt} \rightarrow \frac{di_L}{dt} = \frac{V_s}{L} \quad (2.35)$$

El ritmo de variación de la corriente es constante, por lo que la corriente aumenta linealmente cuando el interruptor está cerrado, como se muestra en la figura 2.8 (b). La variación de corriente en el inductor se calcula utilizando

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_S}{L} \quad (2.36)$$

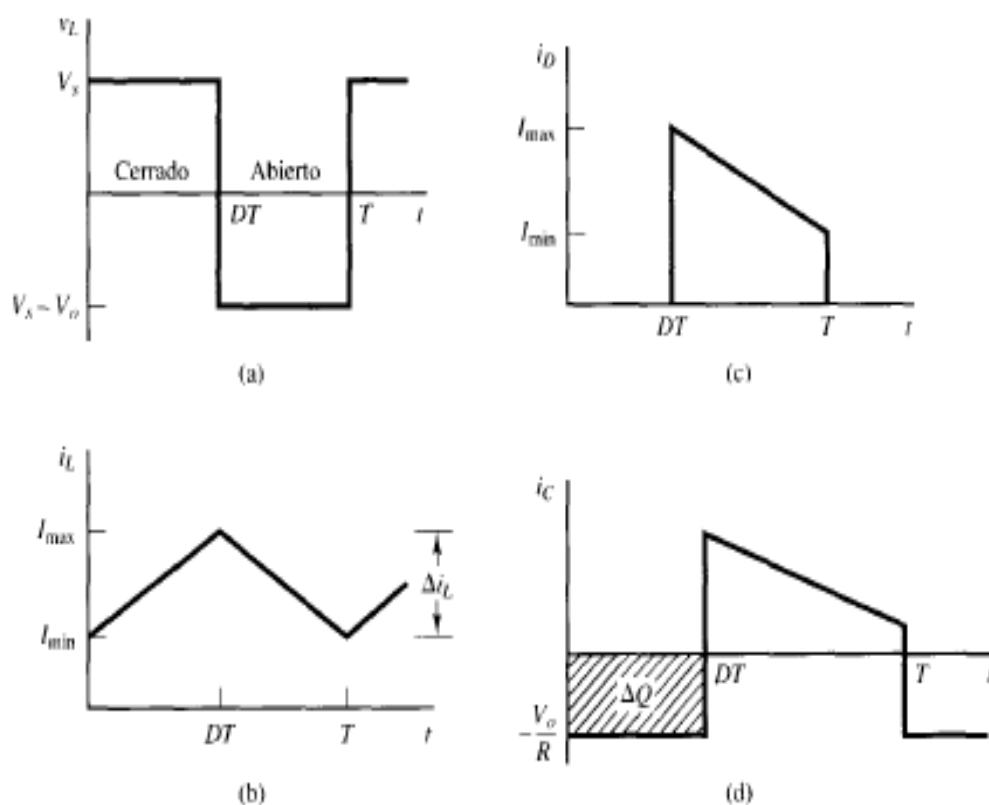


Figura 2.8. Formas de onda del convertidor Boost. (a) Voltaje en el inductor. (b) Corriente en el inductor. (c) Corriente en el diodo. (d) Corriente en el capacitor [9].

Despejando cuando el interruptor está cerrado,

$$(\Delta i_L)_{\text{cerrado}} = \frac{V_S DT}{L} \quad (2.37)$$

Análisis con el interruptor abierto. Cuando el interruptor está abierto, la corriente en el inductor no puede variar de forma instantánea, por lo que el diodo se polariza en directa para proporcionar un camino a la corriente del inductor. Suponiendo que el voltaje de salida es constante, el voltaje en el inductor es

$$v_L = V_S - V_O = L \frac{di_L}{dt} \rightarrow \frac{di_L}{dt} = \frac{V_S - V_O}{L} \quad (2.38)$$

El ritmo de variación de corriente en el inductor es constante, por lo que la corriente debe variar linealmente cuando el interruptor esté abierto. La variación en la corriente del inductor con el interruptor abierto es

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = \frac{V_S - V_O}{L} \quad (2.39)$$

Despejando Δi_L ,

$$(\Delta i_L)_{abierto} = \frac{(V_S - V_O)(1-D)T}{L} \quad (2.40)$$

En estado estable, la variación neta de la corriente del inductor debe ser igual a cero. Utilizando las ecuaciones (2.37) y (2.40) obtenemos

$$\begin{aligned} (\Delta i_L)_{cerrado} + (\Delta i_L)_{abierto} &= 0 \\ \frac{V_S D T}{L} + \frac{(V_S - V_O)(1-D)T}{L} &= 0 \end{aligned} \quad (2.41)$$

$$V_O = \frac{V_S}{1-D}$$

Esta ecuación muestra que, si el interruptor siempre está abierto y D es cero, la salida es igual a la entrada. Al aumentar el ciclo de trabajo, el denominador de (2.41) disminuirá y la salida será mayor que la entrada. El convertidor elevador produce un voltaje de salida mayor o igual al voltaje de entrada [9], [10].

La corriente media por el inductor se calculará teniendo en cuenta que la potencia entregada por la fuente debe ser igual a la potencia absorbida por la resistencia de carga. La potencia de salida es V_0^2/R y la potencia de entrada es $V_S I_L$. Igualando la potencia de entrada y la de salida, y usando (2.41),

$$V_S I_L = V_0^2/R = \frac{\left(\frac{V_S}{1-D}\right)^2}{R} \rightarrow I_L = \frac{V_S}{(1-D)^2 R} \quad (2.42)$$

Las corrientes máxima y mínima en el inductor se determinan utilizando el valor medio y la variación de corriente dada por la ecuación (2.37),

$$I_{\max} = I_L + \frac{\Delta i_L}{2} = \frac{V_S}{(1-D)^2 R} + \frac{V_S D T}{2L} \quad (2.43)$$

$$I_{\min} = I_L - \frac{\Delta i_L}{2} = \frac{V_S}{(1-D)^2 R} - \frac{V_S D T}{2L} \quad (2.44)$$

Condición para Corriente Continua en el Inductor. Para que la corriente en el inductor sea continua es necesario que sea positiva. Por tanto, el límite entre corriente continua y discontinua en el inductor se calcula utilizando [9], [10]:

$$I_{\min} = \frac{V_S}{(1-D)^2 R} - \frac{V_S D T}{2L} = 0 \quad (2.45)$$

$$\frac{V_S}{(1-D)^2 R} = \frac{V_S D T}{2L} = \frac{V_S D}{2L f_s}$$

Por lo tanto, la mínima inductancia para obtener corriente continua en el convertidor Boost es

$$(L f)_{\min} = \frac{D(1-D)^2 R}{2} \rightarrow L_{\min} = \frac{D(1-D)^2 R}{2f_s} \quad (2.46)$$

Rizado del Voltaje de Salida. Las ecuaciones anteriores se han desarrollado suponiendo que el voltaje de salida era constante y, por tanto, que la capacitancia era infinita. En la práctica, una capacitancia finita producirá una pequeña fluctuación o rizado en el voltaje de salida [9].

El rizado pico a pico del voltaje de salida se puede calcular a partir de la forma de onda de la corriente en el capacitor, mostrada en la figura 2.8 (d). La variación de la carga del capacitor puede calcularse utilizando

$$|\Delta Q| = \left(\frac{V_o}{R}\right) D T = C \Delta V_o \quad (2.47)$$

Por lo tanto, la expresión del rizado es

$$\Delta V_o = \frac{V_o D T}{RC} = \frac{V_o D}{RC f_s} \quad (2.48)$$

2.2 Corrección de Factor de Potencia (Power Factor Correction)

Aunque se pueden utilizar filtros pasabajos (entiéndase filtros pasivos) en la línea de alimentación para reducir los armónicos a valores aceptables, una solución más viable se encuentra al aplicar la corrección de factor de potencia activa [8], [17]. En este proyecto se diseñará e implementará un circuito activo, basado en el convertidor Boost.

2.2.1 Conceptos básicos relacionados

Factor de Potencia. Se define como la relación entre la potencia real (activa) y la potencia aparente [10], [17]:

$$PF = \frac{\text{Potencia Real (W)}}{\text{Potencia Aparente (VA)}} \quad (2.49)$$

Donde la potencia real es el promedio durante un ciclo del producto entre la corriente y el voltaje instantáneos. Y la potencia aparente es el producto de los valores RMS de la corriente y voltaje.

Las fuentes conmutadas presentan impedancias no lineales a la red eléctrica, como resultado de la circuitería de entrada. No es inusual que los pulsos de corriente sean un 10% o 20% del ciclo, dando como resultado que el pulso de corriente sea cinco o diez veces la corriente promedio durante el pulso. La figura 2.9 ilustra la situación.

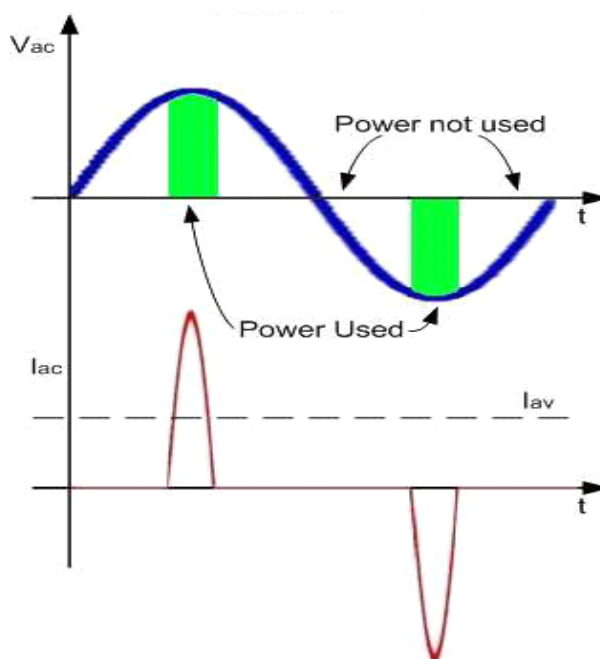


Figura 2.9. Forma característica de señales de entrada de una fuente conmutada típica sin PFC [8].

Naturaleza no Lineal de la Corriente. Si bien el voltaje es sinusoidal, la corriente no lo es, debido a la naturaleza de la carga, la cual es no lineal [10]:

$$v(t) = V_1 \text{sen}(\omega_0 t + \theta_1) \quad (2.50)$$

$$i(t) = I_0 + \sum_{k=1}^{\infty} I_k \text{sen}(k\omega_0 t + \varphi_k) \quad (2.51)$$

Donde I_0 representa la componente en DC, e I_k representa la amplitud de la k -ésima armónica de la corriente $i(t)$; la fundamental está dada por $k = 1$. La fig. 2.10 muestra los armónicos contenidos en la forma de onda de la corriente de la fig. 2.9. La fundamental (60 Hz) es representada con amplitud uno y los demás armónicos se representan como porcentajes de la amplitud de la fundamental.

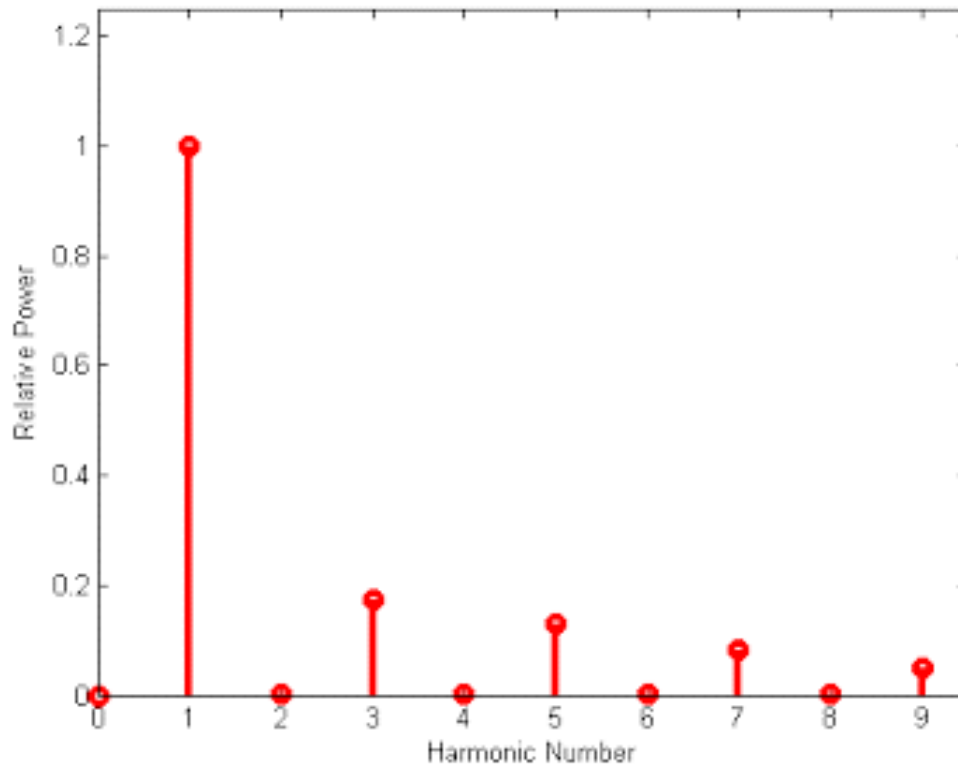


Figura 2.10. Armónicos contenidos en la corriente de suministro [8].

Factor de Distorsión. Solo la componente fundamental produce potencia real, mientras que los armónicos contribuyen con la potencia aparente; por ende, el factor de potencia está muy por debajo de 1. Esta desviación es representada por el factor de distorsión y es el principal responsable del factor de potencia no unitario cuando se habla de fuentes conmutadas; está definido por la siguiente expresión [10]:

$$DF = \frac{I_{1,RMS}}{I_{RMS}} \quad (2.52)$$

Donde $I_{1,RMS}$ es la corriente eficaz de la componente fundamental de $i(t)$; mientras que I_{RMS} se define por la siguiente expresión [10]:

$$I_{RMS} = \sqrt{I_0^2 + \sum_{k=1}^{\infty} \left(\frac{I_k}{\sqrt{2}}\right)^2} \quad (2.53)$$

La ecuación general de la relación entre la potencia real y la potencia aparente es [10], [17]:

$$P_{in} = \overbrace{V_{RMS} * I_{RMS}}^{\text{Potencia Aparente}} * \cos(\theta_1 - \varphi_1) * DF \quad (2.54)$$

Donde $\cos(\theta_1 - \varphi_1)$ es el factor de desplazamiento proveniente del ángulo de fase entre el voltaje y la fundamental de la corriente. La figura 2.11 nos muestra la entrada de una fuente de alimentación con corrección de factor de potencia.

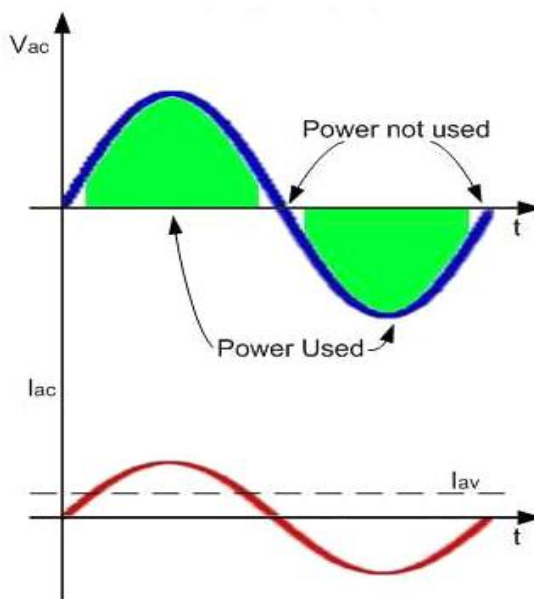


Figura 2.11: Forma característica de la corriente de entrada de una fuente conmutada con corrección de factor de potencia [8].

Está claro que altos factores de potencia y pocos armónicos van de la mano. En el caso de las SMPS, usualmente el factor de desplazamiento es muy cercano a la unidad, por ende, la siguiente relación entre la distorsión armónica y el factor de potencia puede aplicarse.

Distorsión Armónica Total (THD, Total Harmonic Distortion). Es la suma cuadrática de los valores de los armónicos sobre la fundamental, y da el peso relativo sobre el contenido de armónicos con respecto a la fundamental [10]:

$$\text{THD}(\%) = 100 * \sqrt{\sum_{k=2}^{\infty} \frac{I_k^2}{I_1^2}} \quad (2.55)$$

También puede definirse el factor de distorsión en función de THD (por unidad):

$$DF = \sqrt{\frac{1}{1 + THD^2}} \quad (2.56)$$

La expresión anterior demuestra que THD tiene que ser cero para que el factor de potencia sea igual al factor de desplazamiento, acorde con (2.54).

2.2.2 Circuito Activo para Corrección de Factor de Potencia

La fig. 2.12 muestra que la señal de entrada es rectificada por un puente de diodos, a fin de tener una señal sinusoidal rectificada de onda completa. Debido a que el circuito de PFC requiere una entrada unidireccional [17].

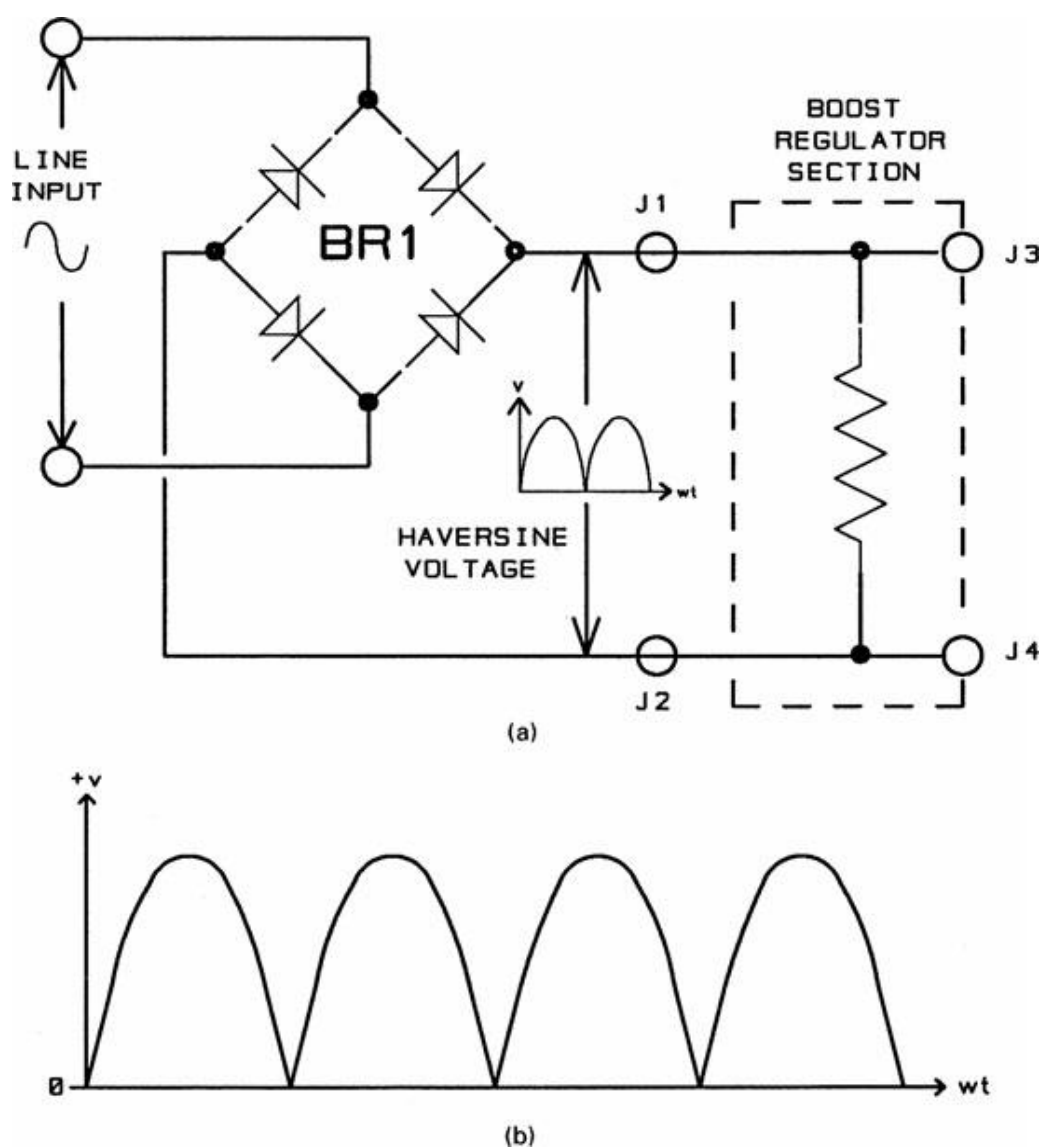


Figura 2.12. (a) Rectificador en puente (sin capacitor) usado en la entrada para producir una señal sinusoidal rectificada a la entrada de un sistema de corrección de factor de potencia. (b) Señal sinusoidal rectificada típica [17].

Esta señal unidireccional es aplicada a la entrada del regulador de alta frecuencia, como se muestra en la fig. 2.13. La misma señal es también aplicada y procesada por el circuito de control, para ser usada como señal de referencia para definir la fase y forma requeridas para la corriente de entrada.

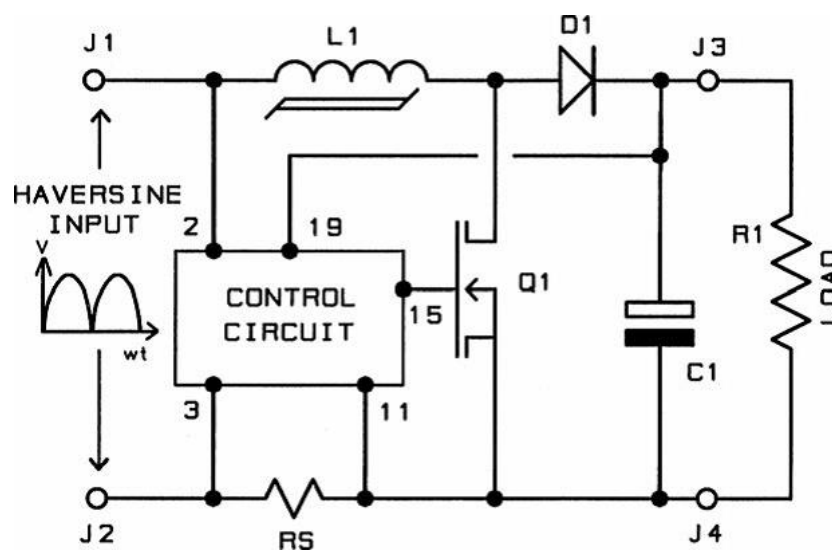


Figura 2.13. Topología para PFC basada en el convertidor Boost [17].

Para obtener la forma de onda requerida (a 120 Hz) para la corriente rectificadora a través del inductor L_1 , el interruptor Q_1 conmuta a alta frecuencia (entre 50 y 200 kHz), del mismo modo que el voltaje instantáneo de entrada cambia lentamente durante el periodo de la sinusoidal rectificadora. Si el proceso de conmutación es controlado correctamente, la corriente promedio (a la frecuencia de conmutación) en L_1 se utilizará para rastrear la señal rectificadora en relativa fase y forma durante un ciclo de línea (60 Hz) [17].

CAPÍTULO 3

DIMENSIONAMIENTO DEL CIRCUITO DE FUERZA DE LA FUENTE CONMUTADA

La topología de la fuente conmutada escogida es la presentada en la Fig. 3.1, correspondiente a la configuración Elevador (Boost) para el bloque de conversión AC-DC y Corrección de Factor de Potencia (Power Factor Correction); y la de Puente Completo (Full Bridge) en el bloque de conversión DC-DC. En este capítulo se dimensionan cada uno de los elementos del bloque de fuerza de la fuente y se presenta la forma en cómo se han determinado sus valores; corroborando los valores de inductancias y capacitancias de los filtros mediante la simulación en lazo abierto.

Se escogió esta topología debido a que, a pesar de la complejidad en la parte de control de la etapa DC-DC, es utilizado para manejar potencias en un rango variado, el cual llega a los kilovatios, inclusive; además este tipo de topología nos asegura una eficiencia superior al 80% [5], [16].

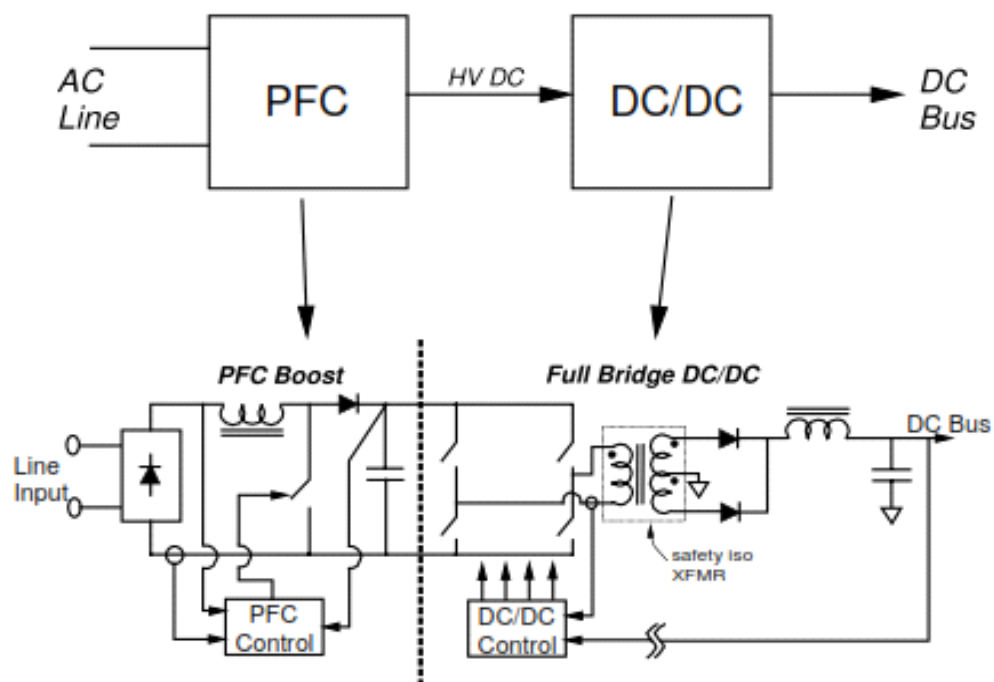


Figura 3.1. Topología de la fuente conmutada en configuración Puente Completo con corrección de factor de potencia [16].

3.1 Dimensionamiento de la Etapa AC-DC Con Corrección de Factor de Potencia

En la fig. 2.13 se define la topología del convertidor que se utiliza, el diseño de este convertidor AC-DC consiste de dos etapas: la primera es la correspondiente a la rectificación AC-DC y filtrado, sin aplicación de PFC; la segunda, consiste en un convertidor elevador (Boost), el cual, debidamente controlado, efectúa la corrección del factor de potencia [8], [17]. Esta última

etapa está constituida por un interruptor electrónico de potencia para la conmutación, y además este es controlado por modulación de ancho de pulso (PWM).

3.1.1 Determinación de Parámetros de Entrada del Convertidor

El voltaje que entregará el convertidor será de 200[V]dc, por lo que la fuente de alimentación AC estará a un voltaje nominal de 110 [V]_{RMS} (156 [V]_P). El valor mínimo de voltaje será 100 [V]_{RMS} (141 [V]_P); mientras que el valor máximo de voltaje será 120 [V]_{RMS} (170 [V]_P). La frecuencia de la red estará entre 58 y 63 [Hz], con un valor nominal de 60 [Hz]. La frecuencia de conmutación del convertidor es $f_s = 65$ [kHz]. La eficiencia prevista es de $\eta = 0.92$, con una potencia máxima de 400 [W]. El factor de potencia mínimo a obtener es $PF = 0.9$. A menos que se indique lo contrario, $T_{AMB} = 25^\circ\text{C}$; $T_{AMB(MAX)} = 50^\circ\text{C}$.

Potencia máxima de entrada [11]:

$$P_{IN_{MAX}} = \frac{P_{OUT(MAX)}}{\eta} = \frac{400 \text{ [W]}}{0.92} = 434.783 \text{ [W]} \quad (3.1)$$

Corriente RMS máxima de entrada [11]:

$$I_{IN_{RMS(MAX)}} = \frac{P_{IN(MAX)}}{V_{IN(MIN)} * PF} = \frac{434.783 \text{ W}}{100 \text{ V} * 0.9} = 4.831 \text{ [A]} \quad (3.2)$$

Corriente pico máxima de entrada [11]:

$$I_{IN_{PEAK(MAX)}} = \sqrt{2} * I_{IN_{RMS(MAX)}} = \sqrt{2} * 4.831 = 6.8319 \text{ [A]} \quad (3.3)$$

Corriente promedio máxima de entrada [11]:

$$I_{IN_{AVG(MAX)}} = \frac{2}{\pi} * I_{IN_{PEAK(MAX)}} = \frac{2}{\pi} * 6.8319 = 4.3494 \text{ [A]} \quad (3.4)$$

Corriente mínima para el fusible [11]:

$$I_{FUSE} = 1.5 * I_{IN_{RMS(MAX)}} = 1.5 * 4.831 = 7.2461 \text{ [A]} \quad (3.5)$$

3.1.2 Selección del Puente Rectificador

Se elige un puente rectificador con las siguientes características: $V_{F_BRIDGE} = 1$ [V]; $R_{\theta JC(BRIDGE)} = 2.2$ [°C/W]; $R_{\theta C_HS(BRIDGE)} = 1$ [°C/W]; $T_{J(MAX)} = 150$ °C.

Pérdidas de conducción [11]:

$$P_{BRIDGE} = 2V_{F_BRIDGE} I_{IN_{AVG(MAX)}} = 2 * 1 * 4.3494 = 8.6987 \text{ [W]} \quad (3.6)$$

Disipador de calor [11]:

$$\begin{aligned} R_{\theta HS_{AMB}} &= \frac{T_{J(MAX)} - T_{J(MIN)}}{P_{BRIDGE}} - R_{\theta JC(BRIDGE)} - R_{\theta C_{HS(BRIDGE)}} \quad (3.7) \\ &= \frac{150 - 50}{8.6897} - 2.2 - 1 = 8.2959 \text{ [°C/W]} \end{aligned}$$

3.1.3 Selección del Capacitor de Entrada

Permitiendo un factor de rizado de corriente en el inductor $\Delta I_{RIPPLE} = 0.1$ y un factor de rizado de voltaje a alta frecuencia $\Delta V_{RIPPLE_IN} = 0.05$, el mínimo valor

de capacitancia de entrada C_{IN} se calcula determinando en primer lugar la corriente de rizado I_{RIPPLE} , y el voltaje de rizado, $V_{IN_RIPPLE(MAX)}$ [11]:

$$I_{RIPPLE} = \Delta I_{RIPPLE} I_{IN_PEAK(MAX)} = 0.1 * 6.8319 = 0.68319 \text{ [A]} \quad (3.8)$$

$$V_{IN_RIPPLE(MAX)} = \Delta V_{RIPPLE IN} \sqrt{2} V_{IN(MIN)} = 0.05 * 100 \sqrt{2} = 7.07107 \text{ [V]} \quad (3.9)$$

Por lo tanto, el valor de la capacitancia máxima de entrada es [11]:

$$C_{IN} = \frac{I_{RIPPLE}}{8f_S V_{IN_RIPPLE(MAX)}} = \frac{0.68319}{8 * 65000 * 7.07107} = 0.1858 \text{ [\mu F]} \quad (3.10)$$

3.1.4 Selección del Inductor de Boost

Primero se determina la corriente máxima de pico $I_{L_PEAK(MAX)}$ [11]:

$$\begin{aligned} I_{L_PEAK(MAX)} &= I_{IN_PEAK(MAX)} + 0.5 I_{RIPPLE} \\ &= 6.8319 + 0.5 * 0.68319 = 7.1735 \text{ [A]} \end{aligned} \quad (3.11)$$

El valor mínimo del inductor se calcula basado en un ciclo de trabajo, en el peor de los casos, $D_{WC} = 0.5$ [11]:

$$L_{BST} \geq \frac{V_{SDC} D_{WC} (1 - D_{WC})}{f_S I_{RIPPLE}} \quad (3.12)$$

$$L_{BST} \geq \frac{200 * 0.5(1 - 0.5)}{65000 * 0.68319}$$

$$L_{BST} \geq 1.1259 \text{ [mH]}$$

Se elige un inductor $L_{BST} = 1.5 \text{ [mH]}$.

Ahora, se determina el ciclo de trabajo máximo de operación [11]:

$$D_{MAX} = \frac{V_{SDC} - \sqrt{2}V_{IN(MIN)}}{V_{SDC}} = \frac{200 - 100\sqrt{2}}{200} = 0.29289 \quad (3.13)$$

Por lo tanto, la corriente de rizado actual es [11]:

$$\begin{aligned} I_{RIPPLE(ACTUAL)} &= \frac{V_{SDC}D_{WC}(1 - D_{WC})}{f_S L_{BST}} \quad (3.14) \\ &= \frac{200 * 0.5(1 - 0.5)}{65000 * 0.015} \\ &= 0.51282 \text{ [A]} \end{aligned}$$

Y la corriente de pico actual es [11]:

$$\begin{aligned} I_{L_{PEAK}(ACTUAL)} &= I_{IN_{PEAK}(MAX)} + 0.5I_{RIPPLE(ACTUAL)} \quad (3.15) \\ &= 6.8319 + 0.5 * 0.51282 \\ &= 7.0883 \text{ [A]} \end{aligned}$$

3.1.5 Selección del Diodo de Boost

Las pérdidas en el diodo se estiman basadas en la caída de voltaje al conducir $V_F (@ 125^\circ\text{C}) = 1.6 \text{ [V]}$ y la carga de recuperación de reversa $Q_{RR} = 8.5 \text{ [nC]}$. Se elige un diodo con las siguientes características: $V_{F_BOOST} = 1.6 \text{ [V]}$; $R_{\theta JC(BOOST)} = 3.7 \text{ [}^\circ\text{C/W]}$; $R_{\theta C_HS(BOOST)} = 2 \text{ [}^\circ\text{C/W]}$; $T_{J(MAX)} = 150^\circ\text{C}$ [11].

Pérdidas de conducción [11]:

$$\begin{aligned} P_{D(BOOST)} &= V_{F_BOOST}I_{SDC} + 0.5f_S V_{SDC}Q_{RR} \quad (3.16) \\ &= 1.6 \left(\frac{400 \text{ W}}{200 \text{ V}} \right) + 0.5(65000)(200)(85\text{nC}) \\ &= 3.2552 \text{ [W]} \end{aligned}$$

Disipador de calor [11]:

$$\begin{aligned} R_{\theta_{HS_{AMB(BOOST)}}} &= \frac{T_{J(MAX)} - T_{A(MAX)}}{P_{D(BOOST)}} - R_{\theta_{JC(BOOST)}} - R_{\theta_{CHS(BOOST)}} \quad (3.17) \\ &= \frac{150 - 50}{3.2252} - 3.7 - 2 = 25.02 \text{ [}^{\circ}\text{C/W]} \end{aligned}$$

3.1.6 Selección del Interruptor Controlado

Se elige un interruptor controlado con las siguientes características: $R_{\theta_{JC(FET)}} = 1 \text{ [}^{\circ}\text{C/W]}$; $R_{\theta_{CHS(FET)}} = 1 \text{ [}^{\circ}\text{C/W]}$; $R_{DS(ON)(@125^{\circ}\text{C})} = 0.55 \text{ [}\Omega\text{]}$; $Q_g = 63 \text{ [nC]}$; $C_{OSS} = 330 \text{ [pF]}$; $t_r = 27 \text{ [ns]}$; $t_f = 24 \text{ [ns]}$; $T_{J(MAX)} = 150^{\circ}\text{C}$. Las pérdidas de conducción se estiman usando la resistencia $R_{DS(ON)}$ a 125°C , y la corriente RMS del drenaje a la fuente I_{DS_RMS} [11]:

$$\begin{aligned} I_{DS_RMS} &= \frac{P_{SDC}}{\sqrt{2}V_{IN(MIN)}} \sqrt{2 - \frac{16\sqrt{2}V_{IN(MIN)}}{3\pi V_{SDC}}} \quad (3.18) \\ &= \frac{400}{100\sqrt{2}} \sqrt{2 - \frac{16(100\sqrt{2})}{3\pi(200)}} = 2.52916 \text{ [A]} \end{aligned}$$

Pérdidas de conducción [11]:

$$\begin{aligned} P_{COND(FET)(BOOST)} &= R_{DS(ON)(@125^{\circ}\text{C})} I_{DS_RMS}^2 \quad (3.19) \\ &= (0.55)(2.52916)^2 \\ &= 3.51816 \text{ [W]} \end{aligned}$$

Pérdidas por conmutación [11]:

$$\begin{aligned} P_{SW(FET)(BOOST)} &= f_s [0.5V_{SDC} I_{IN_PEAK(MAX)} (t_r + t_f) + 0.5C_{SS} V_{SDC}^2] \quad (3.20) \\ &= 65000 [0.5(200)(6.8319)(27\text{ns} + 24\text{ns}) + \end{aligned}$$

$$+(0.5)(330\text{pF})(200)^2] = 2.6938 \text{ [W]}$$

Pérdidas totales [11]:

$$\begin{aligned} P_{\text{FET(BOOST)}} &= P_{\text{COND(FET)(BOOST)}} + P_{\text{SW(FET)(BOOST)}} & (3.21) \\ &= 3.51816 \text{ [W]} + 2.6938 \text{ [W]} \\ &= 6.21193 \text{ [W]} \end{aligned}$$

Disipador de calor [11]:

$$\begin{aligned} R_{\theta_{\text{HSAMB}_{\text{FET(BST)}}}} &= \frac{T_{\text{J(MAX)}} - T_{\text{A(MAX)}}}{P_{\text{FET(BOOST)}}} - R_{\theta_{\text{JC(FET)(BST)}}} - R_{\theta_{\text{CHS(FET)(BST)}}} & (3.22) \\ &= \frac{150 - 50}{6.21193} - 1 - 1 = 14.0981 \text{ [}^{\circ}\text{C/W]} \end{aligned}$$

3.1.7 Selección del Capacitor de Enlace DC

El valor de capacitancia de enlace C_{DC} se calcula para satisfacer requerimientos de retención del convertidor. Asumiendo que la etapa DC-DC requiera que el enlace DC no esté por debajo de un valor de retención $V_{\text{SDC_HOLDUP}} = 180 \text{ [V]}$, durante un ciclo de la línea de alimentación $t_{\text{HOLD_UP}} = 1/f_{\text{LINE(MIN)}}$, el valor mínimo del capacitor es [11]:

$$\begin{aligned} C_{\text{DC(MIN)}} &\geq \frac{2P_{\text{SDC}}t_{\text{HOLDUP}}}{V_{\text{SDC}}^2 - V_{\text{SDC_HOLDUP(MIN)}}^2} & (3.23) \\ C_{\text{DC(MIN)}} &\geq \frac{2(400)\left(\frac{1}{60}\right)}{200^2 - 180^2} \\ C_{\text{DC(MIN)}} &\geq 1814.882 \text{ [}\mu\text{F]} \end{aligned}$$

Se elige una capacitancia de 2000 [μF] (dos capacitores de 1000 [μF] en paralelo).

Configurando el máximo voltaje de rizado pico a pico que sea menor al 5% del voltaje de salida garantizará que el voltaje de rizado no disparará la protección de sobrevoltaje o bajo voltaje de salida. El máximo voltaje de rizado pico a pico, que ocurre al doble de la frecuencia de la línea, y la corriente de rizado del capacitor de salida se calcula de la siguiente forma [11]:

$$\begin{aligned} V_{\text{OUT_RIPPLE(PP)}} &= \frac{I_{\text{OUT}}}{2\pi f_{\text{LINE(min)}} C_{\text{OUT}}} & (3.24) \\ &= \frac{2}{2\pi(58\text{Hz})(2000\mu\text{F})} \\ &= 2.744 \text{ [V]} \end{aligned}$$

La corriente de rizado requerida al doble de la frecuencia de línea es [11]:

$$\begin{aligned} I_{\text{Cout}_{2\text{fline}}} &= \frac{I_{\text{OUT(max)}}}{\sqrt{2}} & (3.25) \\ &= \frac{2}{\sqrt{2}} = 1.4142 \text{ [A]} \end{aligned}$$

También existirá una corriente de rizado a alta frecuencia a través del capacitor [11]:

$$\begin{aligned} I_{\text{Cout}_{\text{HF}}} &= I_{\text{OUT(max)}} \sqrt{\frac{16V_{\text{OUT}}}{3\pi V_{\text{IN_RECTIFIED(min)}}} - 1.5} & (3.26) \\ &= 2 * \sqrt{\frac{16(200)}{3\pi(100\sqrt{2})} - 1.5} = 1.89826 \text{ [A]} \end{aligned}$$

La corriente de rizado total es la combinación de las dos anteriores [9], [10], [11]:

$$\begin{aligned} I_{\text{CoutRMS(total)}} &= \sqrt{I_{\text{Cout}_{2\text{flin}}}^2 + I_{\text{Cout}_{\text{HF}}}^2} \quad (3.27) \\ &= \sqrt{(1.4142)^2 + (1.89826)^2} = 2.36714 \text{ [A]} \end{aligned}$$

3.2 Dimensionamiento de la Etapa DC-DC en Configuración Puente Completo

En la fig. 2.10 se muestra la topología del convertidor que se utiliza: su diseño consiste de dos ramales en el lado del primario, los cuales le dan el nombre característico a esta configuración; la potencia a la que está dado el convertidor es la misma potencia a plena carga, es decir, a 400 [W]; está constituido por interruptores electrónicos de potencia para la conmutación y además estos son controlados por modulación de ancho de pulso (PWM) [10], [12].

3.2.1 Determinación de Parámetros de Entrada del Convertidor

El voltaje que entregará el convertidor será de 48 [V]_{DC}, por lo que el enlace DC estará a un voltaje nominal de 200 [V]_{DC}. El valor mínimo de voltaje será 190 [V]_{DC}; mientras que el valor máximo de voltaje será 210 [V]_{DC}. La frecuencia de conmutación del convertidor es $f_s = 65$ [kHz]. La eficiencia prevista para este bloque es de $\eta = 0.92$, con una potencia máxima de 400 [W] [13].

Caída de voltaje estimada de los interruptores controlados y de los rectificadores en el secundario [13]:

$$V_{\text{RDS(ON)}} = 0.3 \text{ [V]}; \quad V_{\text{FWD(FB)}} = 0.55 \text{ [V]} \quad (3.28)$$

Seleccionar la relación de vueltas del transformador basado en un ciclo de trabajo, en el peor de los casos, del 25%, según (2.26), al voltaje mínimo especificado [13]:

$$a = \frac{N_P}{N_{S1}} = \frac{(V_{IN(MIN)} - 2V_{RDS(ON)})(2D_{WC(FB)})}{V_{OUT} + V_{FWD(FB)}} \quad (3.29)$$

$$= \frac{(190 - 2(0.3))(0.5)}{48 + 0.55} = 1.9506$$

Se redondea al entero más próximo. En este caso, $a = 2$.

Ciclo de trabajo típico basado en voltaje de entrada promedio [13]:

$$D_{TYP} = \frac{(V_{OUT} + V_{FWD(FB)})a}{2(V_{IN} - 2V_{RDS(ON)})} \quad (3.30)$$

$$= \frac{(48 + 0.55)(2)}{2(200 - 2(0.3))} = 0.2435$$

Se establece el rizado de corriente por el inductor, que es el 20% de la corriente nominal de salida [9], [13]:

$$\Delta I_{L_{OUT}} = \frac{0.2P_{OUT}}{V_{OUT}} = \frac{0.2(400)}{48} = 1.6667 \text{ [A]} \quad (3.31)$$

Se calcula la inductancia de magnetización mínima en el primario del transformador para asegurar que el convertidor opera en control de modo de corriente [13]:

$$L_{MAG} \geq \frac{V_{IN}(1 - 2D_{TYP})}{\frac{\Delta I_{L_{OUT}}}{2a} f_S} \quad (3.32)$$

$$L_{MAG} \geq \frac{(200)(1 - 0.487)(2)}{0.5(1.6667)(65000)}$$

$$L_{MAG} \geq 3.7883 \text{ [mH]}$$

Valores promedio de corrientes pico y valle de la corriente por el inductor [9],
[13]:

$$\begin{aligned} I_{L_{OUT}(pk)} &= \frac{P_{OUT}}{V_{OUT}} + 0.5\Delta I_{L_{OUT}} & (3.33) \\ &= \frac{400}{48} + 0.5(1.6667) \\ &= 9.16667 \text{ [A]} \end{aligned}$$

$$\begin{aligned} I_{L_{OUT}(vy)} &= \frac{P_{OUT}}{V_{OUT}} - 0.5\Delta I_{L_{OUT}} & (3.34) \\ &= \frac{400}{48} - 0.5(1.6667) \\ &= 7.5 \text{ [A]} \end{aligned}$$

Corriente RMS en el primario [16]:

$$\begin{aligned} I_{P(RMS)} &= \frac{I_{OUT}}{a} \sqrt{2D_{TYP}} & (3.35) \\ &= \frac{25}{\frac{3}{2}} \sqrt{2(0.2435)} \\ &= 2.9077 \text{ [A]} \end{aligned}$$

Corriente RMS en cualquiera de los devanados del secundario [16]:

$$\begin{aligned} I_{SEC1(RMS)} = I_{SEC2(RMS)} &= \frac{I_{OUT}}{2} \sqrt{1 + 2D_{TYP}} & (3.36) \\ &= \frac{400}{2(48)} \sqrt{1 + 2(0.2435)} \\ &= 5.0809 \text{ [A]} \end{aligned}$$

3.2.2 Selección de los Interruptores Controlados

Se elige un interruptor controlado con las siguientes características: $R_{\theta JC(FET)} = 1$ [$^{\circ}\text{C}/\text{W}$]; $R_{\theta C_HS(FET)} = 1$ [$^{\circ}\text{C}/\text{W}$]; $R_{DS(ON)(@ 125^{\circ}\text{C})} = 0.55$ [Ω]; $Q_g = 63$ [nC]; $C_{OSS} = 330$ [pF]; $t_r = 27$ [ns]; $t_f = 24$ [ns]; $T_{J(MAX)} = 150^{\circ}\text{C}$.

Las pérdidas de conducción se estiman usando la resistencia $R_{DS(ON)}$ a 125°C , y la corriente RMS del primario $I_{P(RMS)}$ [13]:

$$\begin{aligned} P_{COND(FET)(FB)} &= R_{DS(ON)(@125^{\circ}\text{C})} I_{P(RMS)}^2 & (3.37) \\ &= (0.55)(2.9077)^2 \\ &= 4.6501 \text{ [W]} \end{aligned}$$

Pérdidas por conmutación [13]:

$$\begin{aligned} P_{SW(FET)(FB)} &= f_s [0.5 V_{SDC} I_{IN(FB)} (t_r + t_f) + 0.5 C_{SS} V_{SDC}^2] & (3.38) \\ &= 65000 [0.5(200)(2)(27\text{ns} + 24\text{ns}) + \\ &\quad (0.5)(330\text{pF})(200)^2] = 1.092 \text{ [W]} \end{aligned}$$

Pérdidas totales (por interruptor) [13]:

$$\begin{aligned} P_{FET(FB)} &= (P_{COND(FET)(FB)} + P_{SW(FET)(FB)}) & (3.39) \\ &= 4.6501 + 1.092 = 4.141 \text{ [W]} \end{aligned}$$

Disipador de calor (por interruptor) [13]:

$$R_{\theta HS_AMB_FET(FB)} = \frac{T_{J(MAX)} - T_{A(MAX)}}{P_{FET(FB)}} - R_{\theta JC(FET)(FB)} - R_{\theta C_HS(FET)(FB)} \quad (3.40)$$

$$= \frac{150 - 50}{4.1475} - 1 - 1 = 22.1109 \text{ [}^{\circ}\text{C/W]}$$

3.2.3 Selección de los Rectificadores en el Secundario

Las pérdidas en cada rectificador se estiman basadas en la caída de voltaje al conducir a 150°C. Se elige cada rectificador con las siguientes características:

$V_{FWD(FB)} = 0.55 \text{ [V]}$; $R_{\theta JC(FB)} = 1 \text{ [}^{\circ}\text{C/W]}$; $R_{\theta C_{HS}(FB)} = 2 \text{ [}^{\circ}\text{C/W]}$; $T_{J(MAX)} = 175^{\circ}\text{C}$.

Pérdidas de conducción [13]:

$$\begin{aligned} P_{D(FB)} &= V_{FWD(FB)} I_{L_{OUT}(PK)} \\ &= 0.55(9.1667) = 5.042 \text{ [W]} \end{aligned} \quad (3.41)$$

Disipador de calor [13]:

$$\begin{aligned} R_{\theta HS_{AMB}(FB)} &= \frac{T_{J(MAX)} - T_{A(MAX)}}{P_{D(FB)}} - R_{\theta JC(FB)} - R_{\theta C_{HS}(FB)} \\ &= \frac{175 - 50}{5.042} - 1 - 2 = 21.791 \text{ [}^{\circ}\text{C/W]} \end{aligned} \quad (3.42)$$

3.2.4 Selección del Inductor de Salida

El inductor de salida está diseñado para tolerar hasta el 20% de rizado de corriente a través de él. Para su cálculo, se utiliza (2.33) para el peor caso, según (2.31) y (2.32):

$$L_{OUT} = \frac{V_0 T}{\Delta i_{L_{OUT}}} (0.5 - D_{WC(FB)}) \quad (3.43)$$

$$\begin{aligned}
 &= \frac{48}{65000(0.2)\left(\frac{25}{3}\right)}(0.5 - 0.25) \\
 &= 110.769 [\mu\text{H}]
 \end{aligned}$$

Se dimensiona con un 30% adicional,

$$L_{\text{OUT}} = 1.3(110.769) = 144.0 [\mu\text{H}]$$

Se elige un inductor de 150 $[\mu\text{H}]$, 30 [A].

La corriente RMS a través del inductor se calcula de la siguiente manera [9]:

$$\begin{aligned}
 I_{\text{OUT(RMS)}} &= \sqrt{I_{\text{OUT}}^2 + \left(\frac{\Delta i_{\text{LOUT}}}{\sqrt{3}}\right)^2} & (3.44) \\
 &= \sqrt{\left(\frac{25}{3}\right)^2 + \left(\frac{0.2\left(\frac{25}{3}\right)}{\sqrt{3}}\right)^2} \\
 &= 8.3887 [\text{A}]
 \end{aligned}$$

3.2.5 Selección del Capacitor de Salida

El capacitor de salida está diseñado para tolerar hasta el 2% de rizado de voltaje a través de él. Para su cálculo, se utiliza (2.34):

$$C_{\text{OUT}} = \frac{\Delta i_{\text{L}}}{16f\Delta V_0} = \frac{(0.2)\left(\frac{25}{3}\right)}{16(65000)(0.02)(48)} = 1.66933 [\mu\text{F}]$$

Se dimensiona con un 30% adicional,

$$C_{\text{OUT}} = 1.3(1.66933 [\mu\text{F}]) = 2.17013 [\mu\text{F}]$$

Se elige un capacitor de 2.2 $[\mu\text{F}]$, 100 [V].

3.3 Simulación de la Etapa AC-DC con Corrección de Factor de Potencia en Lazo Abierto

En esta sección se presenta la simulación en lazo abierto de la etapa AC-DC con PFC. Presentando, además, gráficas de las variables de mérito, como la corriente de suministro de red. La simulación, al igual que en la siguiente sección, y en capítulos posteriores, se efectuó en MATLAB – Simulink, utilizando la biblioteca de electrónica de potencia PLECS (Blockset 3.6.1). En las fig. 3.2, 3.3 y 3.4 se muestran el diagrama principal, el circuito de fuerza y el generador de pulsos del convertidor, respectivamente:

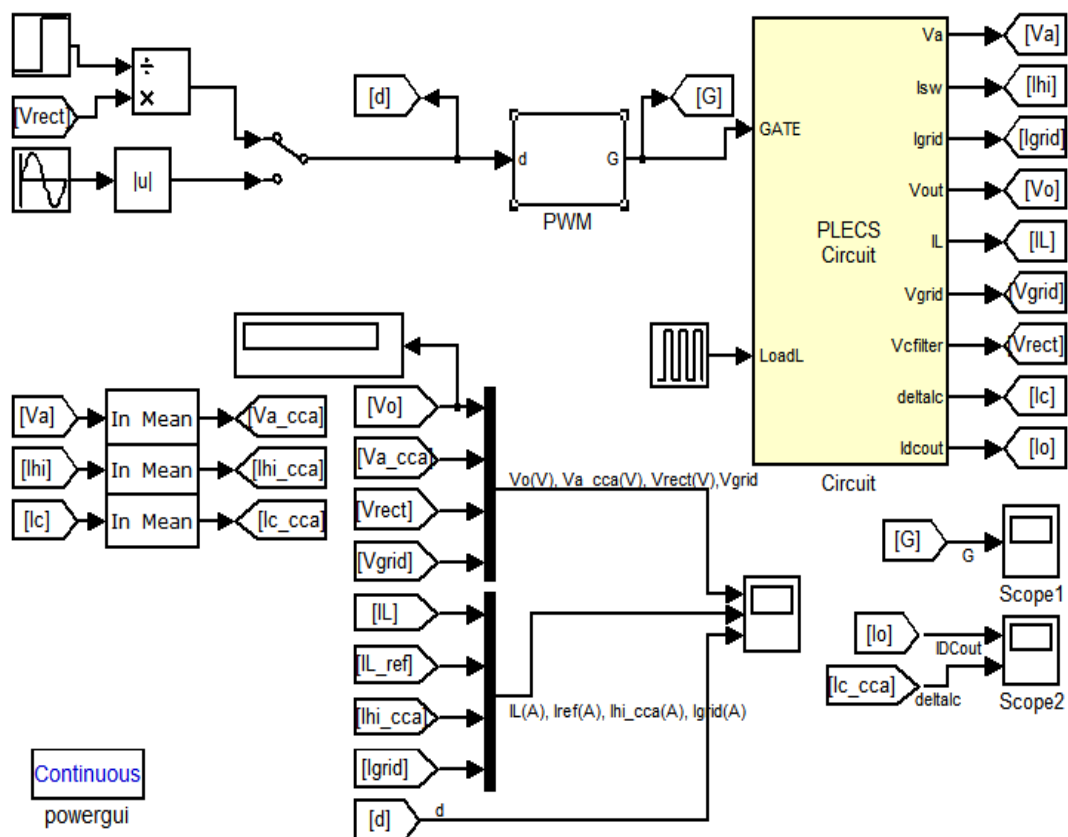


Figura 3.2. Diagrama principal del convertidor AC-DC con PFC Boost en lazo abierto.

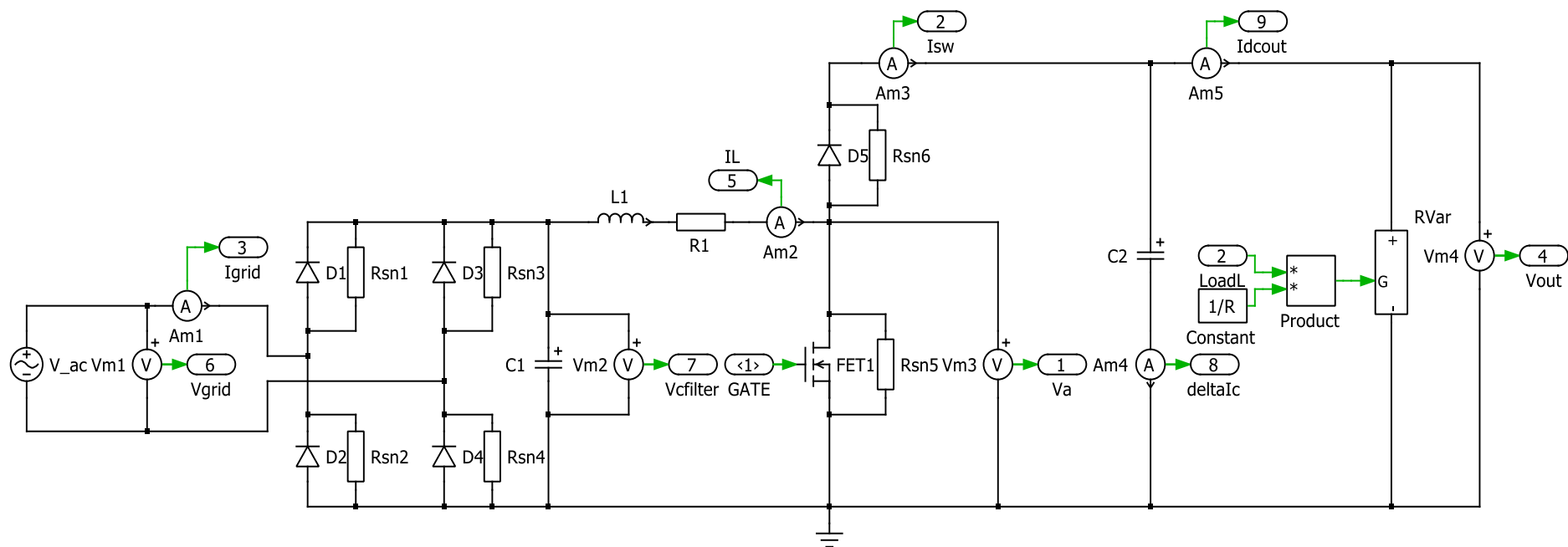


Figura 3.3. Circuito de fuerza del convertidor AC-DC con PFC Boost.

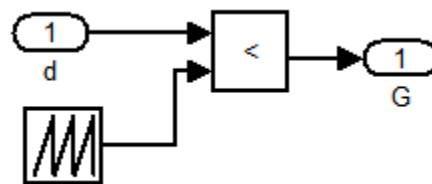


Figura 3.4. Bloque de generación de pulsos del convertidor AC – DC con PFC Boost.

A continuación se muestra el código de MATLAB con los parámetros del circuito. Archivo: AC_DC_Boost_PFC_Param.m

```

%% Data for AC_DC_Boost_PFC.mdl

clear all
clc

%% Parameters

RL=0.05; % Inductor resistance in ohm
L=1500e-6; % Inductance in H
C=2000e-6; % Output capacitance in F
Ron=10e-3; % Switch ON resistance in ohm
Rsnubber=1e6; % Switch snubber resistance in ohm
Csnubber=inf; % Switch snubber capacitance in F
Cfilter=1e-6; % Input Filter capacitance in F

Vgrid=170; % AC peak voltage in V
VDon=0; % Diode Forward Bias Voltage in V
Vo=200; % DC output voltage in V
VC0=Vo; % Output capacitor initial voltage
Po=400; % Output power in watts
Io=Po/Vo; % Output current in amperes
R=Vo*Vo/Po; % Load resistance in ohms

fs=65e3; % Switching freq in Hz
Ts=1/fs; % Switching period in s

f1=60; % Line freq in Hz
T1=1/f1; % Line period in s

```

En las fig. 3.5 y 3.6 se muestran las gráficas de los valores de mérito en esta etapa, además del rizado de voltaje de salida (a dos veces la frecuencia de línea - 120 Hz) y de la corriente por el inductor (a la frecuencia de conmutación - 65 KHz):

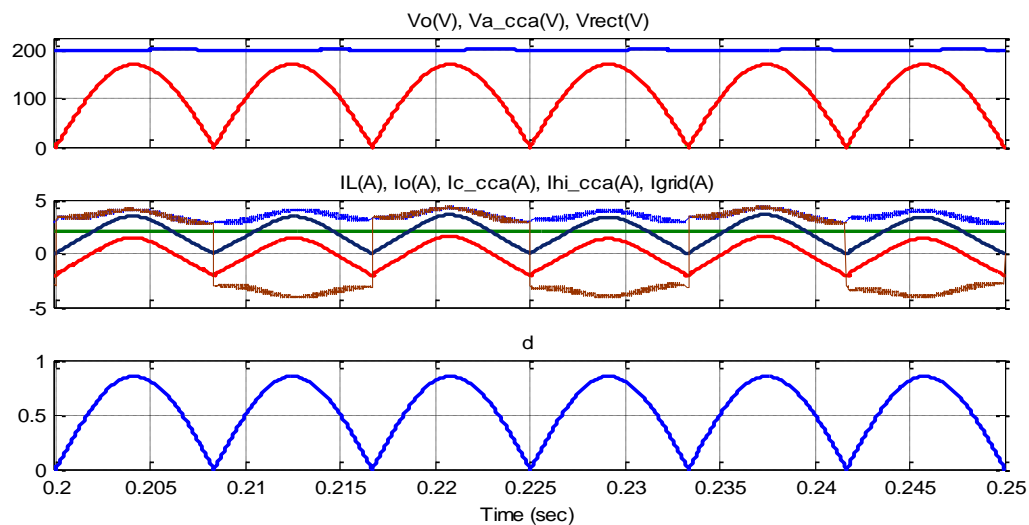


Figura 3.5. Formas de onda del convertidor en estado estable.

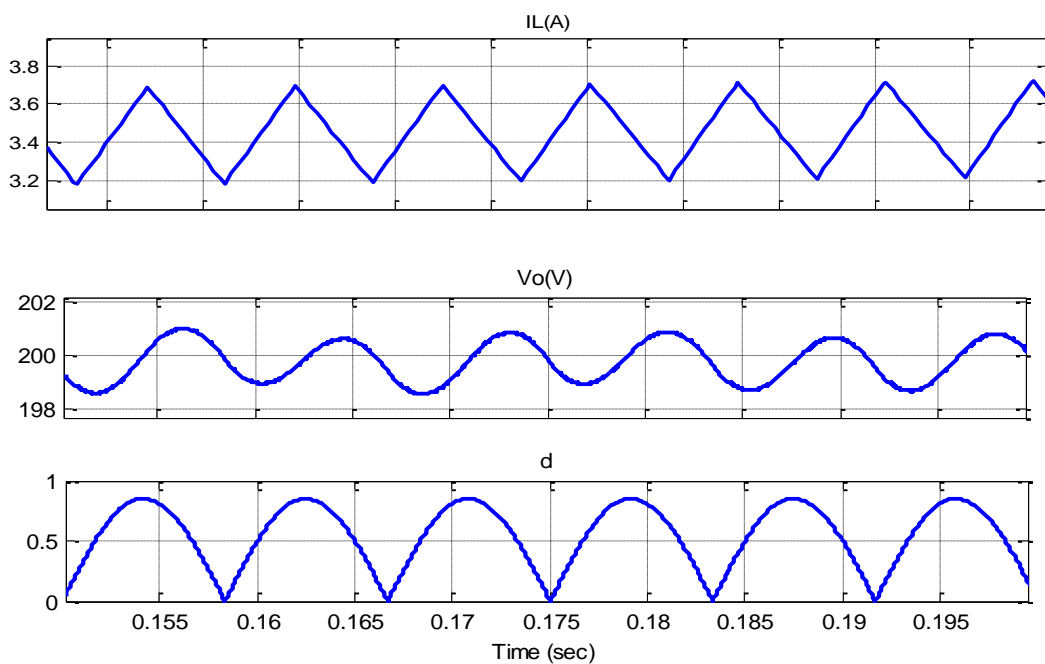


Figura 3.6. Verificación de rizado de la corriente en el inductor ($f = 65 \text{ kHz}$) y del voltaje de salida ($f = 120 \text{ Hz}$).

Se puede observar que, a pesar de la ondulación presente, el voltaje a la salida del convertidor se mantiene con el valor nominal de 200 [V] (valor promedio).

También se puede observar que la variación de la corriente en el inductor es de 7.50 % de la corriente nominal. Además, la variación del voltaje en el capacitor es de 1 % del voltaje nominal de salida. Corroborando la adecuada elección del inductor Boost y del capacitor de enlace DC en la sección 3.1.

La señal del ciclo de trabajo d es una onda completa rectificadas, resultado de la división de la salida del puente rectificador entre el valor nominal del voltaje de salida. Sin embargo, a pesar de ser una señal alterna y estar en fase con la señal del voltaje de alimentación, la señal de corriente de la línea de suministro no es sinusoidal. Lo cual pone de manifiesto la dificultad del control en lazo abierto para este circuito.

3.4 Simulación de la Etapa DC-DC Con Puente Completo en Lazo Abierto

En esta sección se presenta la simulación en lazo abierto de la etapa DC-DC en configuración puente completo. Además, se muestran gráficas de las variables de mérito, como la corriente a través del inductor de salida y el rizado de la corriente en el capacitor de salida. En las fig. 3.7, 3.8 y 3.9 se muestran el diagrama principal, el bloque de generación de pulsos y el circuito de fuerza del convertidor, respectivamente:

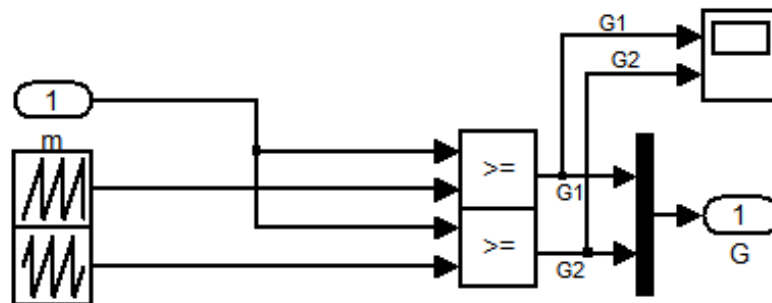


Figura 3.8. Bloque de generación de pulsos del convertidor DC – DC Full Bridge.

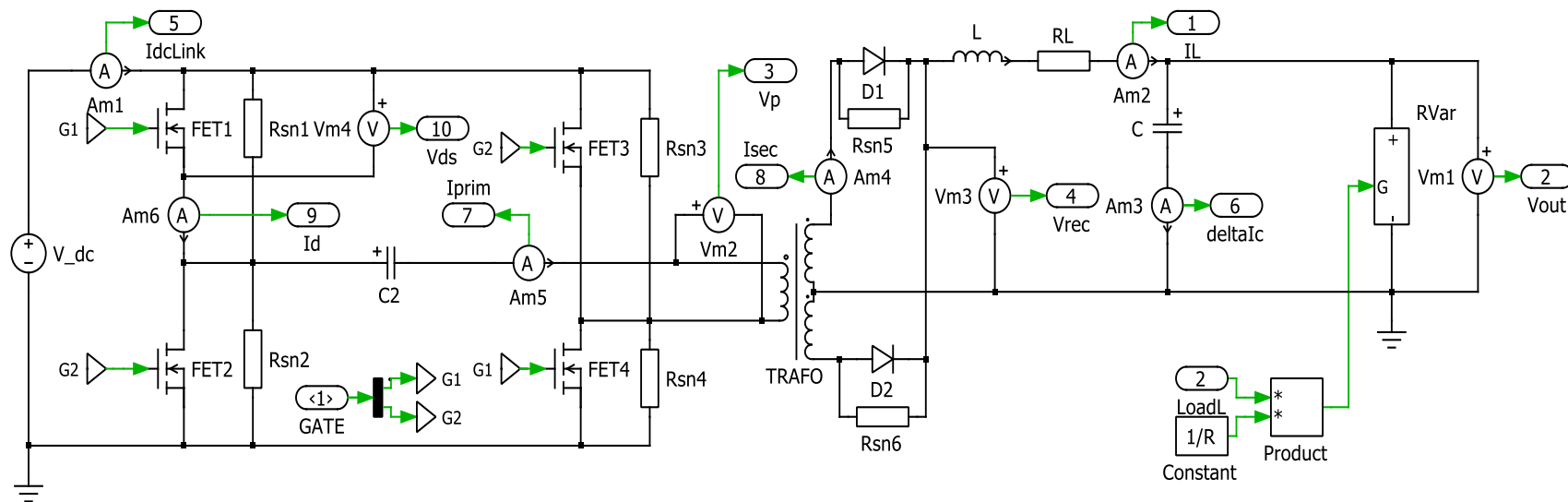


Figura 3.9. Circuito de fuerza del convertidor Full Bridge.

A continuación se muestra el código de MATLAB con los parámetros del circuito. Archivo: DC_DC_Isolated_Full_Bridge_Param.m

```

%% Datos para DC_DC_Isolated_Full_Bridge.mdl

clear all
clc

%% Parámetros
fs=65e3; % Frecuencia de conmutación en Hz
Ts=1/fs; % Periodo de conmutación en segundos

Vsdc=200; % Voltaje nominal del enlace DC en Voltios
Np=Vsdc; % Número de vueltas en el primario
Ns1=Vsdc/2; % Número de vueltas en el secundario 1
Ns2=Vsdc/2; % Número de vueltas en el secundario 2
Ns=Ns1+Ns2; % Número de vueltas en el secundario
dIL=0.2; % Porcentaje máximo de rizado de la corriente en el
inductor
dVc=0.02; % Porcentaje máximo de rizado del voltaje en el
capacitor

Pout=400; % Potencia máxima entregada en vatios
Vout=48; % Voltaje máximo de la carga en voltios
Iout=Pout/Vout; % Corriente máxima de la carga en Amperios
R=Vout*Vout/Pout; % Resistencia de la carga en ohmios
Ron=1e-3; % Resistencia de encendido en ohmios
Rsnubber=1e6; % Resistencia del amortiguador del conmutador en
ohmios
Csnubber=inf; % Switch snubber capacitance in F
L=150e-6; % (1/8)*Ns1*Vsdc/(Np*fs*dIL*Iout); % Inductancia en
Henrios
RL=0; % Resistencia del inductor en ohmios
C=2.2e-6; % (dIL*Iout)/(16*fs*dVc*Vout); % Capacitancia en
Faradios

fF=1/(2*pi*sqrt(L*C)); % Frecuencia de corte en Hz

f1=60; % Line freq in Hz
T1=1/f1; % Line period in s

```

En las fig. 3.10 y 3.11 se muestran las gráficas de los valores de mérito en esta etapa, cuando se inyecta una señal constante igual a un ciclo de trabajo $D = 0.24$. Se puede notar que $m = 2D$.

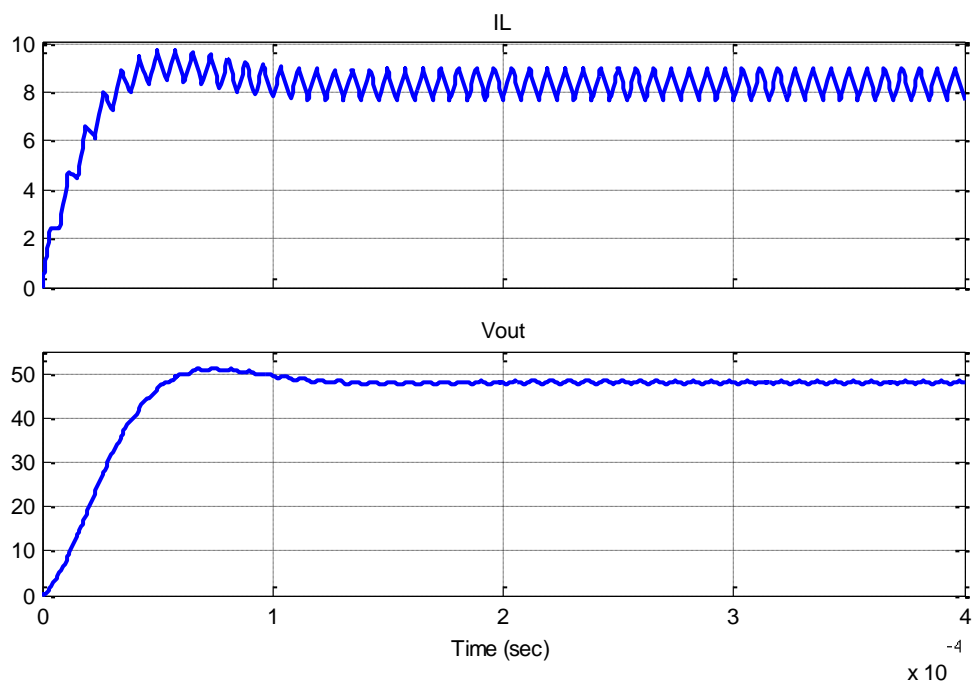
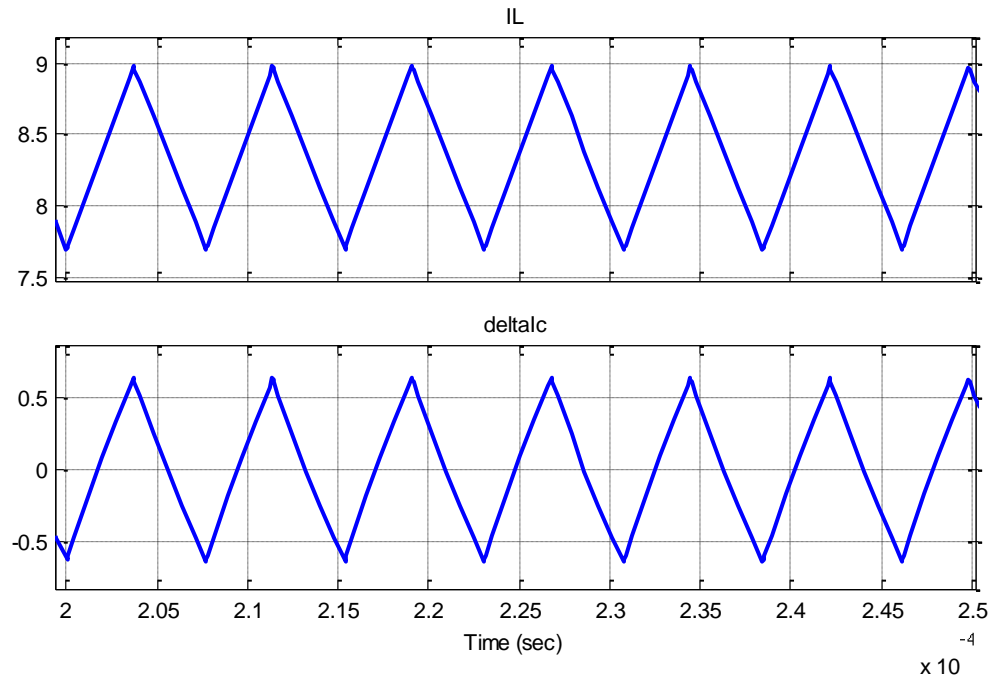


Figura 3.10. Gráficas de corriente a través del inductor y voltaje de salida.



(a)

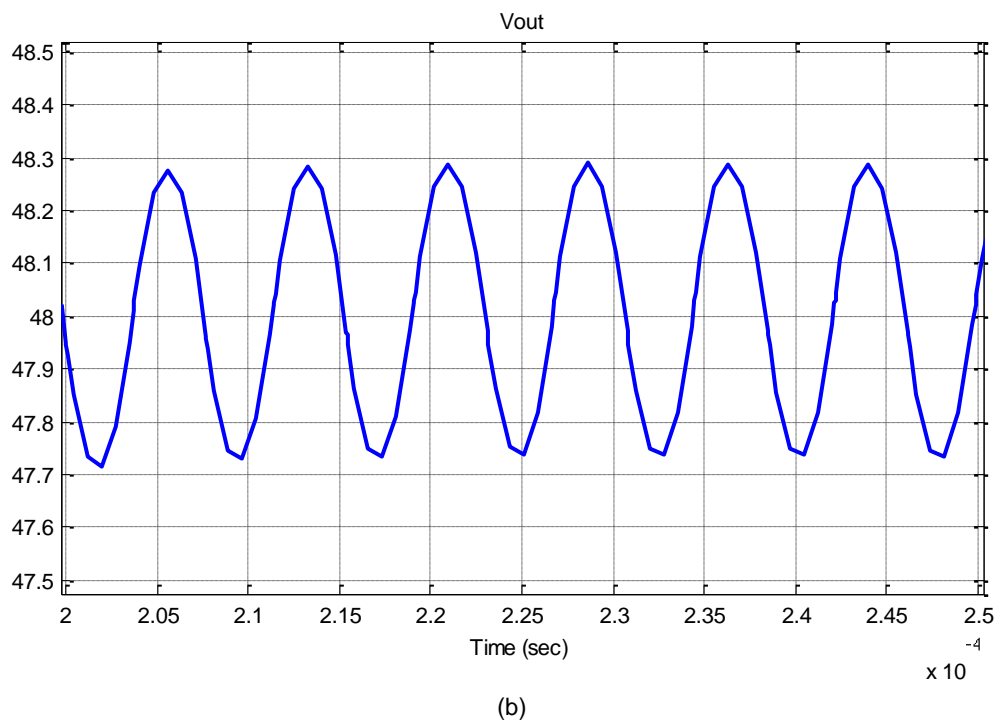


Figura 3.11. Rizado de: (a) Corriente del inductor y del capacitor de salida. (b) Voltaje de salida.

Las señales de voltaje de salida y corriente a través del inductor se estabilizan en valores promedio de 48 [V] y 8.3333 [A], respectivamente; a partir de $t = 0.15$ [ms]. El sobredisparo en el voltaje de salida es del 6%, mientras que en la corriente del inductor es igual al 9%. La variación de la corriente en el inductor es igual a la del capacitor, y es igual a 15 % de la corriente nominal. La variación del voltaje en el capacitor es de 1.125 % del voltaje nominal. Corroborando la adecuada elección del inductor y del capacitor de salida en la sección 3.2.

CAPÍTULO 4

MODELAMIENTO, DISEÑO Y ELECCIÓN DE LOS CONTROLADORES DE LA FUENTE CONMUTADA

En el presente capítulo se abordará el modelamiento, diseño y la elección de los controladores para las etapas AC-DC (con PFC) y DC-DC (Full Bridge). Se empezará planteando la estrategia de control para cada etapa; luego, se establecerán los modelos matemáticos de los sistemas; después, el diseño de los controladores. Para culminar con la elección de los circuitos integrados controladores y la simulación de las etapas con los controladores diseñados.

4.1 Estrategia de Control

En la Fig. 3.1 se presentó un esquema en el cual cada controlador tiene señales de entrada medidas en diferentes puntos del sistema; la salida de los controladores serán las señales de modulación con la cual se generan los pulsos necesarios para: 1) corregir el factor de potencia del suministro en AC; y 2) regular a un valor determinado de voltaje a la salida del convertidor DC-DC.

Para el diseño de los controladores se deben tener en cuenta los siguientes aspectos, dependiendo de cada etapa:

Etapa AC-DC (PFC Boost). Se necesita controlar tanto el voltaje del enlace DC como la corriente que sale del puente rectificador (que es también la corriente que pasa por el inductor del convertidor Boost).

Etapa DC-DC (Puente Completo). Se necesita controlar tanto el voltaje de salida del convertidor como la corriente que pasa por el inductor del filtro de salida. Para el último caso, también se pueden sensar: la corriente RMS que pasa por el devanado primario del transformador, como la corriente que sale del enlace DC; de hecho son, generalmente, los métodos utilizados cuando la configuración del convertidor DC-DC es reductora (basado en Buck).

En ambos casos, se diseñará un lazo interno de control para la corriente, y uno externo para el voltaje, teniendo en cuenta que el primer lazo será mucho más rápido que el segundo [14], [17].

4.2 Modelamiento del Sistema

Para el efecto, necesitamos hacer un circuito equivalente de ambas etapas con cada uno de los elementos que la componen para posteriormente efectuar el análisis matemático en ellas, y finalmente obtener las funciones de transferencia correspondientes.

Circuito equivalente de la etapa AC-DC. Se utiliza el circuito mostrado en la fig. 2.7, donde V_s representa el voltaje a la salida del puente rectificador, V_{FILTER} , como se muestra en la fig. 3.3.

Circuito equivalente de la etapa DC-DC. Éste se muestra en la fig. 4.2. Donde V_s representa al voltaje promedio medido entre el cátodo del rectificador de la parte superior y el tap central, V_x , como se muestra en la fig. 3.6.

En ambos casos, se adiciona la resistencia interna del inductor en serie.

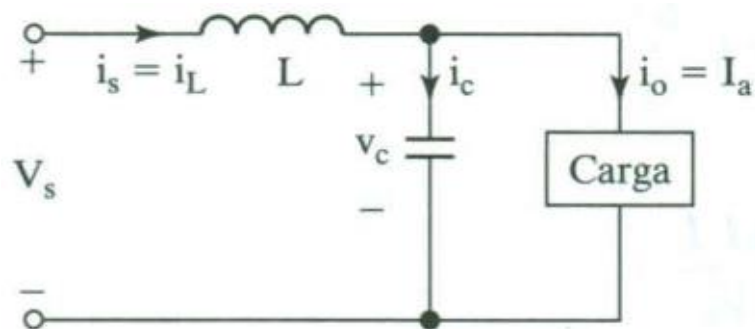


Figura 4.2. Circuito equivalente para obtener la función de transferencia de la etapa DC-DC [10].

4.2.1 Funciones de Transferencia de la Etapa AC-DC con Corrección de Factor de Potencia

Las ganancias de pequeña señal se obtendrán de la misma forma que en un convertidor Boost [9].

Lazo interno de corriente. Aplicando la ley de voltaje de Kirchhoff,

$$\begin{aligned} v_X &= v_L - v_{RL} - V_{RECT} \\ &= L \frac{di_L}{dt} - R_L i_L - V_{RECT} \end{aligned} \quad (4.1)$$

Donde v_X es el voltaje que ve el interruptor; su promedio, que se utilizará al final de esta deducción, se lo calcula de la siguiente forma [9]:

$$\begin{aligned} V_X &= \frac{1}{T} \int_0^T v_X(t) dt = \frac{1}{T} \left[\int_0^{DT} (0) dt + \int_{DT}^T V_{DCL} dt \right] \\ &= \frac{1}{T} [V_{DCL}(T - DT)] = V_{DCL}(1 - D) = V_{DCL}D^* \end{aligned} \quad (4.2)$$

Aplicando la transformada de Laplace a (4.1),

$$\begin{aligned} V_X(s) &= sLI_L(s) - R_L I_L(s) - \frac{V_{RECT}}{s} \\ \rightarrow I_L(s) &= \frac{\frac{V_{RECT}}{L}}{s(s + \frac{R_L}{L})} - \frac{V_X(s)}{L(s + \frac{R_L}{L})} \end{aligned} \quad (4.3)$$

Como $s(s + \frac{R_L}{L}) = s^2 + \frac{R_L}{L}s$, se toma en cuenta que, en altas frecuencias, se puede asumir $s^2 \rightarrow +\infty$. Por lo tanto, la ecuación (4.2) se aproxima como

$$I_L(s) = -\frac{V_X(s)}{L(s + \frac{R_L}{L})} \quad (4.4)$$

Reemplazando (4.2) expresada como $V_X(s) = V_{DCL}D^*(s)$, se obtiene la función de transferencia que representa a la planta:

$$G_{PI}(s) = \frac{I_L(s)}{D^*(s)} = -\frac{V_{DCL}}{L(s + \frac{R_L}{L})} \quad (4.5)$$

Lazo externo de voltaje. En la deducción anterior se puso de manifiesto la naturaleza no lineal del convertidor Boost; prueba de aquello es la función de la planta G_{PI} que, en vez de estar en función de $D(s)$, lo está en función de $D^*(s)$.

La función que representa a la planta es, con aproximación lineal, para garantizar mínimo error en estado estable, y ganancia grande en bajas frecuencias (alrededor de 10 Hz, para minimizar la distorsión provocada por la tercera armónica de la corriente de la red) es la siguiente expresión [17]:

$$G_{PV}(s) = \frac{V_O(s)}{I_L(s)} = \frac{V_{grid_pk}}{s} \quad (4.6)$$

Donde V_{grid_pk} es la amplitud del voltaje de alimentación en AC. Normalmente, debería estar en el numerador el voltaje a la salida del puente rectificador V_{RECT} ; sin embargo, debido a que es corriente sinusoidal rectificadas, se requiere un factor de escala para acondicionar la señal proveniente del puente; dicho factor es $k = \frac{1}{V_{grid_pk}}$. Posteriormente se multiplica por la salida

del compensador de lazo de voltaje, dando como resultado, el valor de referencia para el lazo interno de corriente. Cabe recalcar que el lazo externo de voltaje tiene que ser lento, a fin de no distorsionar la referencia de corriente [17]. En la sección 4.3 se tratará con más detalle el diseño del controlador en cascada.

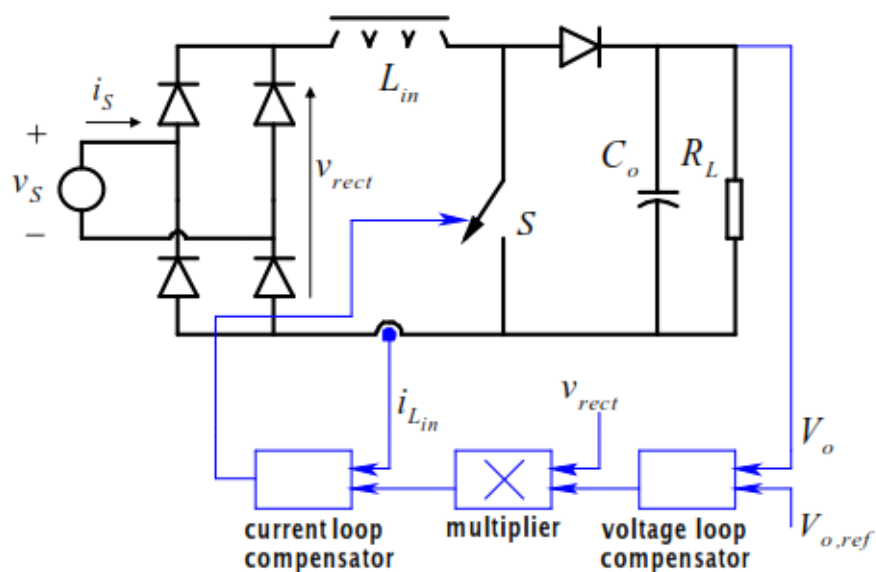


Figura 4.3. Modo de control por corriente aplicado al PFC basado en un convertidor Boost [14].

4.2.2 Funciones de Transferencia de la Etapa DC-DC en configuración Puente Completo

Las ganancias de pequeña señal se obtendrán de la misma forma que se efectuarían en un convertidor Buck [10].

Lazo interno de corriente. Aplicando la ley de voltaje de Kirchhoff,

$$v_X - v_O = v_L - v_{RL} = L \frac{di_L}{dt} - R_L i_L \quad (4.7)$$

Donde v_X es el voltaje medido entre el cátodo del rectificador de la parte superior y el tap central; su promedio, que se utilizará al final de esta deducción, se lo calcula de la siguiente forma [10]:

$$\begin{aligned} V_X &= \frac{1}{T} \int_0^T v_X(t) dt = \frac{1}{T} \left[\int_0^{DT} \frac{N_{S1}}{N_P} V_{DCL} dt + \int_{DT}^{DT+T/2} \frac{N_{S1}}{N_P} V_{DCL} dt \right] \\ &= \frac{1}{T} \left[\frac{N_{S1}}{N_P} V_{DCL} (2DT) \right] = 2D \frac{N_{S1}}{N_P} V_{DCL} \end{aligned} \quad (4.8)$$

Aplicando la transformada de Laplace a (4.7),

$$\begin{aligned} V_X(s) - V_O(s) &= sLI_L(s) - R_L I_L(s) \\ \rightarrow I_L(s) &= \frac{V_X(s) - V_O(s)}{L(s + \frac{R_L}{L})} \end{aligned} \quad (4.9)$$

La corriente que pasa por el capacitor de salida es

$$i_C = C \frac{dV_C}{dt} = i_L - \frac{v_O}{R} \rightarrow sCV_C(s) = I_L(s) - \frac{V_O(s)}{R} \quad (4.10)$$

Como $V_C(s) = V_O(s)$,

$$I_L(s) = \left(Cs + \frac{1}{R} \right) V_O(s) \quad (4.11)$$

Se igualan (4.9) y (4.11); obteniéndose la siguiente expresión:

$$\frac{V_X(s) - V_O(s)}{L(s + \frac{R_L}{L})} = \left(Cs + \frac{1}{R} \right) V_O(s)$$

$$\rightarrow \frac{V_O(s)}{V_X(s)} = \frac{1}{LCs^2 + \left(R_L C + \frac{L}{R}\right)s + \left(1 + \frac{R_L}{R}\right)} \quad (4.12)$$

Reemplazando (4.8) expresada como $V_X(s) = 2 \frac{N_{S1}}{N_P} V_{DCL} D(s)$ en la expresión anterior, se obtiene:

$$\frac{V_O(s)}{D(s)} = \frac{2 \frac{N_{S1}}{N_P} V_{DCL}}{LCs^2 + \left(R_L C + \frac{L}{R}\right)s + \left(1 + \frac{R_L}{R}\right)} \quad (4.13)$$

Utilizando la expresión anterior y (4.11) en la forma $I_L(s)/V_O(s)$, se obtiene:

$$\begin{aligned} G_{PI}(s) &= \frac{I_L(s)}{D(s)} = \frac{I_L(s)}{V_O(s)} \frac{V_O(s)}{D(s)} \\ &= \left(2 \frac{N_{S1}}{N_P}\right) \left(\frac{V_{DCL}}{R}\right) \left[\frac{RCs + 1}{LCs^2 + \left(R_L C + \frac{L}{R}\right)s + \left(1 + \frac{R_L}{R}\right)} \right] \end{aligned} \quad (4.14)$$

Lazo externo de voltaje. De (4.11), la función que representa a la planta es

$$G_{PV}(s) = \frac{V_O(s)}{I_L(s)} = \frac{R}{RCs + 1} \quad (4.15)$$

4.3 Diseño de los Controladores

Como se muestra en la Fig. 4.4, el método de control utilizado es el control en cascada en donde se tiene dos controladores, uno interno que es el de corriente y uno externo para el voltaje, para este tipo de control es necesario que el lazo interno sea mucho más rápido que el lazo externo, así primero se estabiliza el lazo de corriente y después se estabiliza el lazo de voltaje; el lazo de voltaje ve

al lazo de corriente como un valor fijo y permanente; así nos asegura que el sistema sea estable [14]. Si el lazo interno no fuera lo suficientemente rápido, este sería como una perturbación para el lazo de voltaje, dando como consecuencia, un sistema inestable.

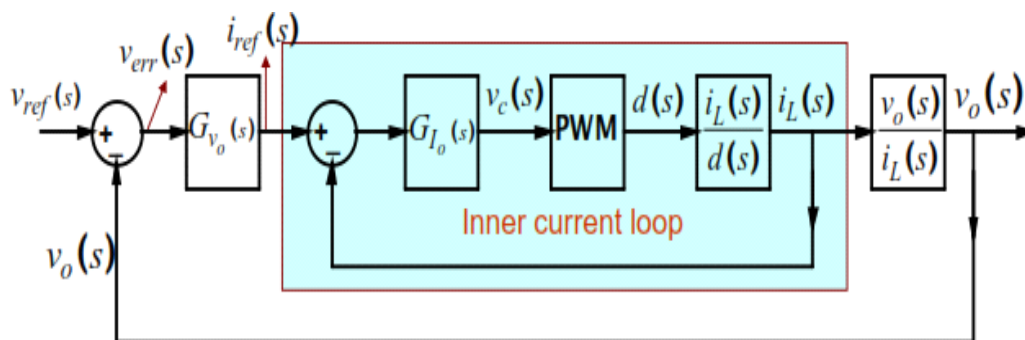


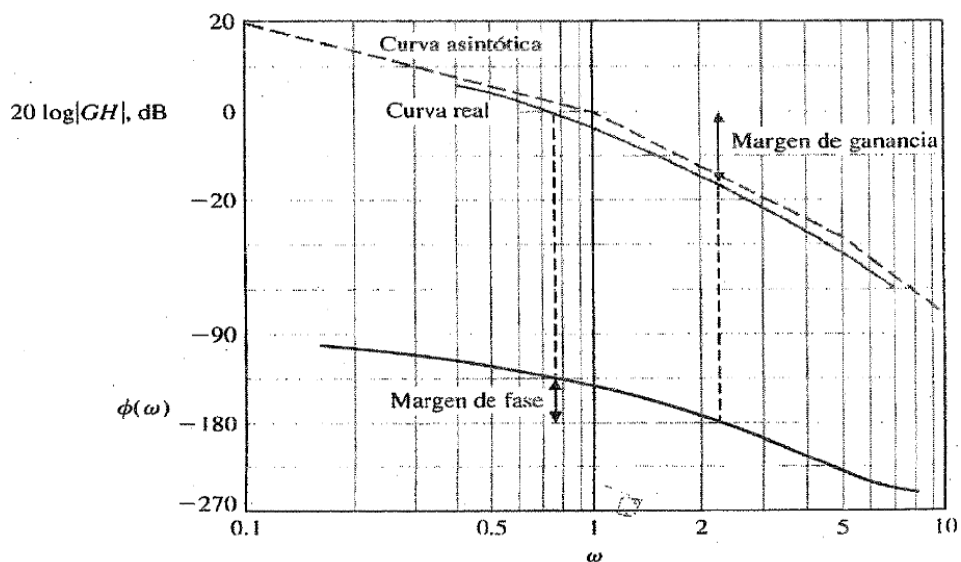
Figura 4.4. Esquema del control en cascada [14].

4.3.1 Aproximación por el Factor-K

La aproximación por el factor K es un método que permite hallar polos y ceros óptimos a un margen de fase y frecuencia de cruce dados, mediante los cuales un controlador puede ser diseñado de forma adecuada [9], [14].

Se define el margen de ganancia como la medida de cuánto debe aumentar la ganancia del sistema para que la gráfica en el diagrama de Bode, mostrada en la fig. 4.5, pase a través del punto de ganancia unitaria (0 dB), antes de que el sistema de lazo cerrado se haga inestable [15]. Se define el margen de fase como la medida del retardo que se puede añadir a una función de transferencia antes de que el sistema de lazo cerrado este en el borde de la inestabilidad [15].

Los valores del controlador y del sistema son funciones de transferencia en tiempo continuo, la ganancia aproxima a valores óptimos la localización de ceros y polos, para un margen de fase y una frecuencia de cruce dada.



).

Figura 4.5. Diagrama de Bode mostrando la medición de los márgenes de ganancia y fase [15].

Luego de haber revisado las definiciones anteriores, nos basamos en el procedimiento para hallar los controladores por el método del Factor K.

Esta técnica presenta 3 tipos de controladores los cuales son presentados a continuación [14]:

Tabla 1. Tipos de controladores a obtener por la aproximación del Factor K [14].

TIPO I	TIPO II	TIPO III
$G_C(s) = \frac{k_C}{s}$	$G_C(s) = \frac{k_C(s + \omega_z)}{s(s + \omega_p)}$ Condición: $\omega_z < \omega_p$	$G_C(s) = \frac{k_C(s + \omega_z)^2}{s(s + \omega_p)^2}$ Condición: $\omega_z < \omega_p$

La frecuencia de cruce ω_{CO} es la media geométrica entre el cero ω_z y el polo ω_p [14]. Por ende, el factor k se relaciona de la siguiente manera:

$$\omega_z = \frac{\omega_{CO}}{k}; \omega_p = k\omega_{CO} \quad (4.16)$$

Donde k se calcula dependiendo del tipo de controlador [14]:

$$\text{TIPO II: } k = \tan\left(\frac{\Phi_{SYS}}{2} + 45^\circ\right) \quad (4.17)$$

$$\text{TIPO III: } k = \tan\left(\frac{\Phi_{SYS}}{4} + 45^\circ\right) \quad (4.18)$$

Siendo Φ_{SYS} la fase del sistema a una frecuencia de cruce

$$\omega_{CO} = 2\pi f_{CO} \quad (4.19)$$

El controlador tipo 1 es el más simple, es un integrador que cambia el ancho de banda, es decir solo mueve el cruce por cero del sistema.

El controlador tipo 2 consta de un cero y un polo, por lo que eleva la fase a ciertas frecuencias, y luego el polo baja la fase rápidamente a mayores frecuencias y así evitar problemas con ruido.

El controlador tipo 3 consta de 2 ceros y 2 polos, es prácticamente el controlador tipo 2 elevado al cuadrado, es decir con más intensidad el efecto del cero y del polo.

Elección del controlador. Se siguen los pasos mostrados a continuación [14]:

- Determinar el margen de fase PM y la frecuencia de cruce requeridas;
- Obtener la fase del sistema Φ_{SYS} a la frecuencia de cruce ω_{CO} ;

- Todos los controladores tienen un polo en el origen que introduce un retraso de fase igual a 90° ; utilizamos la siguiente ecuación para determinar la fase requerida para que el sistema sea estable, Φ_{BOOST} :

$$\Phi_{\text{BOOST}} = \text{PM} - \Phi_{\text{SYS}} - 90^\circ \quad (4.20)$$

El tipo de controlador que se aplicará va a depender de cuánto se necesita elevar el margen de fase del sistema, como se muestra a continuación:

Tabla 2. Tipos de controladores en función de Φ_{SYS} [14].

ÁNGULO REQUERIDO	TIPO DE CONTROLADOR
0°	TIPO I
$< 90^\circ$	TIPO II
$> 90^\circ$	TIPO III

4.3.2 Cálculo de Controladores para la Etapa AC-DC

Controlador para el lazo interno de corriente. Se empieza escribiendo la función de transferencia de la planta (4.5), donde $V_{\text{DCL}} = 200$ [V]; $L = 1500$ [mH]; $R_L = 0.05$ [Ω]:

$$G_{\text{PI_PFC}}(s) = -\frac{V_{\text{DCL}}}{L(s + \frac{R_L}{L})} = -\frac{200}{0.0015(s + \frac{0.05}{0.0015})} = -\frac{400000/3}{s + 100/3}$$

Se deben considerar ciertos aspectos como el margen de fase PM y la fase del sistema Φ_{SYS} . En la fig. 4.6 se muestra el diagrama de Bode de $G_{\text{PI_PFC}}$. Se observa que $\Phi_{\text{SYS}} = 90.1^\circ$. Se procede a ajustarla por medio de un

desfase de 180° , es decir, multiplicar por -1 . El diagrama ajustado se muestra en la fig. 4.7.

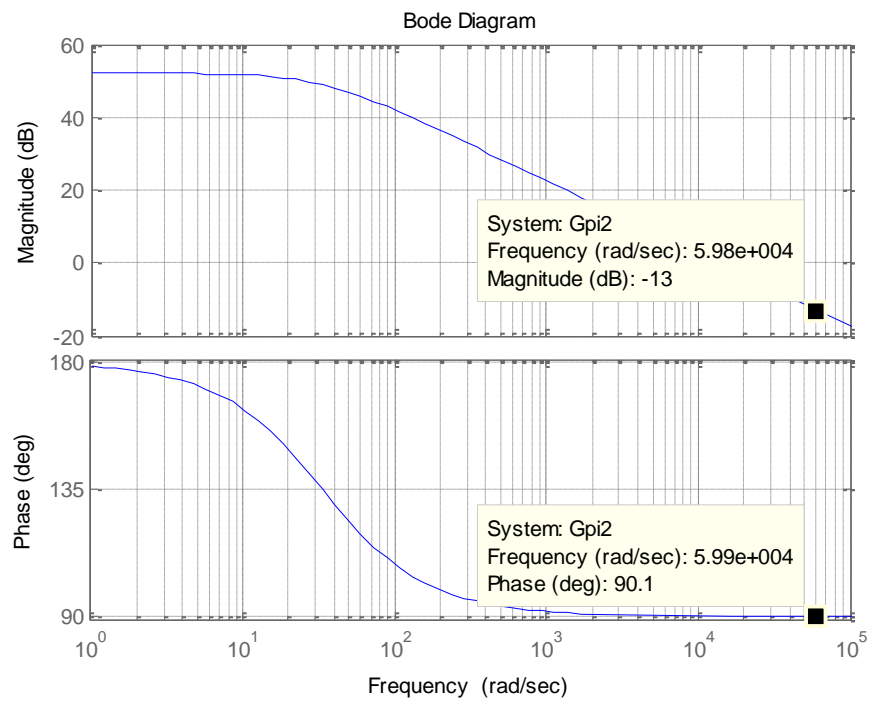


Figura 4.6. Diagrama de Bode de la función de planta \hat{G}_{PI_PFC} .

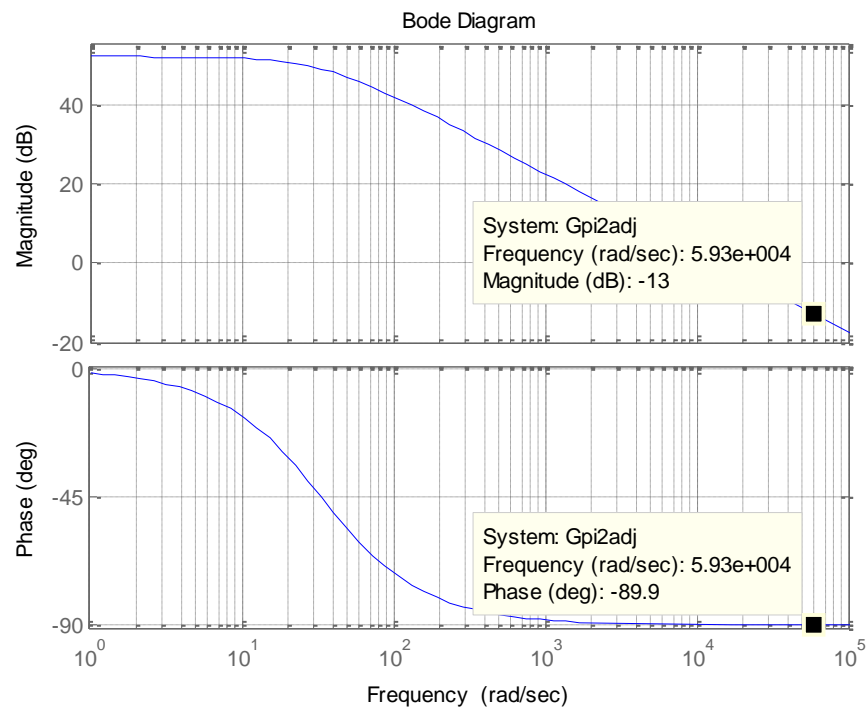


Figura 4.7. Diagrama de Bode de la función de planta G_{PI_PFC} (ajustada).

Se establece un ancho de banda $BW_i = 9500$ [Hz], debido a que el lazo de corriente debe ser muy rápido. Por lo tanto, para determinar los valores de mérito en MATLAB (como en la fig. anterior), se determina la frecuencia de corte ω_{CO} , acorde con (4.19):

$$\omega_{CO} = 2\pi f_{CO} = 19000\pi = 59690.26042 \text{ [rad/s]}$$

Se observa en el diagrama de Bode que $\Phi_{SYS}(\omega = \omega_{CO}) = -89.9^\circ$. Por lo tanto, si se requiere un margen de fase $PM = 60^\circ$, de acuerdo con (4.19),

$$\Phi_{BOOST} = PM - \Phi_{SYS} - 90^\circ = 60^\circ - (-89.9^\circ) - 90^\circ = 59.9^\circ$$

Por ende, se necesita un controlador tipo II. Se empieza calculando “k”, acorde con (4.17), y en consecuencia, el cero y el polo del controlador, según (4.16):

$$k = \tan\left(\frac{\Phi_{\text{BOOST}}}{2} + 45^\circ\right) = \tan\left(\frac{59.9^\circ}{2} + 45^\circ\right) = \tan(74.95^\circ) = 3.71907$$

$$\omega_z = \frac{\omega_{CO}}{k} = \frac{19000\pi}{\tan(74.95)} = 16049.79959$$

$$\omega_p = k\omega_{CO} = [\tan(74.95)]19000\pi = 221992.0049$$

Y se cumple la condición $\omega_z < \omega_p$. Por lo que la estructura del controlador queda:

$$G_{CI}(s) = \frac{k_C(s + 16049.79959)}{s(s + 221992.0049)} \quad (4.21)$$

Para determinar la constante k_C , primero se asume $k_C = 1$ y se grafica la función de transferencia de ganancia de lazo $G_{OLI_PFC}(s) = G_{CI}(s)G_{PI_PFC}(s)$, para determinar qué cantidad de ganancia se debe ajustar para que la frecuencia sea, en efecto, de cruce (0 dB):

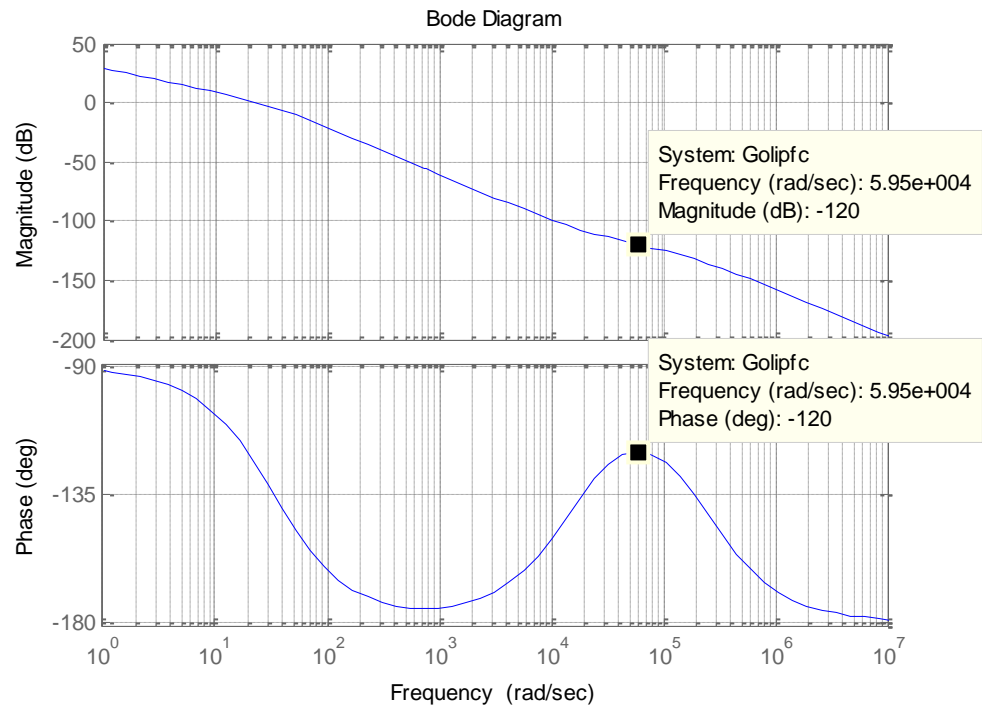


Figura 4.8. Diagrama de ganancia de lazo G_{OLIPFC} con $K_c = 1$.

Se observa que la ganancia a ajustar es de -120 [dB]; se procede de la siguiente manera:

$$|G_{CI}|_{dB} = 20 \log(k_p) = -120 \quad (4.22)$$

$$k_p = 10^{(-120/20)} \rightarrow k_c = \frac{1}{k_p} = 1000000 \quad (4.23)$$

Remplazando (4.23) en (4.21) se obtiene la función del controlador del lazo interno de corriente:

$$G_{CI_PFC}(s) = \frac{1000000(s + 16049.79959)}{s(s + 221992.0049)}$$

Para demostrar que esta constante calculada es la correcta se volvió a graficar la función de ganancia de lazo, pero con el nuevo k_c . La figura 4.9 muestra el G_{OLI_PFC} correcto donde se observa que a la frecuencia de cruce se tiene una ganancia aproximadamente de 0 dB, lo cual corresponde a un $PM = 60^\circ$.

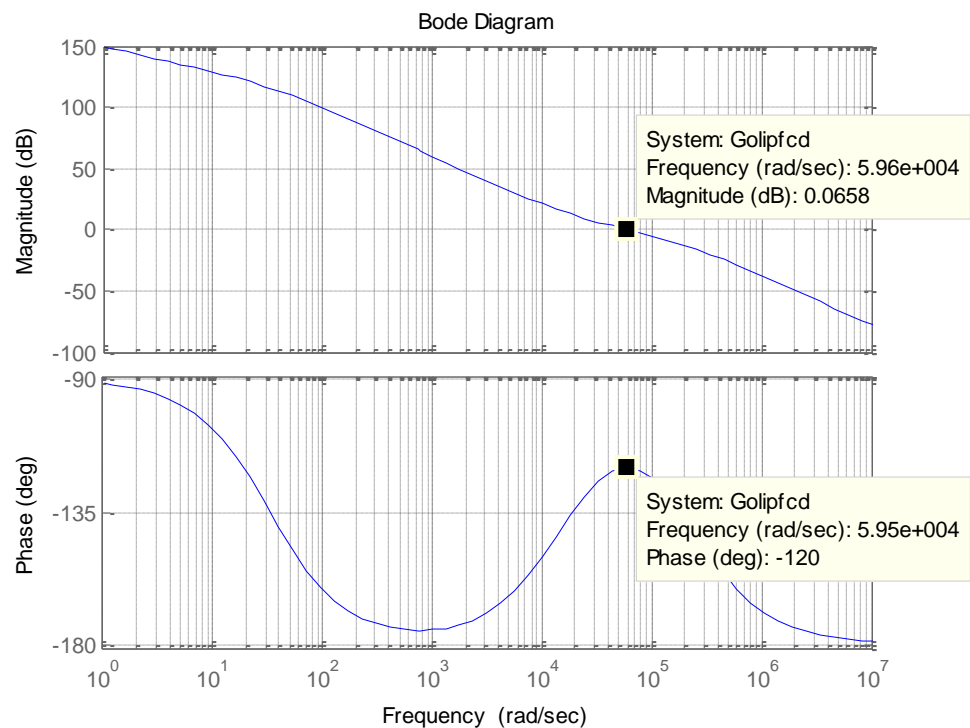


Figura 4.9. Función de ganancia de lazo G_{OLI_PFC} con cruce en 0 dB y $PM = 60^\circ$.

Controlador para el lazo externo de voltaje. Se empieza escribiendo la función de transferencia de la planta (4.6), donde $V_{grid_pk} = 170$ [V]:

$$G_{PV_PFC}(s) = \frac{V_{grid_pk}}{s} = \frac{170}{s}$$

Se deben considerar ciertos aspectos como el margen de fase PM y la fase del sistema Φ_{SYS} . Este último se determina mediante el diagrama de Bode de G_{PV_PFC} , como se muestra en la fig. 4.10:

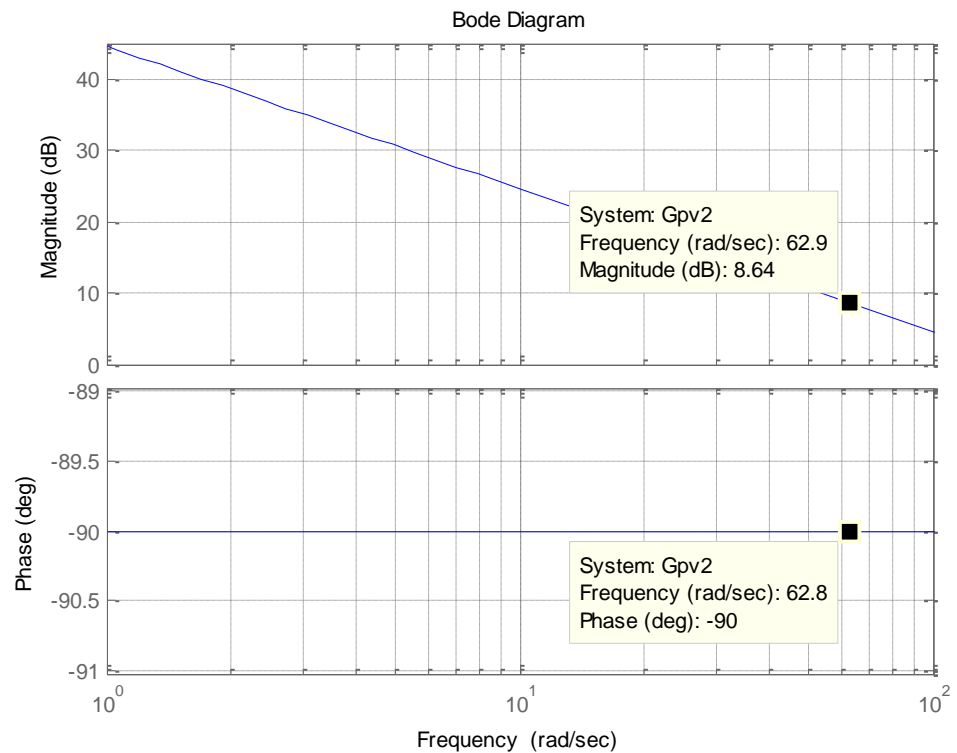


Figura 4.10. Diagrama de Bode de la función de planta G_{PV_PFC} .

Se establece un ancho de banda $BW_v = 10$ [Hz], debido a que el lazo de voltaje debe ser muy lento, para no perturbar la referencia del lazo interno de corriente. Por lo tanto, para determinar los valores de mérito en MATLAB (como en la figura anterior), se establece la frecuencia de corte ω_{CO} , acorde con (4.19):

$$\omega_{CO} = 2\pi f_{CO} = 20\pi = 62.83185307 \text{ [rad/s]}$$

Se observa en el diagrama de Bode que $\Phi_{SYS}(\omega = \omega_{CO}) = -90^\circ$. Por lo tanto, si se requiere un margen de fase $PM = 60^\circ$, acorde con (4.20),

$$\Phi_{BOOST} = PM - \Phi_{SYS} - 90^\circ = 60^\circ - (-90^\circ) - 90^\circ = 60^\circ$$

Por ende, se necesita un controlador tipo II. Se empieza calculando "k" según (4.17), y en consecuencia, el cero y el polo del controlador (4.16):

$$k = \tan\left(\frac{\Phi_{BOOST}}{2} + 45^\circ\right) = \tan\left(\frac{60^\circ}{2} + 45^\circ\right) = \tan(75^\circ) = 3.73205$$

$$\omega_z = \frac{\omega_{CO}}{k} = \frac{20\pi}{\tan(75)} = 16.83574429$$

$$\omega_p = k\omega_{CO} = [\tan(75)]20\pi = 234.491668$$

Y se cumple la condición $\omega_z < \omega_p$. Por lo que la estructura del controlador queda:

$$G_{CV}(s) = \frac{k_C(s + 16.83574429)}{s(s + 234.491668)} \quad (4.24)$$

Para determinar la constante k_C , primero se asume $k_C = 1$ y se grafica la función de transferencia de ganancia de lazo $G_{OLV_PFC}(s) = G_{CV}(s)G_{PV_PFC}(s)$, para determinar qué cantidad de ganancia se debe ajustar para que la frecuencia ω_{CO} sea, en efecto, de cruce (0 dB):

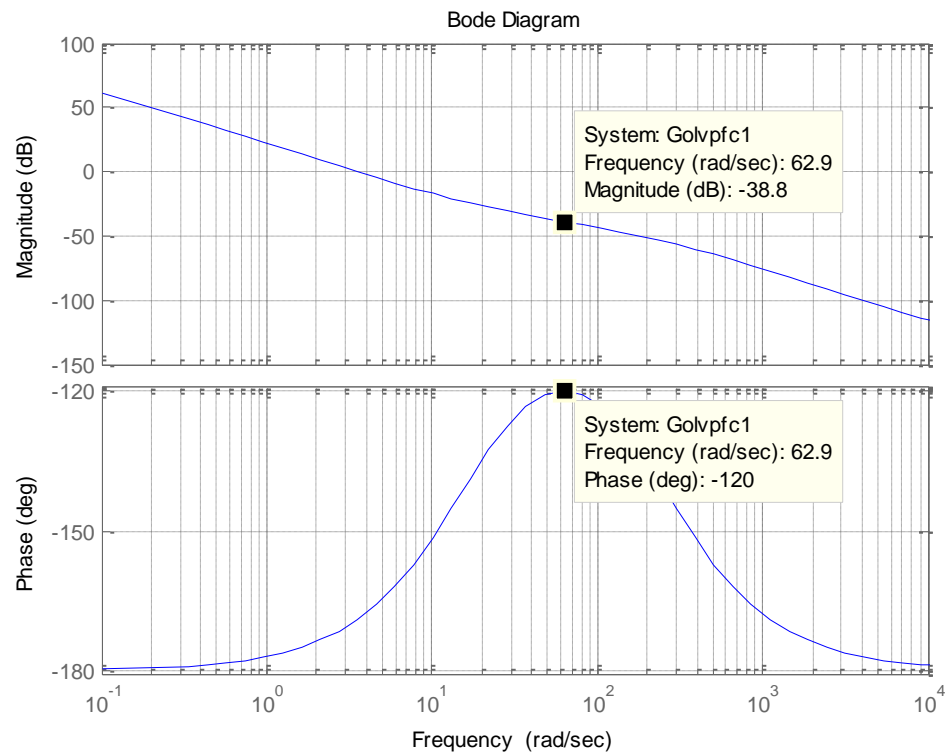


Figura 4.11. Diagrama de ganancia de lazo G_{OLV_PFC} con $K_c = 1$.

Se observa que la ganancia a ajustar es de -38.8 [dB]; se procede a ajustar la ganancia de la siguiente manera:

$$|G_{CV}|_{dB} = 20 \log(k_p) = -38.8 \quad (4.25)$$

$$k_p = 10^{(-38.8/20)} \rightarrow k_c = \frac{1}{k_p} = 87.096359 \quad (4.26)$$

Remplazando (4.26) en (4.24) se obtiene la función del controlador del lazo externo de voltaje:

$$G_{CV_PFC}(s) = \frac{87.096359(s + 16.83574429)}{s(s + 234.491668)}$$

Para demostrar que esta constante calculada es la correcta se volvió a graficar la función de ganancia de lazo, pero con el nuevo K_C . La figura 4.12 muestra el G_{OLV_PFC} correcto donde se observa que a la frecuencia de cruce se tiene una ganancia aproximadamente de 0 dB, lo cual corresponde a un $PM = 60^\circ$.

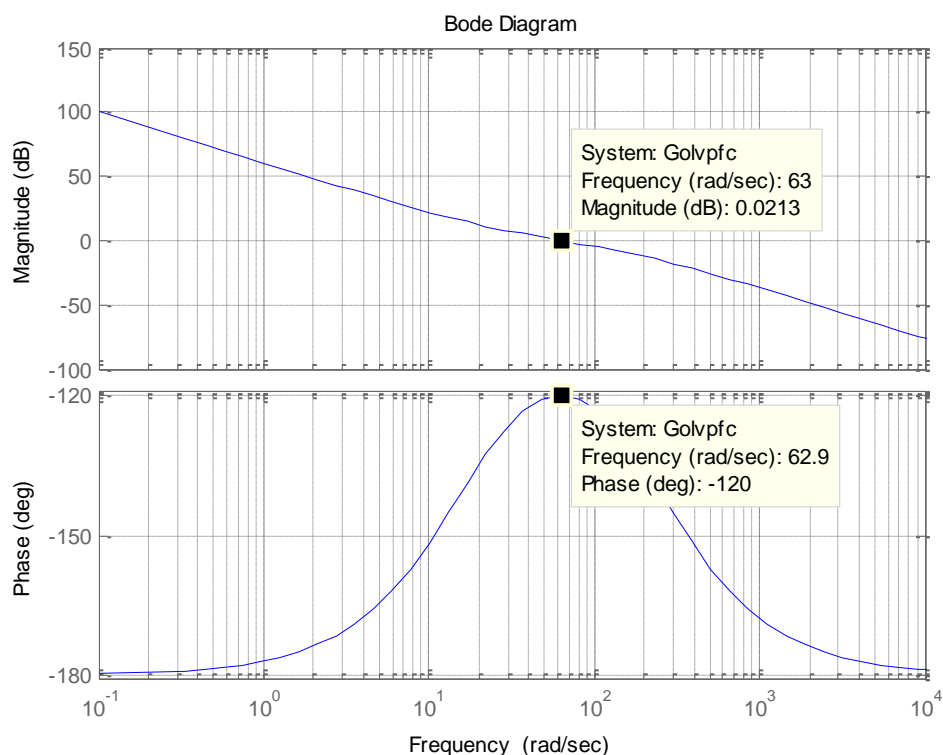


Figura 4.12. Función de ganancia de lazo G_{OLV_PFC} con cruce en 0 dB y $PM = 60^\circ$.

4.3.3 Cálculo de controladores para la etapa DC-DC

Controlador para el lazo interno de corriente. Se empieza escribiendo la función de transferencia de la planta (4.14), donde $V_{DCL} = 200$ [V]; $\frac{N_{S1}}{N_P} =$

$$\frac{1}{2}; C = 2.2 \text{ } [\mu\text{F}]; L = 150 \text{ } [\mu\text{H}]; R_L = 0.05 \text{ } [\Omega]; R = 5.76 \text{ } [\Omega];$$

$$G_{PI_FB}(s) = \left(2 \frac{N_{S1}}{N_P}\right) \left(\frac{V_{DCL}}{R}\right) \left[\frac{RCs + 1}{LCs^2 + \left(R_L C + \frac{L}{R}\right)s + \left(1 + \frac{R_L}{R}\right)} \right]$$

$$= \left[\frac{0.0044s + 34.72}{(3.3 * 10^{-10})s^2 + (2.615 * 10^{-5})s + 1.009} \right]$$

Se deben considerar ciertos aspectos como el margen de fase PM y la fase del sistema Φ_{SYS} . Este último se determina mediante el diagrama de Bode de G_{PI_FB} , como se muestra en la fig. 4.13:

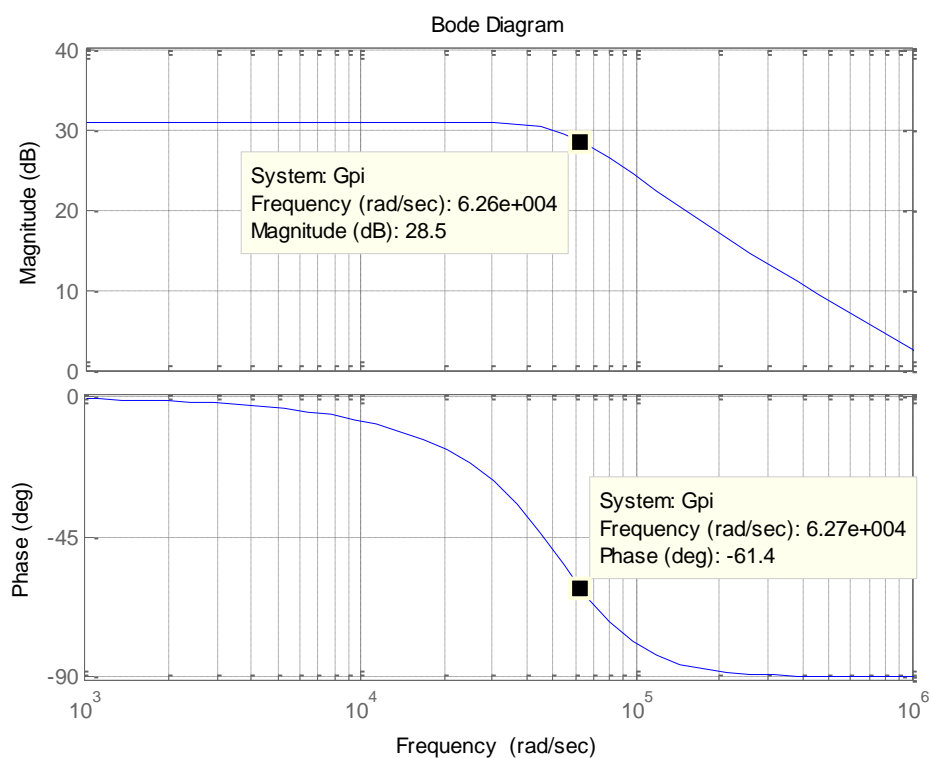


Figura 4.13. Diagrama de Bode de la función de planta G_{PI_FB} .

Se establece un ancho de banda $BW_i = 10000$ [Hz], debido a que el lazo de corriente debe ser muy rápido (entre el 10 y 20% de la frecuencia de

conmutación). Por lo tanto, para determinar los valores de mérito en MATLAB (como en la figura anterior), se establece la frecuencia de corte ω_{CO} , acorde con (4.19):

$$\omega_{CO} = 2\pi f_{CO} = 20000\pi = 62831.85307 \text{ [rad/s]}$$

Se observa en el diagrama de Bode que $\Phi_{SYS}(\omega = \omega_{CO}) = -61.5^\circ$. Por lo tanto, si se requiere un margen de fase $PM = 60^\circ$, según (4.20),

$$\Phi_{BOOST} = PM - \Phi_{SYS} - 90^\circ = 60^\circ - (-61.5^\circ) - 90^\circ = 31.5^\circ$$

Por ende, se necesita un controlador tipo II. Se empieza calculando “k” según (4.17), y en consecuencia, el cero y el polo del controlador, acorde con (4.16):

$$k = \tan\left(\frac{\Phi_{BOOST}}{2} + 45^\circ\right) = \tan\left(\frac{31.5^\circ}{2} + 45^\circ\right) = \tan(60.75^\circ) = 1.78563$$

$$\omega_z = \frac{\omega_{CO}}{k} = \frac{20000\pi}{\tan(60.75)} = 35187.52843$$

$$\omega_p = k\omega_{CO} = [\tan(60.75)]20000\pi = 112194.3466$$

Y se cumple la condición $\omega_z < \omega_p$. Por lo que la estructura del controlador queda:

$$G_{CLFB}(s) = \frac{k_C(s + 35187.52843)}{s(s + 112194.3466)} \quad (4.27)$$

Para determinar la constante k_C , primero se asume $k_C = 1$ y se grafica la función de transferencia de ganancia de lazo $G_{OLIFB}(s) = G_{CLFB}(s)G_{PLIFB}(s)$, para determinar qué cantidad de ganancia se debe ajustar para que la frecuencia ω_{CO} sea, en efecto, de cruce (0 dB):

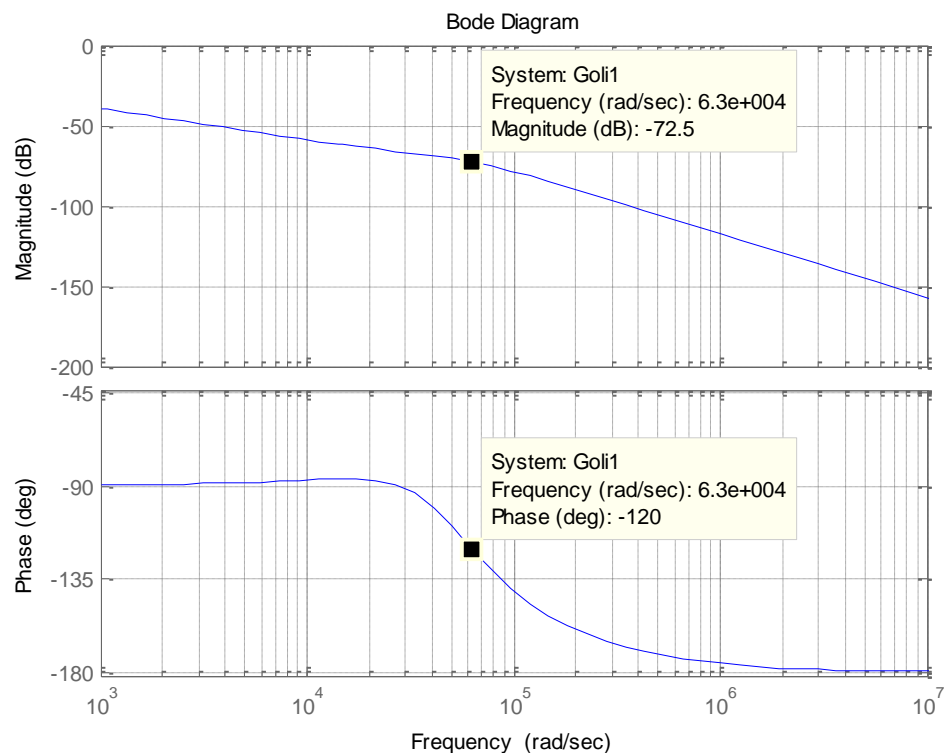


Figura 4.14. Diagrama de ganancia de lazo G_{OLIFB} con $K_c = 1$.

Se observa que la ganancia a ajustar es de -72.5 [dB]; se procede a ajustar la ganancia de la siguiente manera:

$$|G_{CI}|_{dB} = 20 \log(k_p) = -72.5 \quad (4.28)$$

$$k_p = 10^{(-72.5/20)} \rightarrow k_c = \frac{1}{k_p} = 4216.965034 \quad (4.29)$$

Remplazando (4.29) en (4.27) se obtiene la función del controlador del lazo interno de corriente:

$$G_{CL_{FB}}(s) = \frac{4216.965034(s + 35187.52843)}{s(s + 112194.3466)}$$

Para demostrar que esta constante calculada es la correcta se volvió a graficar la función de ganancia de lazo, pero con el nuevo K_C . La figura 4.15 muestra el G_{OLI_FB} correcto donde se observa que a la frecuencia de cruce se tiene una ganancia aproximadamente de 0 dB, lo cual corresponde a un $PM = 60^\circ$.

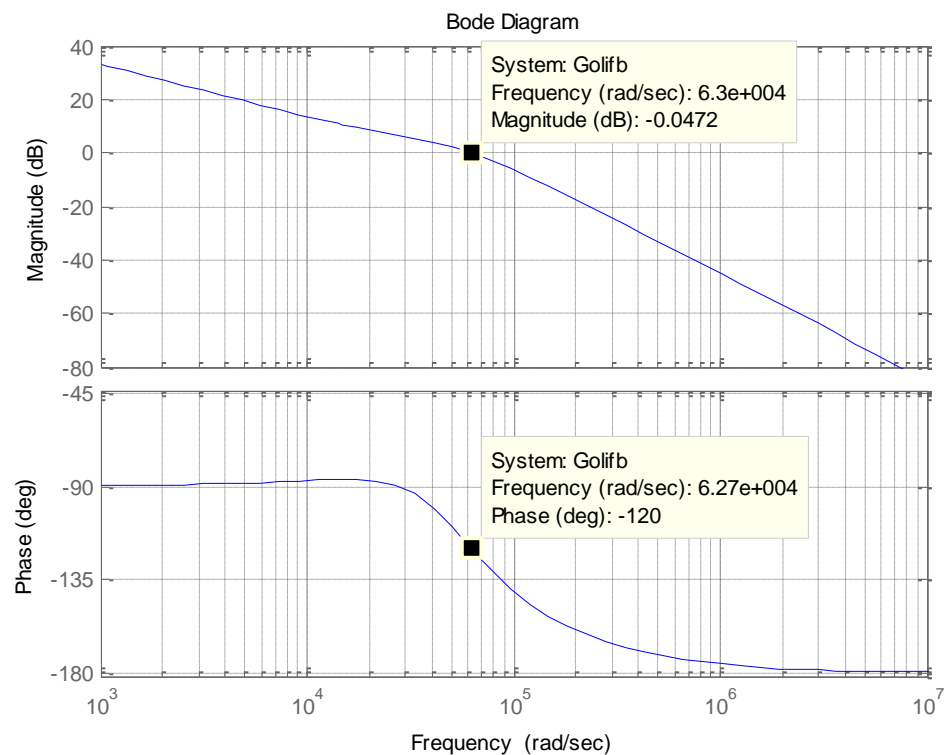


Figura 4.15. Función de ganancia de lazo G_{OLI_FB} con cruce en 0 dB y $PM = 60^\circ$.

Controlador para el lazo externo de voltaje. Se empieza escribiendo la función de transferencia de la planta (4.15):

$$G_{PV_FB}(s) = \frac{R}{RCs + 1} = \frac{5.76}{0.00001267s + 1}$$

Se deben considerar ciertos aspectos como el margen de fase PM y la fase del sistema Φ_{SYS} . Este último se determina mediante el diagrama de Bode de G_{PV_FB} , como se muestra en la fig. 4.16:

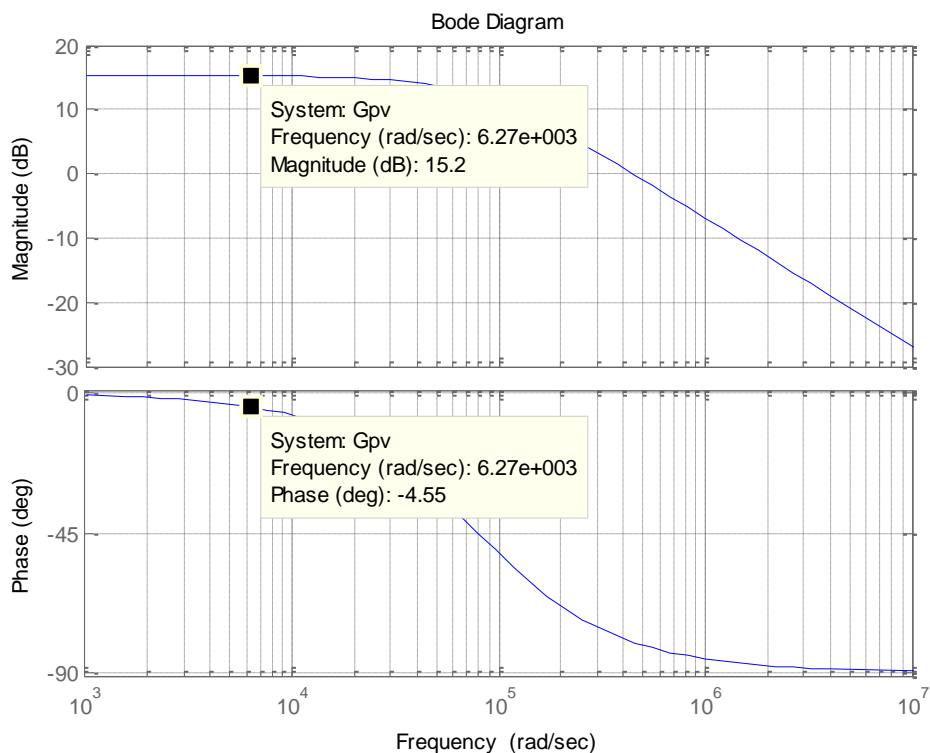


Figura 4.16. Diagrama de Bode de la función de planta G_{PV_FB} .

Se establece un ancho de banda $BW_v = 1000$ [Hz], debido a que el lazo de voltaje debe ser más lento que el de corriente (alrededor del 10% de BW_i), para no perturbar la referencia de este último. Por lo tanto, para determinar los valores de mérito en MATLAB (como en la figura anterior), se establece la frecuencia de corte ω_{CO} , acorde con (4.19):

$$\omega_{CO} = 2\pi f_{CO} = 2000\pi = 6283.185307 \text{ [rad/s]}$$

Se observa en el diagrama de Bode que $\Phi_{SYS}(\omega = \omega_{CO}) = -4.55^\circ$. Por lo tanto, si se requiere un margen de fase $PM = 60^\circ$, según (4.20):

$$\Phi_{BOOST} = PM - \Phi_{SYS} - 90^\circ = 60^\circ - (-4.55^\circ) - 90^\circ = -25.45^\circ$$

Se necesita un controlador tipo I. Por lo que la estructura del controlador queda:

$$G_{CV}(s) = \frac{k_C}{s} \left(\frac{5.76}{0.00001267s + 1} \right) \quad (4.30)$$

Para determinar la constante k_C , primero se asume $k_C = 1$ y se grafica la función de transferencia de ganancia de lazo $G_{OLV_FB}(s) = G_{CV}(s)G_{PV_FB}(s)$, para determinar qué cantidad de ganancia se debe ajustar para que la frecuencia ω_{CO} sea, en efecto, de cruce (0 dB):

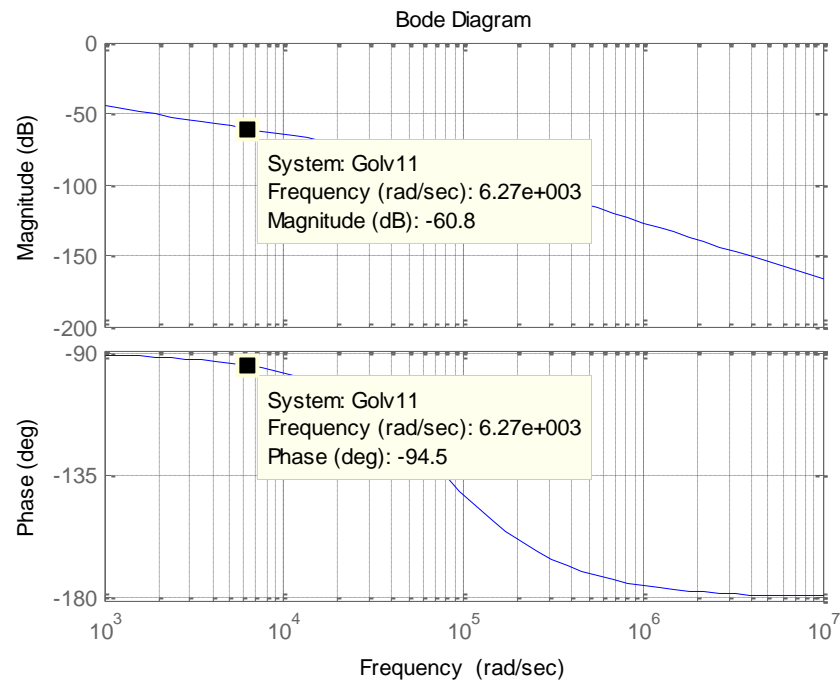


Figura 4.17. Diagrama de ganancia de lazo G_{OLV_FB} con $K_C = 1$.

Se observa que la ganancia a ajustar es de -60.8 [dB]; se procede a ajustar la ganancia de la siguiente manera:

$$|G_{CV}|_{dB} = 20 \log(k_p) = -60.8 \quad (4.31)$$

$$k_p = 10^{(-60.8/20)} \rightarrow k_c = \frac{1}{k_p} = 1096.4782 \quad (4.32)$$

Remplazando (4.32) en (4.30) se obtiene la función del controlador del externo de voltaje:

$$G_{CV_FB}(s) = \frac{1096.4782}{s} \left(\frac{5.76}{0.00001267s + 1} \right)$$

Se graficó la función de ganancia de lazo con el nuevo K_C . La figura 4.18 muestra el G_{OLV_FB} correcto donde se observa que a la frecuencia de cruce se tiene una ganancia aproximadamente de 0 dB:

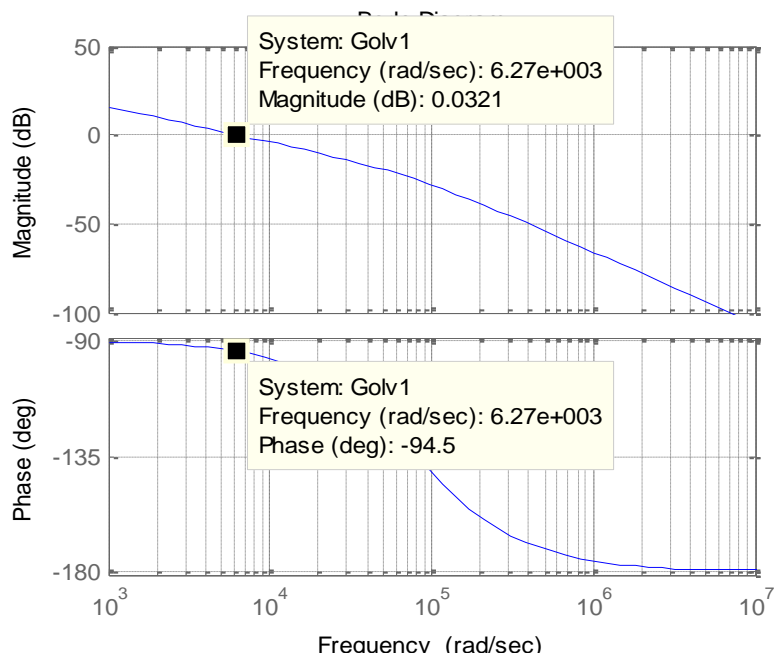


Figura 4.18. Función de ganancia de lazo G_{OLV_FB} con cruce en 0 dB y $PM = 60^\circ$.

4.4 Dimensionamiento del Circuito de Control de la Etapa AC-DC con Corrección de Factor de Potencia

En la fig. 4.19 se muestra el diagrama esquemático del circuito de control, utilizando el IC UCC28019A de Texas Instruments [11]:

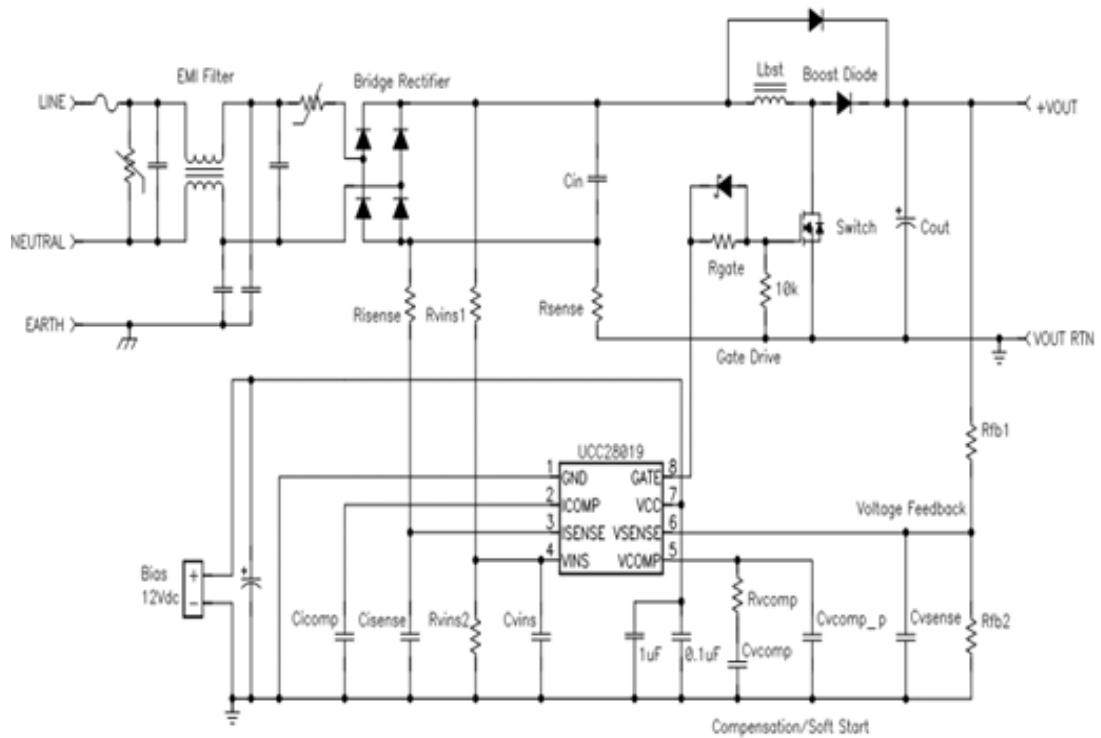


Figura 4.19. Diagrama esquemático del circuito de control para PFC basado en Boost [11].

4.4.1 Selección de la Resistencia de Sensado de Corriente R_{SENSE} y Componentes R_{ISENSE} , C_{ISENSE}

Para acomodar la ganancia del límite interno de potencia no lineal, R_{sense} es dimensionado de tal modo que disparará ante un nivel suave de sobrecorriente al 25% mayor que la máxima corriente pico del inductor usando el mínimo umbral de voltaje $V_{SOC} = 0.66$ [V] de I_{SENSE} [11]:

$$\begin{aligned}
 R_{sense} &= \frac{V_{SOC}}{1.25I_{L_PEAK(max)}} & (4.33) \\
 &= \frac{0.66}{1.25(7.1735)} \\
 &= 0.073604 \text{ } [\Omega]
 \end{aligned}$$

Se elige $R_{\text{sense}} = 0.070 \text{ } [\Omega]$. Se calculan las pérdidas por disipación [11]:

$$\begin{aligned} P_{\text{Rsense}} &= R_{\text{sense}} I_{\text{IN_RMS(max)}}^2 & (4.34) \\ &= (0.07)(4.831)^2 \\ &= 1.6337 \text{ [W]} \end{aligned}$$

La protección límite de corriente pico I_{PCL} se disparará cuando la corriente a través de R_{sense} resulta en una caída de voltaje igual al umbral $V_{\text{PCL}} = 1.15 \text{ [V]}$. Para el peor de los casos, se calcula el valor máximo [11]:

$$I_{\text{PCL}} = \frac{V_{\text{PCL}}}{R_{\text{sense}}} = \frac{1.15}{0.070} = 16.4286 \text{ [A]} \quad (4.35)$$

Para proteger el dispositivo ante corrientes de avalancha, se coloca en serie con el pin I_{SENSE} un resistor $R_{\text{ISENSE}} = 220 \text{ } [\Omega]$. También se coloca un capacitor $C_{\text{ISENSE}} = 1000 \text{ [pF]}$ cerca al dispositivo para mejorar la inmunidad al ruido en el pin I_{SENSE} [11].

4.4.2 Establecimiento del Voltaje de Setpoint: Selección de R_{FB1} , R_{FB2} , C_{VSENSE}

Para una baja disipación de potencia y obtención de mínimo error en la realimentación, es recomendable usar, en la parte superior del divisor de voltaje, una resistencia $R_{\text{FB1}} = 1 \text{ [M}\Omega]$. Usando la referencia interna de voltaje $V_{\text{REF}} = 5 \text{ [V]}$, se selecciona la resistencia de la parte inferior del divisor de voltaje R_{FB2} [11]:

$$R_{\text{FB2}} = \frac{R_{\text{FB1}} V_{\text{REF}}}{V_{\text{OUT}} - V_{\text{REF}}} = \frac{(1\text{M}\Omega)(5\text{V})}{200\text{V} - 5\text{V}} = 25641.026 \text{ } [\Omega] \quad (4.36)$$

Se elige $R_{FB2} = 25.5 \text{ [k}\Omega\text{]}$; resultando en un voltaje nominal de setpoint de 201.078 [V] .

Se dispara la protección por sobrevoltaje cuando el voltaje de enlace DC excede el 5% de su voltaje nominal [11]:

$$\begin{aligned} V_{SDC(OV)} &= 1.05V_{REF} \left(\frac{R_{FB1} + R_{FB2}}{R_{FB2}} \right) & (4.37) \\ &= 1.05(5V) \left(\frac{1M\Omega + 25.5k\Omega}{25.5k\Omega} \right) \\ &= 211.1326 \text{ [V]} \end{aligned}$$

Se dispara la protección por voltaje bajo cuando el voltaje de enlace DC está por debajo del 5% de su voltaje nominal [11]:

$$\begin{aligned} V_{SDC(UV)} &= 0.95V_{REF} \left(\frac{R_{FB1} + R_{FB2}}{R_{FB2}} \right) & (4.38) \\ &= 0.95(5V) \left(\frac{1M\Omega + 25.5k\Omega}{25.5k\Omega} \right) \\ &= 191.0245 \text{ [V]} \end{aligned}$$

Para filtrar el ruido en el pin se añade un capacitor pequeño C_{VSENSE} . Se limita su valor de tal modo que el tiempo $\tau = R_{FB2}C_{VSENSE}$ sea menor a 0.1 [ms] , para que no reduzca de forma significativa el tiempo de respuesta de control a las desviaciones del voltaje de enlace DC. Con una implementación cuidadosa, es suficiente con un 10% del tiempo para que el ruido sea mínimo [11]:

$$C_{VSENSE} = \frac{0.01 \text{ [ms]}}{R_{FB2}} = \frac{0.01 \text{ [ms]}}{25.5k\Omega} = 392.15 \text{ [pF]} \quad (4.39)$$

Se elige un capacitor $C_{VSENSE} = 390$ [pF].

4.4.3 Compensación de Lazo: Selección de C_{ICOMP} , C_{VCOMP} , R_{VCOMP}

Se compensa el lazo de corriente determinando el producto de las variables internas de lazo M_1M_2 usando las constantes internas $K_1 = 7$ y $K_{FQ} = 1/f_s$

[11]:

$$\begin{aligned}
 M_1M_2 &= \frac{I_{OUT(MAX)}V_{OUT}^2R_{SENSE}K_1}{(1 * 10^6)\eta^2V_{IN(RMS)}^2K_{FQ}} & (4.40) \\
 &= \frac{(2)(201.078)^2(0.07)(7)(65000)}{(0.92)^2(110)^2(1000000)} \\
 &= 0.25148 \left[\frac{V}{\mu S} \right]
 \end{aligned}$$

En la fig. 4.20 se muestra la gráfica de V_{COMP} vs M_1M_2 , donde se puede elegir el valor apropiado de V_{COMP} en función de M_1M_2 [11]. Se elige $V_{COMP} = 3.7$ [V].

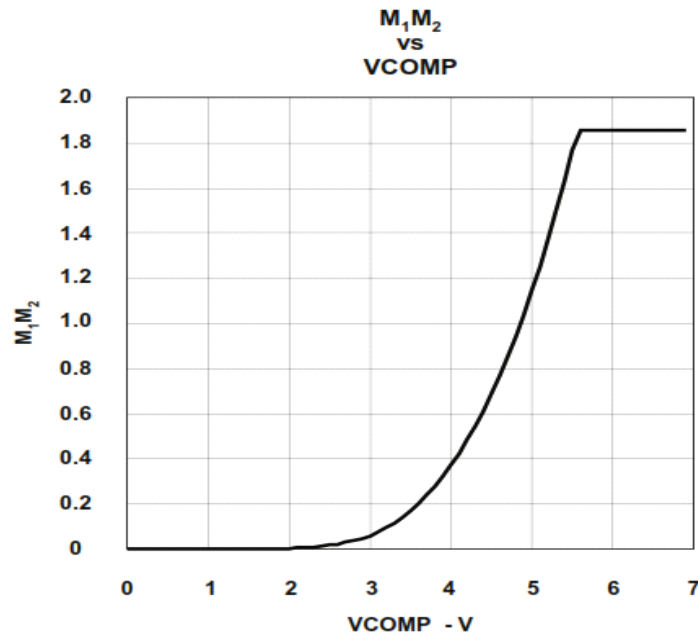


Figura 4.20. Gráfica de VCOMP vs. M_1M_2 [11].

El factor de ganancia de lazo de corriente M_1 y la pendiente de la rampa para el PWM M_2 se calculan de la siguiente manera [11]:

$$M_1 = 0.279 * VCOMP - 0.632 = 0.279(3.7) - 0.632 = 0.4003 \quad (4.41)$$

$$M_2 = 0.122(VCOMP - 1.5)^2 = 0.122(3.7 - 1.5)^2 = 0.592 \left[\frac{V}{\mu s} \right] \quad (4.42)$$

$$\rightarrow M_1M_2 = 0.25148 \left[\frac{V}{\mu s} \right] \quad (4.43)$$

$$\rightarrow M_1M_2(\text{INT}) = 0.4003(0.5919) = 0.2369 \left[\frac{V}{\mu s} \right] \quad (4.44)$$

Se comprueba que $M_1M_2 \geq M_1M_2(\text{INT})$. Se procede a calcular la ganancia no lineal M_3 [11]:

$$\begin{aligned} M_3 &= 0.1026(VCOMP)^2 - 0.3596 * VCOMP + 0.3085 \quad (4.45) \\ &= 0.1026(3.7)^2 - 0.3596(3.7) + 0.3085 = 0.382574 \end{aligned}$$

Se elige, para la frecuencia del polo de la corriente promedio f_{IAVG} , un valor igual a 9500 [Hz], que es el mismo valor de la frecuencia de cruce para el lazo interno de corriente al efectuar la aproximación por el Factor-K. Entonces, se determina el capacitor requerido en el pin ICOMP, utilizando también la ganancia de transconductancia $g_{mi} = 0.95$ [mS] del amplificador interno de corriente [11]:

$$C_{ICOMP} = \frac{g_{mi}M_1}{2\pi K_1 f_{IAVG}} = \frac{(0.95 * 10^{-3})(0.4003)}{2\pi(7)(9500)} = 910.13 \text{ [pF]} \quad (4.46)$$

Eligiendo un capacitor $C_{ICOMP} = 910$ [pF], resulta en $f_{IAVG} = 9501.4502$ [Hz].

Se determina la frecuencia del polo del modulador de ancho de pulso hacia el bloque de fuerza f_{PWMPS} [11]:

$$\begin{aligned} f_{PWMPS} &= \frac{1}{2\pi \frac{K_1 R_{SENSE} V_{OUT}^3 C_{DC}}{K_{FQ} M_1 M_2 V_{IN(NOM)}^2}} \quad (4.47) \\ &= \frac{1}{2\pi \frac{7(0.07)(201.078)^3(2000 * 10^{-6})(65000)}{(0.2369 * 10^6)(110)^2}} \\ &= 0.8809 \text{ [Hz]} \end{aligned}$$

La frecuencia de cruce para el lazo de voltaje, al igual que en la aproximación por el Factor-K, es $f_v = 10$ [Hz]. Entonces, se eligen, de forma apropiada, los valores de compensación C_{VCOMP} y R_{VCOMP} , con un valor de ganancia de transconductancia de voltaje $g_{mv} = 42$ [μ S] [11]:

$$\begin{aligned}
 C_{VCOMP} &= \frac{gm_v \frac{f_v}{f_{PWMPS}}}{10^{-\frac{-G(VL)}{20}} * 2\pi f_v} & (4.48) \\
 &= \frac{(42 * 10^{-6}) \left(\frac{10}{0.8809}\right)}{10^{\frac{-2}{3}} * 2\pi(10)} \\
 &= 8.19362 [\mu F]
 \end{aligned}$$

Se elige un capacitor $C_{VCOMP} = 8.2 [\mu F]$.

$$\begin{aligned}
 R_{VCOMP} &= \frac{1}{2\pi f_{ZERO} C_{VCOMP}} & (4.49) \\
 &= \frac{1}{2\pi(0.8809)(8.2 * 10^{-6})} \\
 &= 22.033 [k\Omega] \quad (4.49)
 \end{aligned}$$

Se elige un resistor $R_{VCOMP} = 19.8 [k\Omega]$.

$$\begin{aligned}
 C_{VCOMP_P} &= \frac{C_{VCOMP}}{2\pi f_{POLE} R_{VCOMP} C_{VCOMP} - 1} & (4.50) \\
 &= \frac{0.0000082}{2\pi(20)(19800)(0.0000082) - 1} = 0.42262 [\mu F]
 \end{aligned}$$

Se elige un capacitor $C_{VCOMP_P} = 0.47 [\mu F]$.

4.4.4 Protección contra Caída de Voltaje de Alimentación: Selección de C_{VINS} ,

R_{VINS1} , R_{VINS2}

Esta protección apagará el disparador de compuerta cuando el voltaje de alimentación está por debajo del nivel mínimo $V_{AC(OFF)}$ programado por el usuario, y se enciende cuando esté por encima de $V_{AC(ON)}$ [11]:

$$I_{VINS} = 150I_{VINS(0[V])} = 150(0.1 * 10^{-6}) = 15 [\mu A] \quad (4.51)$$

$$V_{AC(ON)} = 75 [V] \quad (4.52)$$

$$V_{AC(OFF)} = 65 [V] \quad (4.53)$$

$$\begin{aligned} R_{VINS1} &= \frac{V_{AC(ON)}\sqrt{2} - V_{F(BRIDGE)} - VINS_{ENABLETH(MAX)}}{I_{VINS}} \quad (4.54) \\ &= \frac{75\sqrt{2} - 1 - 1.6}{0.0000015} = 6.8977 [M\Omega] \end{aligned}$$

Se elige una resistencia $R_{VINS1} = 6.65 [M\Omega]$.

$$\begin{aligned} R_{VINS2} &= \frac{VINS_{ENABLETH(MAX)} R_{VINS1}}{V_{AC(ON)}\sqrt{2} - V_{F(BRIDGE)} - VINS_{ENABLETH(MAX)}} \quad (4.55) \\ &= \frac{(1.6)(6650000)}{75\sqrt{2} - 1 - 1.6} = 102.8357 [k\Omega] \end{aligned}$$

Se elige una resistencia $R_{VINS2} = 100 [k\Omega]$.

El capacitor C_{VINS} se elige de tal forma que el tiempo de descarga es mayor que el tiempo de retención. C_{DC} se eligió por un ciclo de retención; C_{VINS} se elegirá en base a 1.25 ciclos de la línea de alimentación [11]:

$$t_{CVINS(DISCHRG)} = \frac{N_{CYCLES}}{f_{LINE(MIN)}} = \frac{1.25}{58} = 21.5517 \text{ [ms]} \quad (4.55)$$

$$C_{VINS} = \frac{t_{CVINS(DISCHRG)}}{R_{VINS2} \ln \left[\frac{VINS_{BROWNOUT(MIN)}}{0.9V_{IN_{RMS(MIN)}} \left(\frac{R_{VINS2}}{R_{VINS1} + R_{VINS2}} \right)} \right]} \quad (4.56)$$

$$= \frac{-0.0215517}{100000 \ln \left[\frac{0.76}{0.9(100) \left(\frac{100000}{6650000 + 100000} \right)} \right]}$$

$$= 0.3834 \text{ [\mu F]}$$

Se elige un capacitor $C_{VINS} = 0.39 \text{ [\mu F]}$.

4.5 Dimensionamiento del Circuito de Control de la Etapa DC-DC en configuración Puente Completo

En la fig. 4.21 se muestra el diagrama esquemático del circuito de control, utilizando el IC UCC28950A de Texas Instruments [13]:

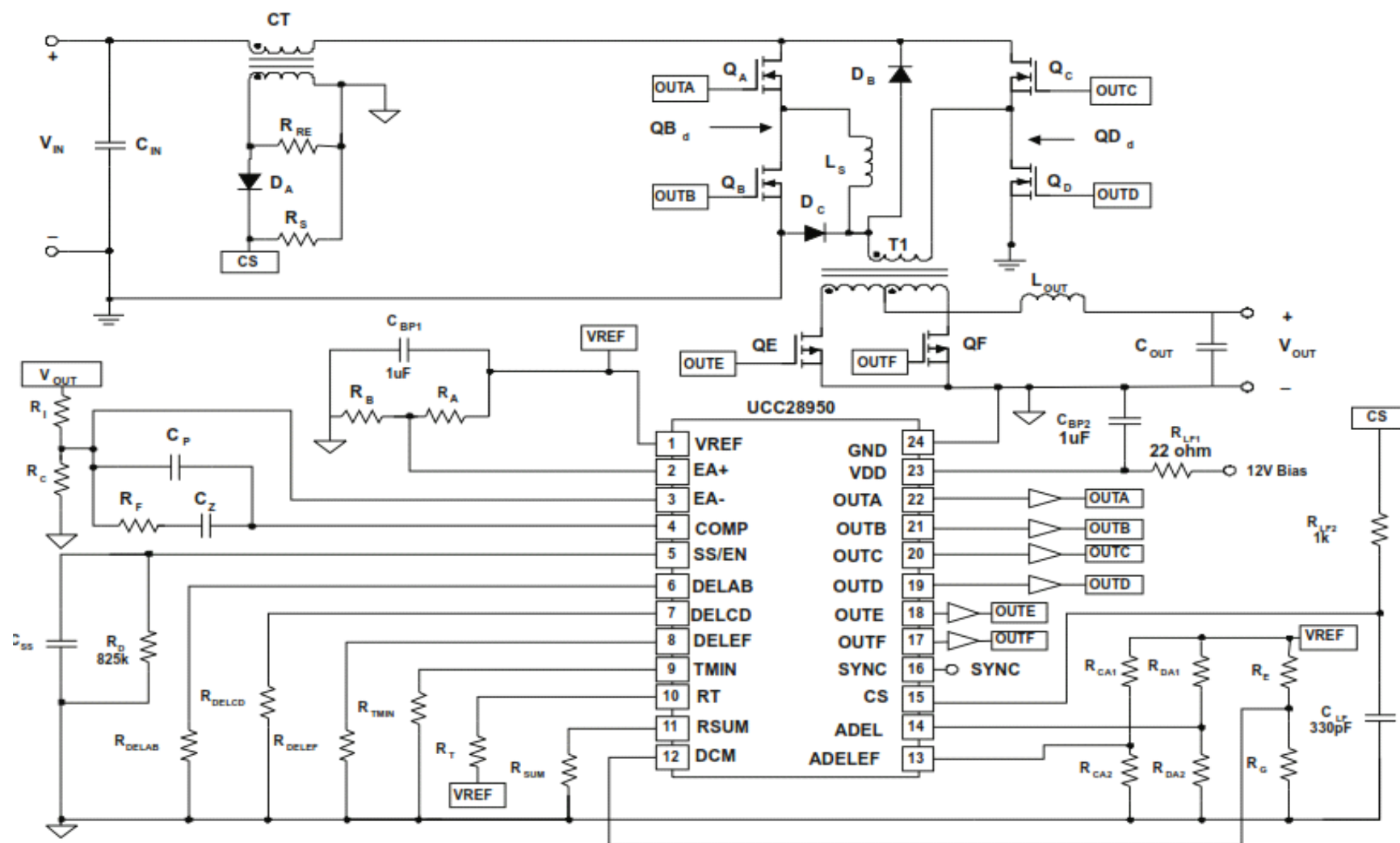


Figura 4.21. Esquemático del circuito de control para la configuración puente completo [13].

4.5.1 Configuración de Red de Sensado de Corriente (CT, R_S, R_{RE}, D_A)

Se selecciona el transformador de corriente (CT) con una relación de vueltas

de 100:1 [13]. Es decir, $a_2 = \frac{N_{P(CT)}}{N_{S(CT)}} = 100$.

Se calcula la corriente pico en el primario [13]:

$$\begin{aligned} I_{P1} &= \left(\frac{P_{OUT}}{\eta V_{OUT}} + \frac{\Delta I_{LOUT}}{2} \right) \left(\frac{1}{a_1} \right) + \frac{V_{INMIN}(2D_{MAX})}{L_{MAG}f_S} \\ &= \left(\frac{400}{0.92(48)} + \frac{5}{2} \right) \left(\frac{1}{2} \right) + \frac{190(0.5)}{0.055(65000)} = 4.9722 \text{ [A]} \end{aligned} \quad (4.57)$$

El voltaje al que se dispara el límite de corriente pico: $V_P = 2 \text{ [V]}$.

Se calcula la resistencia de sensado de corriente R_S y se deja 200 mV para compensación de pendiente [13]:

$$R_S = \frac{V_P - 0.2}{1.1 \frac{I_{P1}}{a_2}} = \frac{2 - 0.2}{1.1 \left(\frac{4.9722}{100} \right)} = 32.9103 \text{ } [\Omega] \quad (4.58)$$

Se elige R_S = 33 [Ω].

El ciclo de trabajo de enganche D_{CLAMP} es aquel que permite la regulación de voltaje en el umbral de una eventual caída de voltaje (brownout) [13]:

$$D_{CLAMP} = 4D_{TYP} = 0.974 \quad (4.59)$$

Se calcula el voltaje inverso máximo V_{DA} en el diodo D_A [13]:

$$V_{DA} = V_P \left(\frac{D_{CLAMP}}{1 - D_{CLAMP}} \right) = 2 \left(\frac{0.974}{1 - 0.974} \right) = 74.9231 \text{ [V]} \quad (4.60)$$

Se elige un diodo D_A con un $V_{DA} = 100 \text{ [V]}$.

Se determina el valor del resistor R_{RE} que se utiliza para resetear el sensor de corriente CT [13]:

$$R_{RE} = 100R_S = 100(33) = 330[\Omega] \quad (4.61)$$

4.5.2 Selección de Componentes para el Filtro Pasabajos de la Señal de Sensado de Corriente

El resistor R_{LF} y el capacitor C_{LF} forman un filtro pasabajos para la señal de sensado de corriente (pin 15, fig.4.21) [13]. Para obtener una frecuencia cercana a 500 [kHz], se eligen $R_{LF} = 1[\text{k}\Omega]$ y $C_{LF} = 330 \text{ [pF]}$:

$$f_{LF} = \frac{1}{2\pi R_{LF} C_{LF}} = \frac{1}{2\pi(1000)(330 * 10^{-12})} = 482287.7063 \text{ [Hz]} \quad (4.62)$$

4.5.3 Selección de Componentes para Referencia de Voltaje

El pin 1 (VREF) necesita un capacitor de bypass para filtrar ruidos de alta frecuencia [13]. Por tanto, se elige $C_{BP1} = 1 \text{ [}\mu\text{F]}$.

La referencia del amplificador de voltaje EA+ (pin 2, fig.4.21) puede configurarse con un divisor de voltaje entre R_A y R_B ; se establece $V_{REF} = 5 \text{ [V]}$ y la referencia del amplificador de error $V_1 = 2.5 \text{ [V]}$ [13]. Se elige $R_B = 2.5 \text{ [k}\Omega]$ y se procede a calcular R_A :

$$R_A = \frac{R_B(V_{REF} - V_1)}{V_1} = \frac{2500(5 - 2.5)}{2.5} = 2.5 \text{ [k}\Omega\text{]} \quad (4.63)$$

El divisor de voltaje entre los resistores R_C y R_I se elige para configurar la salida de voltaje DC en el pin 3 (EA-) [13]. Se elige $R_C = 2.5 \text{ [k}\Omega\text{]}$, y se calcula R_I :

$$R_I = \frac{R_C(V_{OUT} - V_1)}{V_1} = \frac{2500(48 - 2.5)}{2.5} = 45.5 \text{ [k}\Omega\text{]} \quad (4.64)$$

Si a R_C se le adiciona $100 \text{ [}\Omega\text{]}$, se obtiene $R_I = 47.32 \text{ [k}\Omega\text{]}$. Los valores a elegir son: $R_C = R_{C1} + R_{C2} = (2500 + 100) = 2.6 \text{ [k}\Omega\text{]}$ y $R_I = 47 \text{ [k}\Omega\text{]}$.

4.5.4 Selección de Componentes para Compensación de Lazo de Realimentación

Se puede lograr la compensación del lazo de realimentación al elegir adecuadamente los componentes R_F , C_Z y C_P . Deben estar ubicados lo más cerca posible de los pines 3 (EA-) y 4 (COMP) del UCC28950 [13].

Se calcula la impedancia de carga al 10% de la nominal:

$$R_{LOAD(10\%)} = \frac{V_{OUT}^2}{0.1P_{OUT}} = \frac{(48)^2}{0.1(400)} = 57.6 \text{ [}\Omega\text{]} \quad (4.65)$$

Aproximación de la función de transferencia del controlador hasta la salida [13]:

$$G_{CO}(f) \approx$$

$$a_1 a_2 \frac{R_{LOAD(10\%)}}{R_S} \left(\frac{1 + 2\pi j f ESR_{COU\text{T}} C_{OU\text{T}}}{1 + 2\pi j f R_{LOAD(10\%)} C_{OU\text{T}}} \right) \left[\frac{1}{1 + \frac{s(f)}{2\pi f_{PP}} + \left(\frac{s(f)}{2\pi f_{PP}} \right)^2} \right] \quad (4.66)$$

Donde $ESR_{COU\text{T}} = 0.1 \frac{V_{OU\text{T}}^2}{P_{OU\text{T}}} = 0.576 \text{ } [\Omega]$, $f_{PP} \approx \frac{f_s}{4} = 16250 \text{ } [\text{Hz}]$, y $s(f) = 2\pi j f$.

Se calcula el resistor de realimentación de lazo de voltaje R_F basado en la frecuencia de cruce a la décima parte de la frecuencia de doble polo f_{PP} [13]:

$$f_C = \frac{f_{PP}}{10} = 1625 \text{ } [\text{Hz}] \quad (4.67)$$

$$\rightarrow R_F = \frac{R_I}{\left\| G_{CO} \left(\frac{f_{PP}}{10} \right) \right\|} = \frac{47000}{13.0295} = 3.607 \text{ } [k\Omega] \quad (4.68)$$

Se elige $R_F = 3.83 \text{ } [k\Omega]$.

Se calcula el capacitor de realimentación para el cero C_Z [13]:

$$C_Z = \frac{1}{2\pi R_F \left(\frac{f_C}{5} \right)} = \frac{1}{2\pi (3830)(325)} = 127.86 \text{ } [\text{nF}] \quad (4.69)$$

Se elige $C_Z = 120 \text{ } [\text{nF}]$.

Se calcula el capacitor de polo C_P al doble de f_C [13]:

$$C_P = \frac{1}{2\pi R_F (2f_C)} = \frac{1}{2\pi (3830)(3250)} = 12780 \text{ } [\text{pF}] \quad (4.70)$$

Se elige $C_p = 12000$ [pF].

4.5.5 Selección de Capacitancia para Arranque Suave

Para limitar el sobredisparo durante el encendido, el controlador tiene una función de arranque suave (Soft-Start, pin 5), el cual está configurado para un tiempo de arranque suave $t_{SS} = 15$ [ms] [13]:

$$C_{SS} = \frac{2.5 * 10^{-6} t_{SS}}{V_1 + 0.55} = \frac{2.5 * 10^{-6} (0.015)}{2.5 + 0.55} = 122.95 \text{ [nF]} \quad (4.71)$$

Se elige $C_{SS} = 150$ [nF].

4.5.6 Selección de resistencias para configuración de retardos de conmutación de los interruptores

Normalmente, los retardos para el encendido de los interruptores se los configura inicialmente basado en la interacción de la inductancia L_s (cuña) y la capacitancia promedio de salida (del interruptor) C_{OSS_AVG} . En caso de utilizar la característica de conmutación a voltaje cero (ZVS). Debido a que no se necesita L_s , podemos ver en la nota de aplicación que se indica el rango del tiempo de retardo (de 30 a 1000 [ns]). Suponiendo que se utilice ZVS, podemos determinar también el rango de la frecuencia de resonancia f_R entre L_s y C_{OSS_AVG} [13]:

$$f_R = \frac{2.25}{4t_{ABSET}} \quad (4.72)$$

Donde al reemplazar el rango de t_{ABSET} nos da un rango de f_R entre 0.5625 [MHz] y 18.75 [MHz].

El divisor de voltaje formado por R_{DA1} y R_{DA2} programa el rango de retardos y del controlador. Se elige un valor para $R_{\text{DA1}} = 8.25$ [k Ω].

El voltaje en el pin ADEL necesita ser configurado con R_{DA2} basados en las siguientes condiciones [13]:

Si $t_{\text{ABSET}} > 155$ [ns], setear $V_{\text{ADEL}} = 0.2$ [V]; puede ser programado entre 155 [ns] y 1000 [ns].

Si $t_{\text{ABSET}} \leq 155$ [ns], setear $V_{\text{ADEL}} = 1.8$ [V]; puede ser programado entre 29 [ns] y 155 [ns].

Entonces, como se elige trabajar con una $f_R = 15$ [MHz], la expresión (4.52) resulta $t_{\text{ABSET}} = 37.5$ [ns]. Por lo tanto, $V_{\text{ADEL}} = 1.8$ [V] y se calcula R_{DA2} [13]:

$$R_{\text{DA2}} = \frac{R_{\text{DA1}} V_{\text{ADEL}}}{5 - V_{\text{ADEL}}} = \frac{8250(1.8)}{5 - 1.8} = 4640.625 \text{ } [\Omega] \quad (4.73)$$

Se elige $R_{\text{DA2}} = 4700$ [Ω].

Se recalcula V_{ADEL} basado en la selección del divisor de voltaje [13]:

$$V_{\text{ADEL}} = \frac{5R_{\text{DA2}}}{R_{\text{DA1}} + R_{\text{DA2}}} = \frac{5(4700)}{8250 + 4700} = 1.8147 \text{ } [\text{V}] \quad (4.74)$$

La resistencia R_{DELAB} programa t_{ABSET} [13]:

$$\begin{aligned}
 R_{\text{DELAB}} &= (t_{\text{ABSET}} - 5 * 10^{-9}) \frac{(0.15 + 1.46V_{\text{ADEL}}) * 1000}{5} & (4.75) \\
 &= \frac{(37.5 * 10^{-9} - 5 * 10^{-9}) 1000(0.15 + 1.46(1.8147))}{1 * 10^{-9}} \frac{1}{5} \\
 &= 18.196 [k\Omega]
 \end{aligned}$$

Se elige $R_{\text{DELAB}} = 20 [k\Omega]$.

El punto de inicio para los retardos de los interruptores C y D debe ser inicialmente configurado para el mismo retardo en los interruptores A y B (pin 6, DELAB). Es decir, $t_{\text{CDSET}} = t_{\text{ABSET}}$, y por ende, $R_{\text{DELCD}} = R_{\text{DELAB}} = 20 [k\Omega]$.

Retardos de apagado t_{AFSET} y t_{BESET} . Una buena forma de configurar es [13],

$$t_{\text{AFSET}} = t_{\text{BESET}} = 0.5t_{\text{AFSET}} \quad (4.76)$$

El divisor de voltaje formado por R_{CA1} y R_{CA2} programa el rango de retardos y del controlador. Se elige un valor para $R_{\text{CA1}} = 8.25 [k\Omega]$.

Nota: t_{AFSET} y t_{BESET} pueden ser programados entre 32 [ns] y 1100 [ns].

El voltaje en el pin ADELEF necesita ser configurado con R_{CA2} basados en las siguientes condiciones [13]:

Si $t_{AFSET} < 170$ [ns], setear $V_{ADELEF} = 0.2$ [V]; t_{AFSET} puede ser programado entre 32 [ns] y 170 [ns].

Si $t_{AFSET} \geq 170$ [ns], setear $V_{ADELEF} = 1.7$ [V]; t_{AFSET} puede ser programado entre 170 [ns] y 1100 [ns].

Entonces, acorde a (4.56), resulta $t_{AFSET} = 18.75$ [ns]. Por lo tanto, $V_{ADELEF} = 0.2$ [V] y se calcula R_{CA2} [13]:

$$R_{CA2} = \frac{R_{CA1} V_{ADELEF}}{5 - V_{ADELEF}} = \frac{8250(0.2)}{5 - 0.2} = 343.75 \text{ } [\Omega] \quad (4.77)$$

Se elige $R_{CA2} = 350$ [Ω].

Se recalcula V_{ADELEF} basado en la selección del divisor de voltaje [13]:

$$V_{ADELEF} = \frac{5(R_{CA2})}{R_{CA1} + R_{CA2}} = \frac{5(350)}{8250 + 350} = 0.2035 \text{ } [V] \quad (4.78)$$

La resistencia R_{DELEF} programa t_{AFSET} y t_{BESET} :

$$\begin{aligned} R_{DELEF} &= \frac{(t_{AFSET} - 4 * 10^{-9})}{1 * 10^{-9}} \frac{1000(2.65 - 1.32V_{ADELEF})}{5} \quad (4.79) \\ &= \frac{(18.75 * 10^{-9} - 4 * 10^{-9})}{1 * 10^{-9}} \frac{1000(2.65 - 1.32(0.2035))}{5} \\ &= 7025 \text{ } [\Omega] \end{aligned}$$

Se elige $R_{DELEF} = 7200$ [Ω].

4.5.7 Selección de resistencia para tiempo mínimo de activación de ciclo de trabajo

El resistor R_{TMIN} programa el tiempo mínimo de activación del ciclo de trabajo t_{MIN} que el controlador (pin 9) puede demandar antes de entrar en modo de desborde. Si el controlador intenta demandar un tiempo de activación de ciclo de trabajo menor que t_{MIN} , la fuente de alimentación entrará en modo de desborde [13]. Para este caso, se configura $t_{MIN} = 100$ [ns].

El tiempo mínimo de activación se configura seleccionando R_{TMIN} con la siguiente ecuación [13]:

$$\begin{aligned} R_{TMIN} &= \frac{1000(t_{MIN} - 15[\text{ns}])}{6.6[\text{s}]} & (4.80) \\ &= \frac{1000(100 - 15)}{6.6} \\ &= 12.8787 \text{ [k}\Omega\text{]} \end{aligned}$$

Se elige $R_{TMIN} = 13$ [k Ω].

4.5.8 Selección de Resistencia para Configurar la Frecuencia de Conmutación

El pin 10 (RT) se usa para configurar la frecuencia de conmutación del convertidor. Ajustando el resistor R_T [13],

$$R_T = 2500 \left(\frac{2.5 * 10^6}{\frac{f_S}{2}} - 1 \right) \quad (4.81)$$

$$= 2500 \left(\frac{2.5 * 10^6}{\frac{65000}{2}} - 1 \right) = 189.808 \text{ [k}\Omega\text{]}$$

Se elige $R_T = 187 \text{ [k}\Omega\text{]}$.

4.5.9 Selección de Resistencia para Modo de Control de Corriente Pico

El controlador también provee compensación de pendiente para el modo de control de corriente pico (Pin 11, SUM). Esto se configura mediante R_{SUM} con las siguientes ecuaciones [13]:

$$dI_{LMAG} = \frac{V_{IN}(1 - 2D_{TYP})}{2L_{MAG}f_S} = \frac{(200)(1 - 0.487)}{2(0.055)(65000)} = 0.01435 \text{ [A]} \quad (4.82)$$

Para contribuir a la mejora a la inmunidad al ruido, se configura V_{SLOPE} para tener un total que iguale al 10% de la señal de sensado de máxima corriente (0.2 [V]) sobre un período de conmutación del inductor [13]:

$$V_{SLOPE1} = 0.2f_S = 0.2(65000) = 0.013 \left[\frac{\text{V}}{\mu\text{s}} \right] \quad (4.83)$$

$$V_{SLOPE2} = \frac{\left(\frac{dI_{LOUT}}{2a_1} - dI_{LMAG} \right) R_S f_S}{a_2(1 - 2D_{TYP})} \quad (4.84)$$

$$= \frac{\left(\frac{\frac{5}{3}}{2(2)} - 0.01435 \right) (33)(65000)}{100(1 - 0.487)}$$

$$= 0.016 \left[\frac{\text{V}}{\mu\text{s}} \right]$$

Si $V_{SLOPE1} > V_{SLOPE2}$, $V_{SLOPE} = V_{SLOPE2}$; de lo contrario, $V_{SLOPE} = V_{SLOPE1}$. Como se puede observar, se cumple la primera condición; por tanto, $V_{SLOPE1} = 0.013 [V/\mu s]$. De este modo, se procede a calcular R_{SUM} [13]:

$$\begin{aligned}
 R_{SUM} &= \frac{2.5[V] * 1000[\Omega]}{V_{SLOPE} * 0.5[\mu s]} & (4.85) \\
 &= \frac{2.5[V] * 1000[\Omega]}{0.013 \left[\frac{V}{\mu s} \right] * 0.5[\mu s]} \\
 &= 384.6154 [k\Omega]
 \end{aligned}$$

Se elige $R_{SUM} = 383 [k\Omega]$.

Observación: Como no se va a usar la característica de rectificación sincrónica, solamente se asigna valor a $R_G = 1 [k\Omega]$; mientras que R_E queda abierto.

4.6 Simulación de la Etapa AC-DC con Corrección de Factor de Potencia en Lazo Cerrado

En esta sección se presenta la simulación de la etapa AC-DC con PFC en lazo cerrado, implementando el controlador diseñado en la sección 4.3.2. Presentando, además, gráficas de señales de las variables de mérito, como por ejemplo, la corriente de la línea de suministro de red. En las fig. 4.22 y 4.23 se muestran el diagrama principal y el bloque de control del convertidor, respectivamente; mientras que el circuito de fuerza y el bloque de generación de pulsos son iguales a los mostrados en las figuras 3.3 y 3.4, respectivamente.

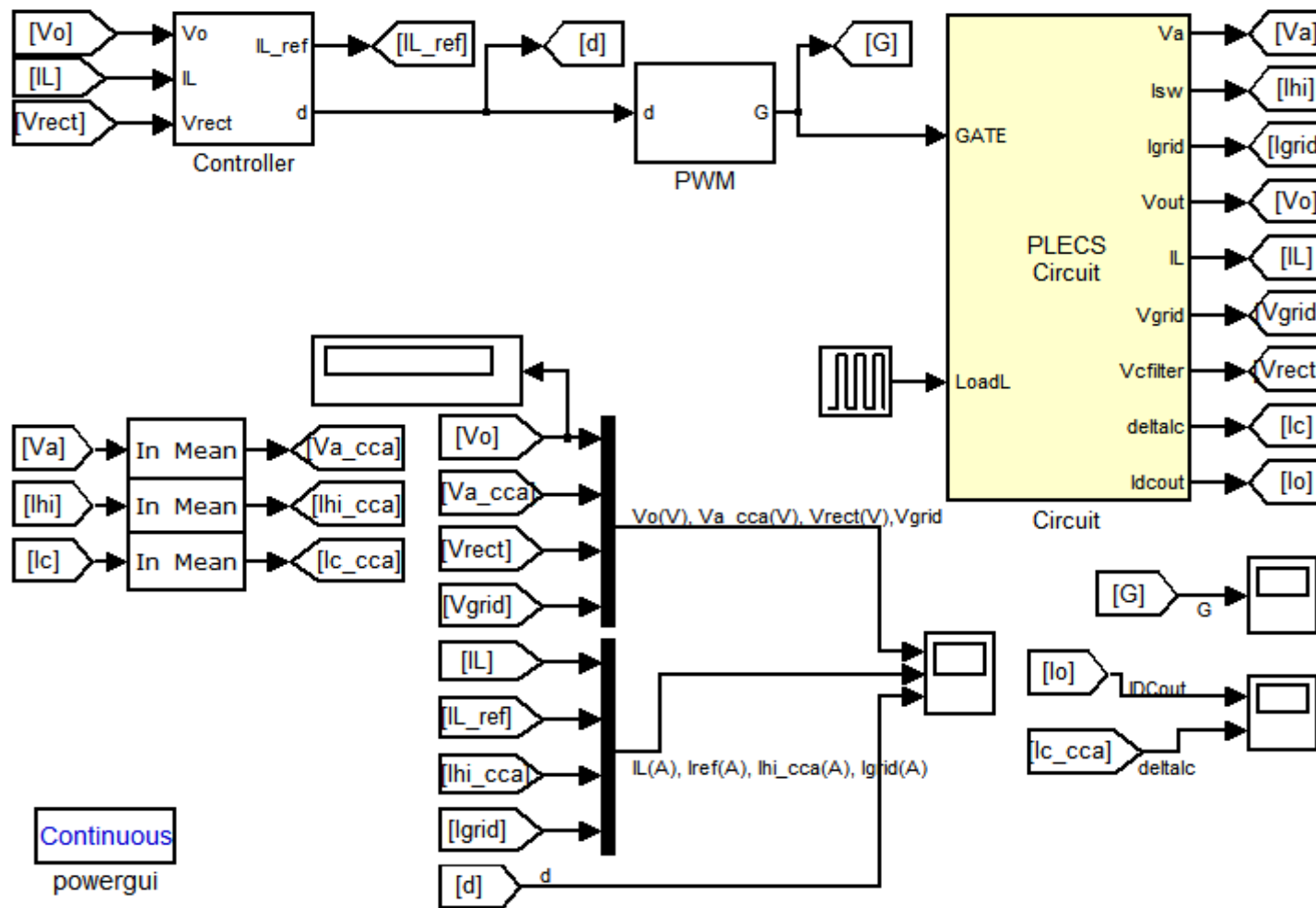


Figura 4.22. Diagrama principal del convertidor AC-DC con PFC Boost en lazo cerrado.

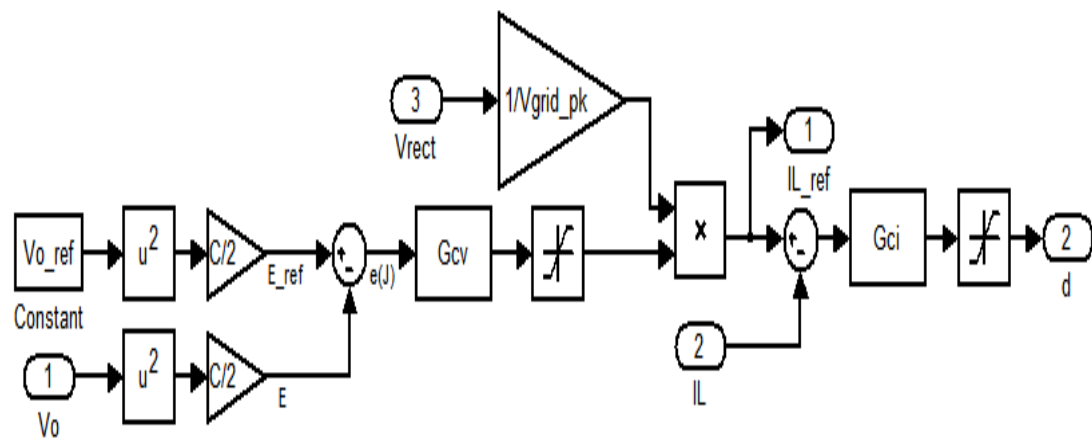
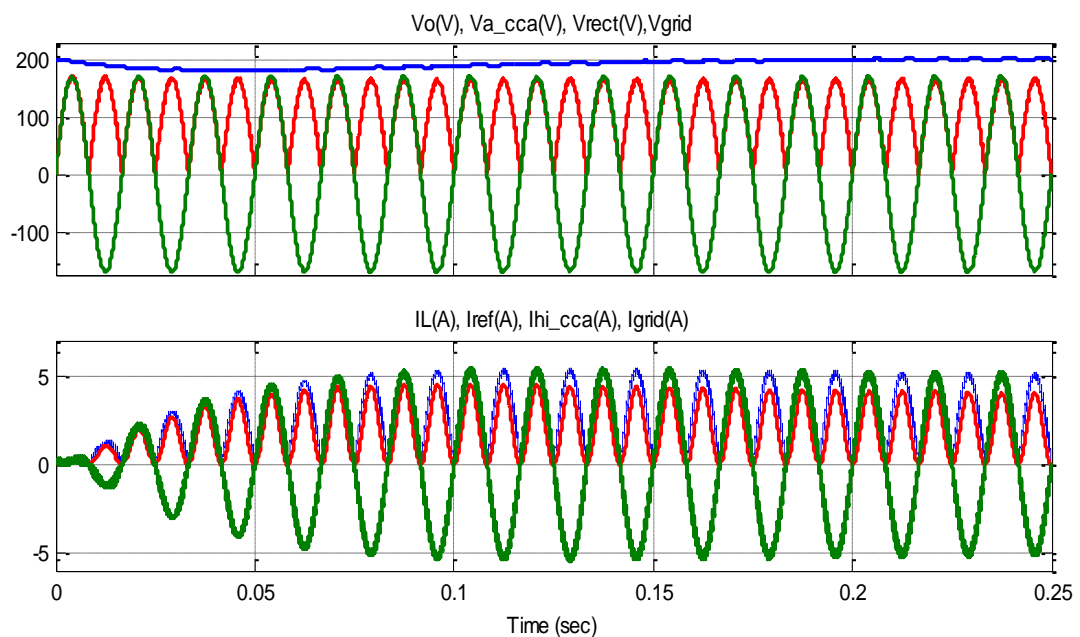
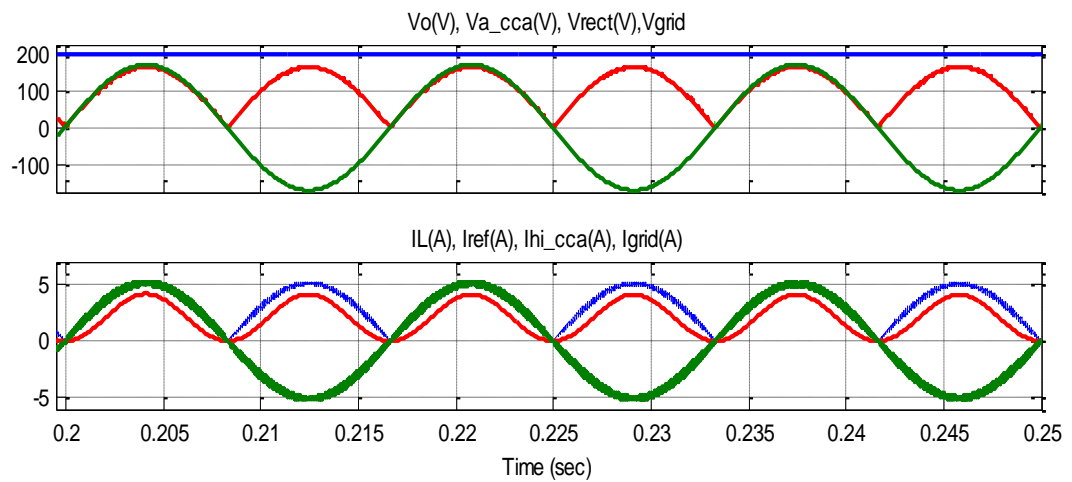


Figura 4.23. Bloque de control del convertidor AC – DC con PFC Boost.

En la fig. 4.24 se muestran las gráficas de las variables de mérito en esta etapa, como el voltaje de salida (enlace DC), y la corriente de suministro.



(a)



(b)

Figura 4.24. Gráficas de valores de mérito del convertidor AC – DC en lazo cerrado. (a) Durante todo el periodo de simulación (0.25 s). (b) En estado estable.

Comparando con la fig. 3.6, lo más notable es la señal de la corriente de suministro (color verde, gráfica 2), que tiene forma sinusoidal, el cual era el objetivo planteado desde el capítulo anterior. El voltaje de salida (color azul, gráfica 1) tiene una notable caída; sin embargo, está dentro del margen establecido, y se estabiliza a partir de 0.15 [s], del mismo modo que lo hace la señal de la corriente de suministro, al alcanzar su valor nominal de amplitud.

4.7 Simulación de la Etapa DC-DC en configuración Puente Completo en Lazo Cerrado

En esta sección se presenta la simulación de la etapa DC-DC Full Bridge en lazo cerrado, implementando el controlador diseñado en la sección 4.3.3. Presentando, además, gráficas de señales de las variables de mérito, como por ejemplo, la corriente a través del inductor, o el rizado de corriente a través del capacitor. En las fig. 4.25 y 4.26 se muestran el bloque de control y el diagrama principal del convertidor, respectivamente; mientras que el bloque de generación de pulsos y el circuito de fuerza son iguales a los mostrados en las figuras 3.8 y 3.9, respectivamente.

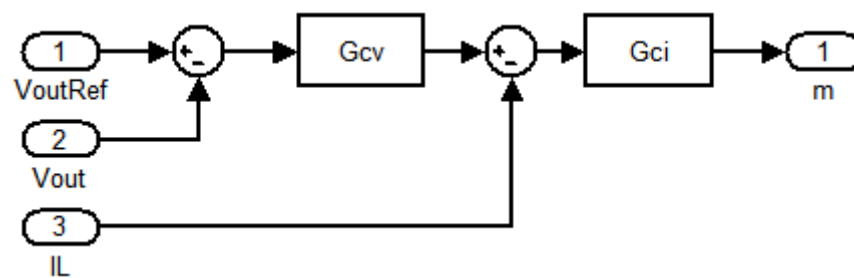


Figura 4.25. Bloque de control del convertidor DC – DC Full Bridge.

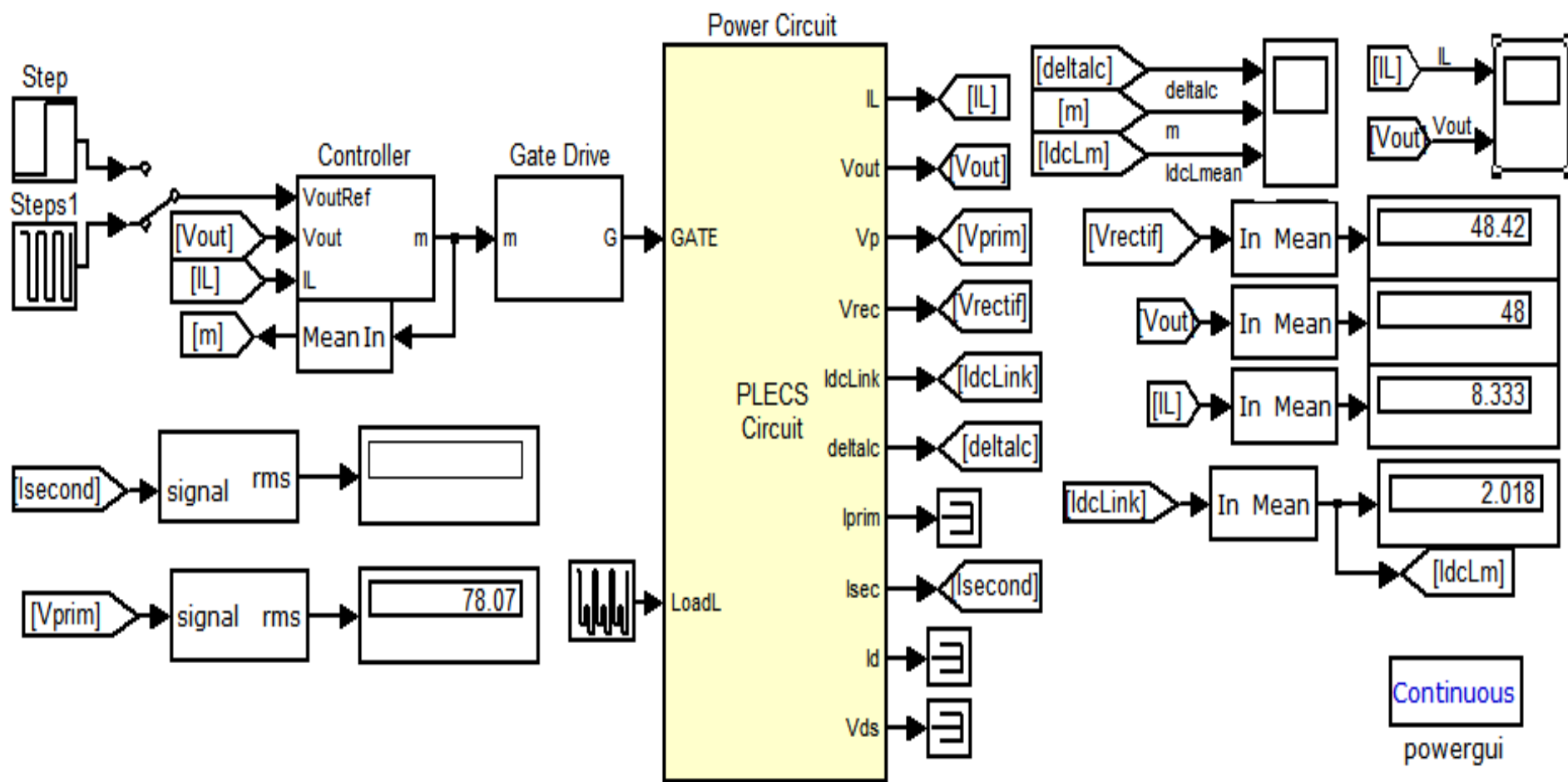


Figura 4.26. Diagrama principal del convertidor DC – DC Full Bridge en lazo cerrado.

En las fig. 4.27 y 4.28 se presentan las gráficas de las variables de mérito en esta etapa, evaluando la respuesta del sistema ante una señal paso de voltaje (inicia a 48 [V], y a la mitad del periodo de simulación, baja a 24 [V]); así como la respuesta ante cambios bruscos en la carga (12% al 100% de la carga nominal).

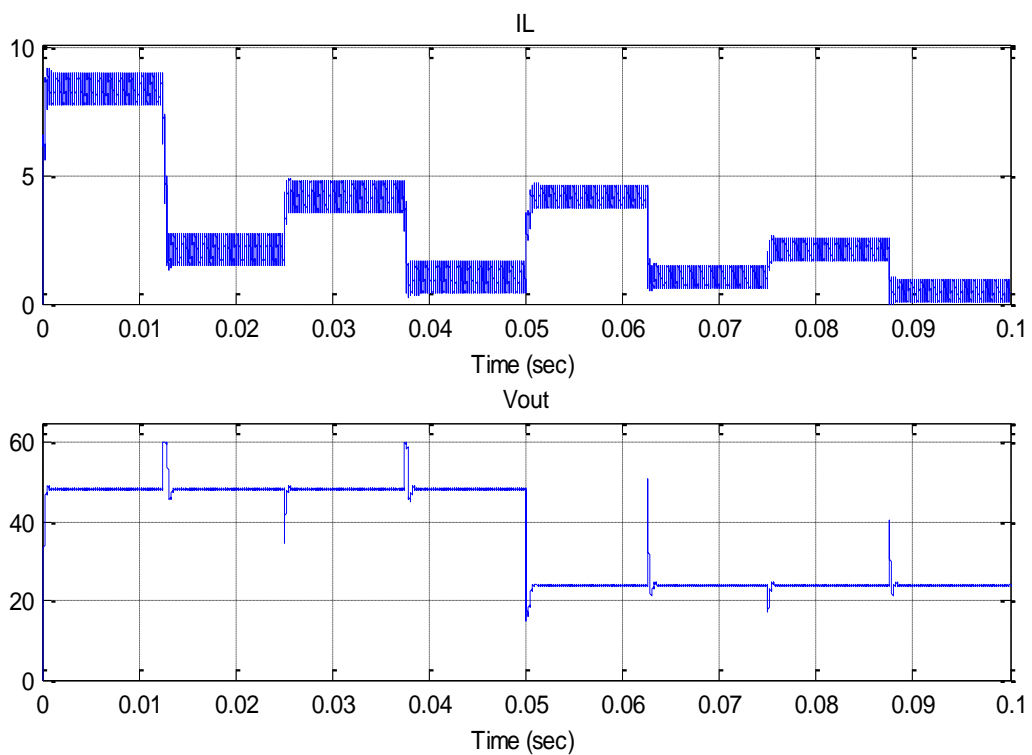


Figura 4.27. Gráfica de la corriente a través del inductor y el voltaje a través del capacitor, ante cambios bruscos en la carga.

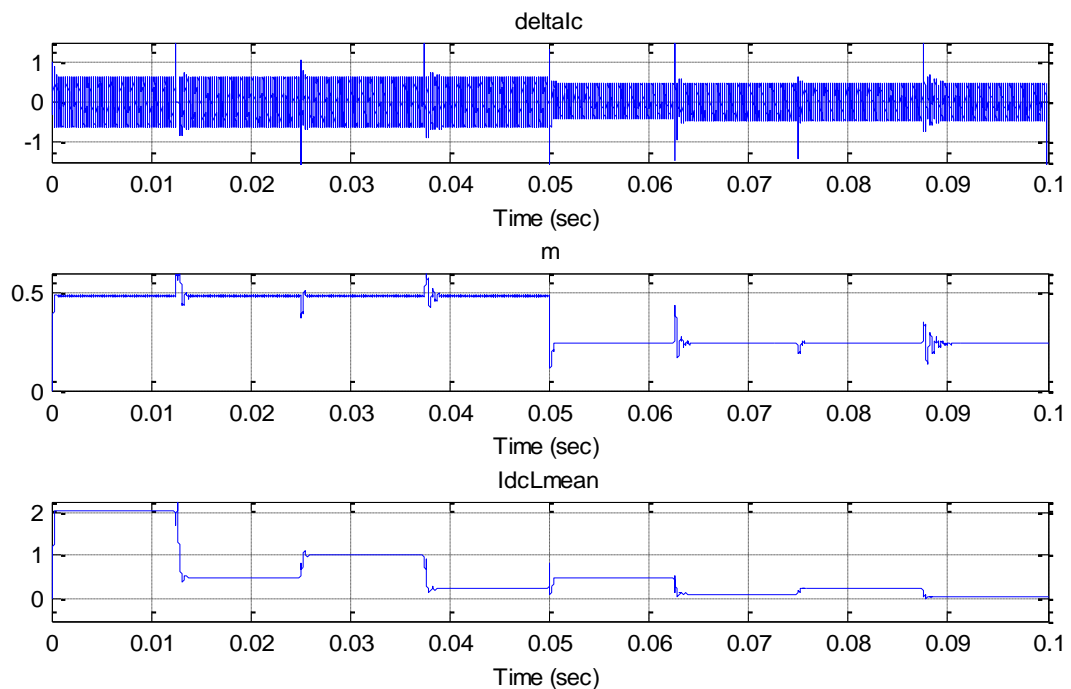


Figura 4.28. Gráfica del rizado de corriente en el capacitor, la señal de salida del controlador (m) y la corriente promedio de enlace DC, ante cambios bruscos en la carga.

Comparando con las figuras 3.10 y 3.11, se observa una mejor respuesta a una señal de referencia. Tanto la corriente por el inductor, como el voltaje de salida del convertidor, se mantienen estables ante cambios bruscos en la carga. También se comprueba que el rizado de la corriente a través del capacitor es prácticamente igual al rizado de la corriente a través del inductor.

La corriente promedio de entrada al convertidor difiere respecto al valor nominal de la salida de la etapa AC-DC con PFC en tan sólo 1% (máximo 2%). En el siguiente capítulo se observará que, a pesar de que el PFC Boost entrega una señal DC con una oscilación (120 Hz) que no supera el 2%, la respuesta del sistema completo se mantiene estable, con resultados muy similares a las simulaciones de las etapas por separado.

CAPÍTULO 5

IMPLEMENTACIÓN DE LA ETAPA DE CORRECCIÓN DE FACTOR DE POTENCIA Y SIMULACIÓN DEL SISTEMA COMPLETO

En el presente capítulo se abordará tanto la implementación del circuito para la etapa AC - DC (con Corrección de Factor de Potencia), como la simulación del sistema completo (ambas etapas acopladas). Se empezará mostrando tanto imágenes del circuito implementado físicamente, como de las mediciones de las variables de mérito, de la misma forma como se efectuó en la simulación de esta etapa, mostrada en la sección 4.5. Para culminar con las gráficas de las señales en la simulación del sistema completo.

5.1 Implementación de la Etapa AC-DC con Corrección de Factor de Potencia

En esta sección se presenta la implementación de la etapa AC – DC con PFC Boost, utilizando los componentes de los circuitos de fuerza y control, cuyo dimensionamiento se mostró en las secciones 3.1 y 4.4, respectivamente. Presentando, además, gráficas de las mediciones de variables de mérito, como por ejemplo, la corriente de suministro y el voltaje de enlace DC. En la figura 5.1 se muestra el hardware ya implementado.

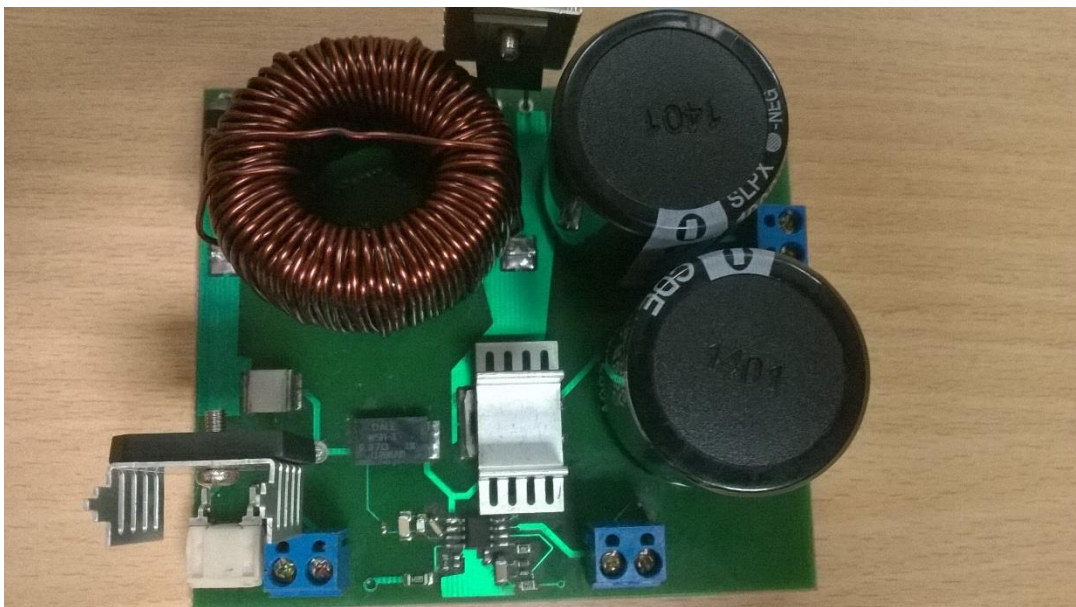


Figura 5.1. Hardware implementado de la etapa AC – DC con PFC Boost.

A continuación se muestran las gráficas de las señales de corriente de suministro, voltaje a la salida del puente rectificador, voltaje de enlace DC, y el rizado del voltaje (al doble de la frecuencia de suministro f_{LINE}) a través del capacitor de enlace DC. El voltaje de enlace se reguló para que esté entre 195 y

200 [V]; además, si bien las gráficas corresponden a la mitad de la carga nominal, también se trabajó con 10% y 25% de la potencia nominal.

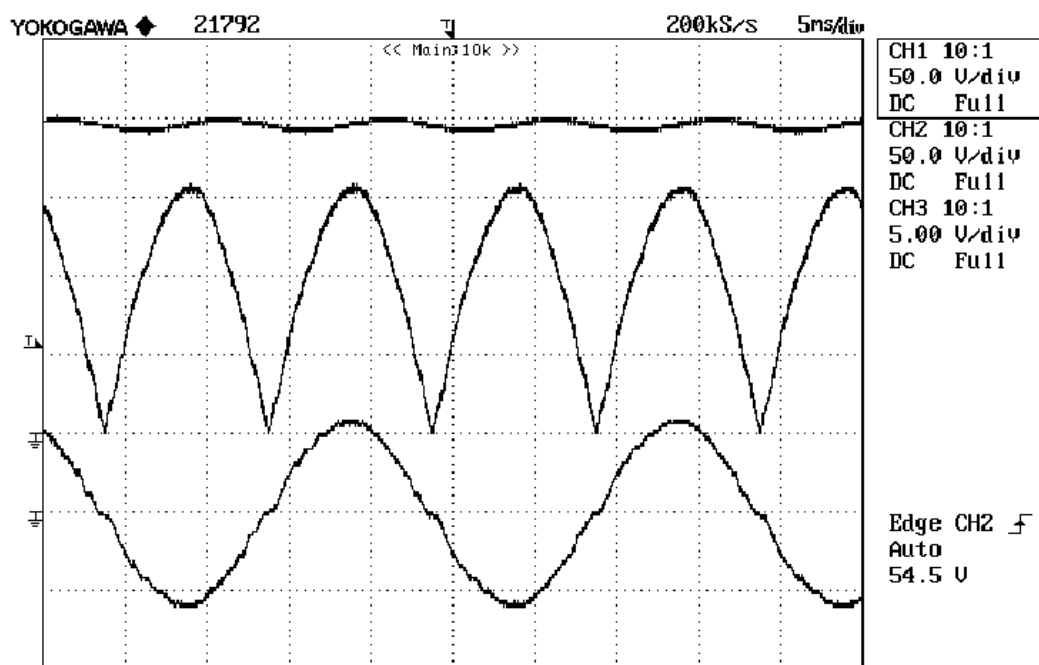


Figura 5.2. Gráficas de la corriente de suministro, del voltaje a la salida del puente rectificador, y del voltaje de enlace DC.

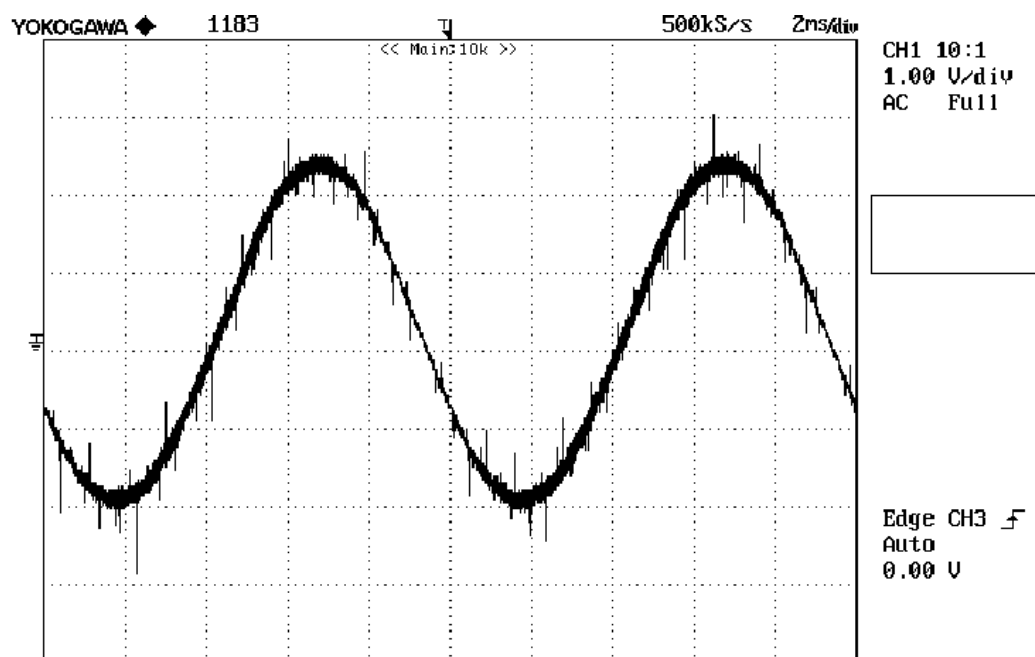


Figura 5.3. Gráfica del rizado de voltaje de enlace DC (120 Hz).

Respecto a la corriente de suministro. Al 25% de la carga nominal, la Distorsión Armónica Total fue de un 8%, con un factor de potencia de 0.92. Al 50% de la carga nominal, el valor del THD fue alrededor de 5%, con un factor de potencia de 0.935. Mientras que, a plena carga, el valor de THD fue de menos del 4%, con un factor de potencia de 0.96.

Con respecto al voltaje de enlace DC. Para los tres casos de porcentaje de carga, el valor de THD se situó alrededor del 2%. Además, el rizado es de alrededor de 4.5 [V], valor que cumple con la condición de estar por debajo del 5% del voltaje nominal.

5.2 Simulación del Sistema Completo en Lazo Cerrado (PFC Boost y Full Bridge acoplados)

En esta sección se presenta la simulación del sistema completo en lazo cerrado, implementando los controladores diseñados en las secciones 4.3.2 y 4.3.3. Presentando, además, gráficas de señales del voltaje y la corriente de suministro; así como la corriente a través del inductor y el voltaje de salida.

Bloques de fuerza y diagrama principal. Se muestran en las figuras 5.6 y 5.7, respectivamente. En la primera, respecto a los bloques de subsistemas, tanto para el PFC Elevador como para el Punte Completo se utilizan los mismos esquemáticos mostrados en las figuras 3.5 y 3.9, respectivamente.

Generación de pulsos de disparo. Se utilizan los mismos bloques mostrados en las figuras 3.4 y 3.8, respectivamente.

Controladores del sistema. Se utilizan los mismos bloques mostrados en las figuras 4.23 y 4.26, respectivamente.

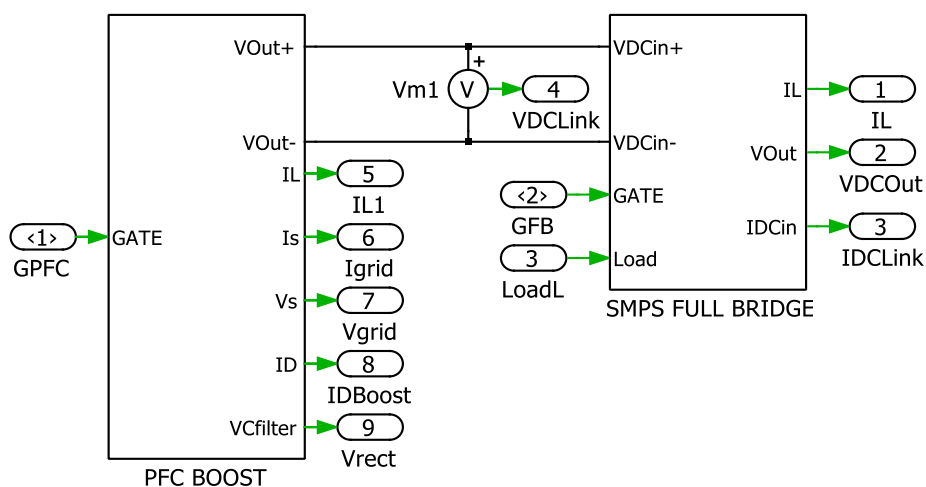


Figura 5.4. Bloques de fuerza del sistema completo en lazo cerrado.

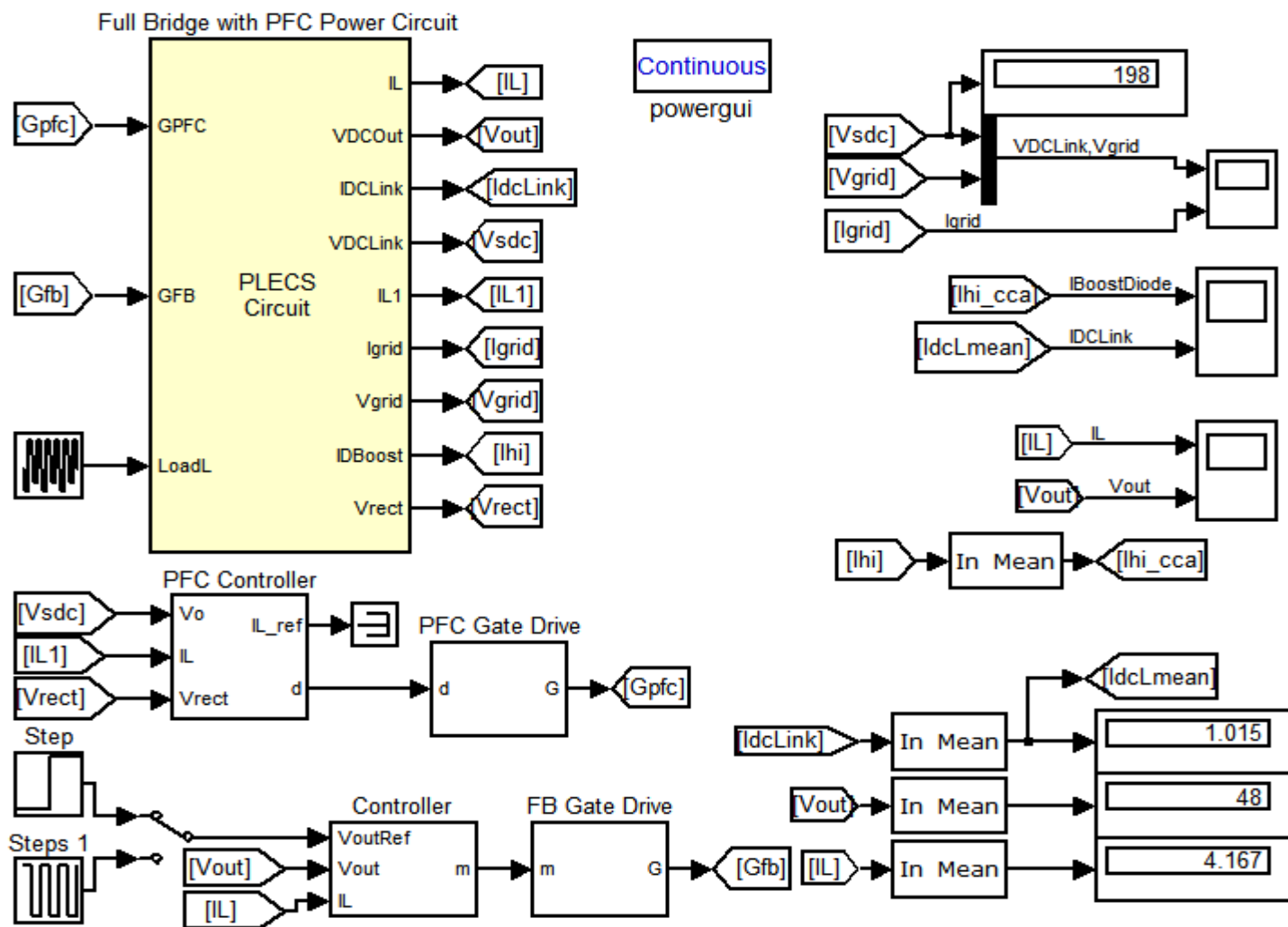


Figura 5.5. Diagrama principal del sistema completo en lazo cerrado.

A continuación se presentan las gráficas y resultados del sistema completo en lazo cerrado, a un voltaje de referencia igual a 48 [V], y ante variaciones bruscas en la carga (12% al 100% de la carga nominal).

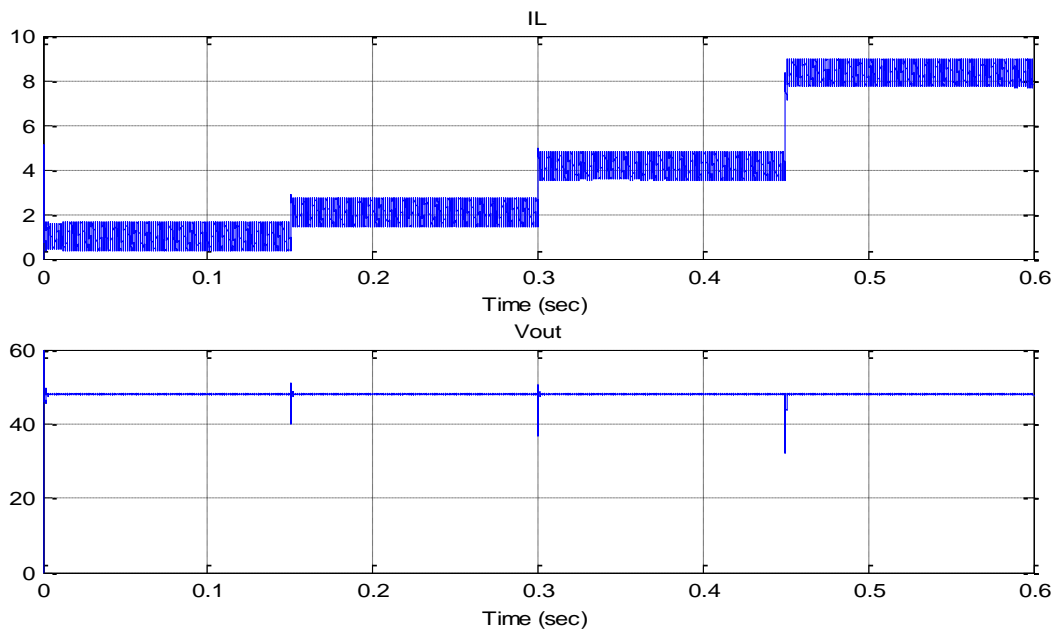


Figura 5.6. Gráfica de la corriente a través del inductor y el voltaje a través del capacitor de salida.

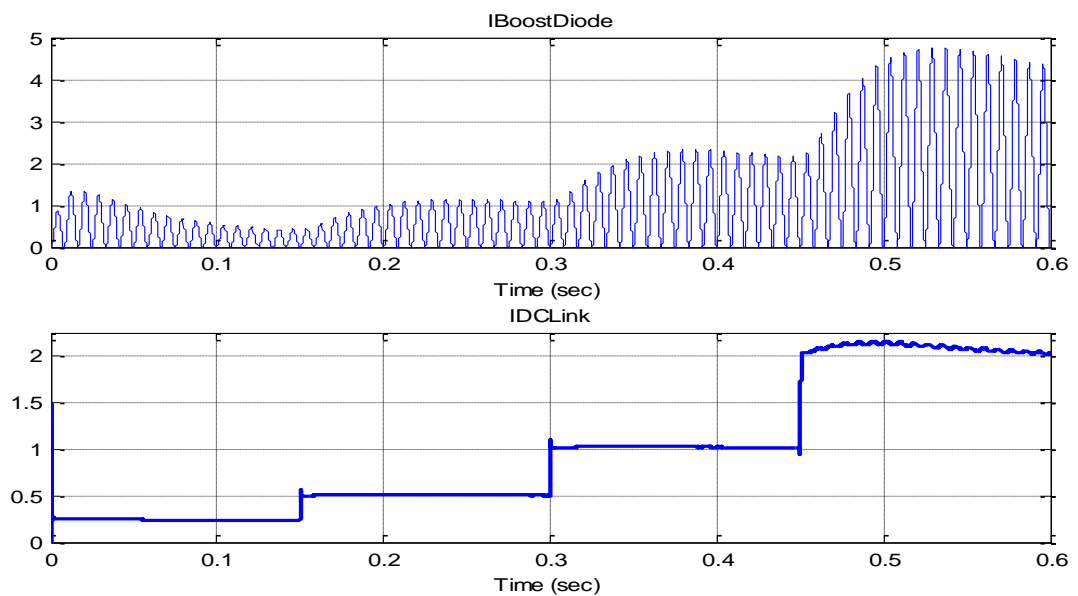


Figura 5.7. Gráfica de la corriente a través del diodo Boost y de la corriente de enlace DC (señales promedio).

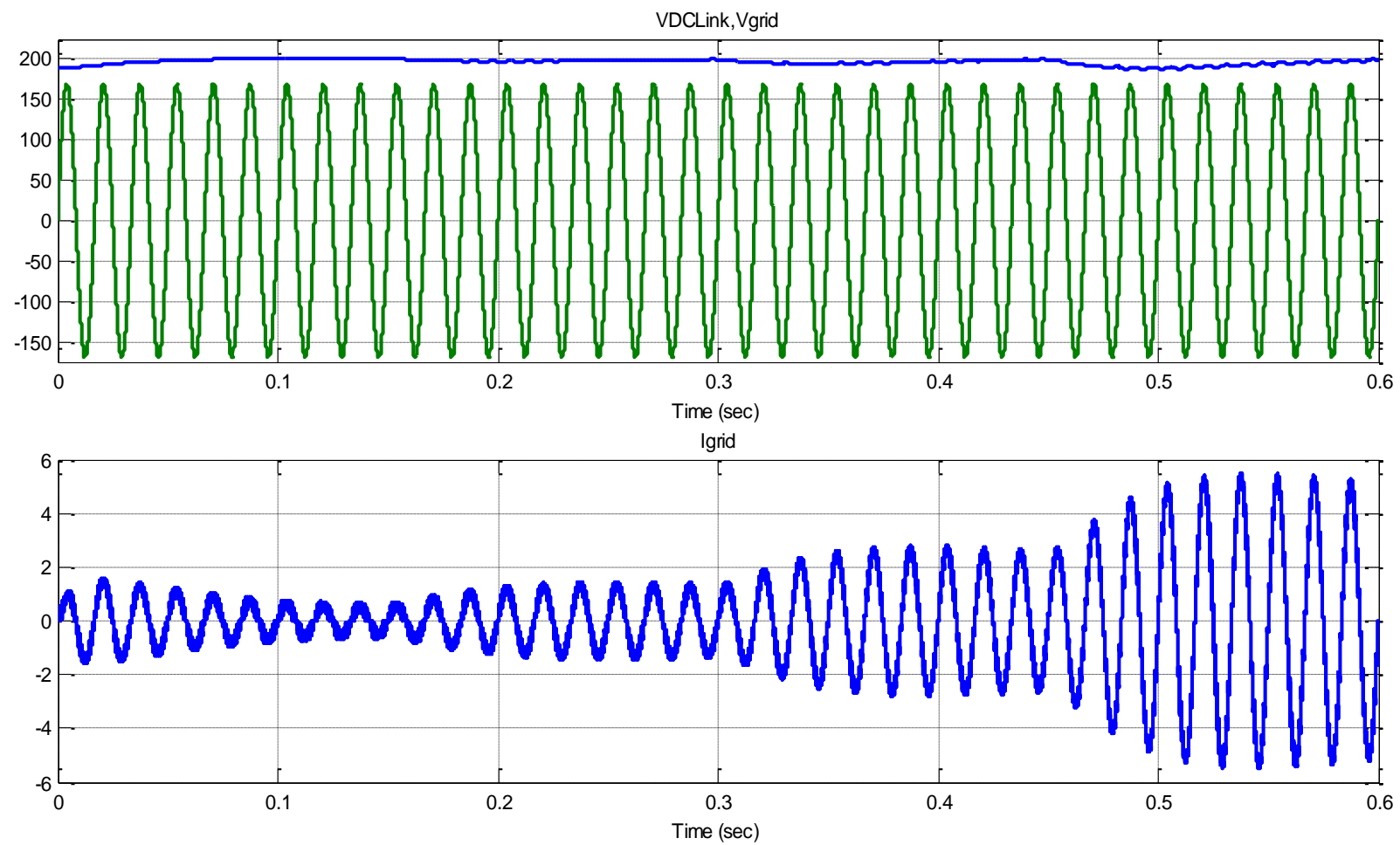


Figura 5.8. Gráficas de: voltaje de suministro y enlace DC; y corriente de suministro del sistema completo.

A pesar de los cambios bruscos en la carga, ya probados por separado con la etapa DC – DC, tanto la corriente por el inductor, como el voltaje de salida del convertidor, se mantienen en sus valores constantes. La corriente promedio de entrada al convertidor DC – DC difiere respecto al valor nominal de la salida de la etapa AC - DC con PFC en tan sólo 1% (máximo 2%). Al igual que en la simulación por separado de la etapa AC – DC mostrada en el capítulo anterior (sección 4.6), la corriente de suministro tiene forma sinusoidal, en estado estable.

CONCLUSIONES

1. Luego de calcular los componentes pasivos de fuerza para ambas etapas, bajo condiciones establecidas para el buen funcionamiento de los mismos, estos cumplieron su función en circuito de lazo cerrado generando las señales de rizado dentro de los límites establecidos. Hay que tomar en cuenta que ellos fueron concebidos bajo condiciones de voltaje y corriente nominales.
2. Se mostró la limitante del sistema a un valor menor al 10% de la potencia nominal del sistema, dado que la variación del enlace DC en este convertidor provocó que, para este caso, la señal de la corriente de suministro deje de ser sinusoidal. Esto nos indica que el sistema se aproxima en gran medida a uno real y, efectivamente, podemos modelar el comportamiento de fallos del sistema a factores externos de gran influencia.

3. Si la variación en la carga es pequeña (por ejemplo, que cambie del 25% al 50%), la caída de voltaje de enlace DC es menor, comparada con el caso de una variación grande en la carga, donde es notable una mayor caída de tensión, antes de estabilizarse en su valor nominal.
4. A pesar de lo mencionado en los dos puntos anteriores, el voltaje de salida y la corriente a través del inductor del sistema completo se mantienen constantes, para los valores requeridos de carga. Mientras que la señal de corriente de suministro mantiene su forma sinusoidal.
5. Se pudo observar durante el funcionamiento de la etapa AC – DC con PFC que, a medida que se incrementó la carga (hasta su valor nominal), el valor de THD de la corriente de suministro disminuyó, hasta llegar a valores menores al 4%; además, el factor de potencia se incrementó, desde un mínimo de 0.9 (condición de diseño) hasta valores cercanos a la unidad.

RECOMENDACIONES

1. En un sistema real no es tan recomendable realizar pruebas que vayan a sobrepasar hasta máximo el 20 % del valor nominal, para lo cual fue diseñado el circuito, lo que sí se puede hacer en una simulación; por eso, es recomendable realizar primero las pruebas en circuitos modelados por sistemas computarizados ya que se aproximan al comportamiento casi real del sistema y los cuales se puede idealizar (simplificar) su funcionamiento para entender el comportamiento del sistema.
2. El método utilizado para el cálculo de los componentes de fuerza es aproximado (condición de estado estable). Por este motivo, hay que tener claros todos los

conceptos y prestar la debida atención en el momento de realizar estos cálculos.

3. Si bien es cierto que, para el cálculo de los componentes de control de ambas etapas se basó en las notas de aplicación correspondientes, el diseño en las mencionadas notas está orientado para pruebas de laboratorio. Por lo que, para propósitos de comercialización, se deben tomar en cuenta más criterios de ingeniería, a fin de que los dispositivos tengan un mayor tiempo de vida.
4. Para la etapa AC – DC con PFC, se puede experimentar con la configuración de puente completo en lugar del tótem pole, debido a su naturaleza bidireccional; además de que, en modo de conducción continua, se comporta como un puente rectificador.
5. Para la etapa DC – DC, se puede experimentar con la rectificación sincrónica (utilizando interruptores electrónicos controlados en vez de diodos en el secundario del transformador) y el desplazamiento de fase (Phase Shifting); características que están presentes en todos los controladores para fuentes conmutadas en configuración Full Bridge.

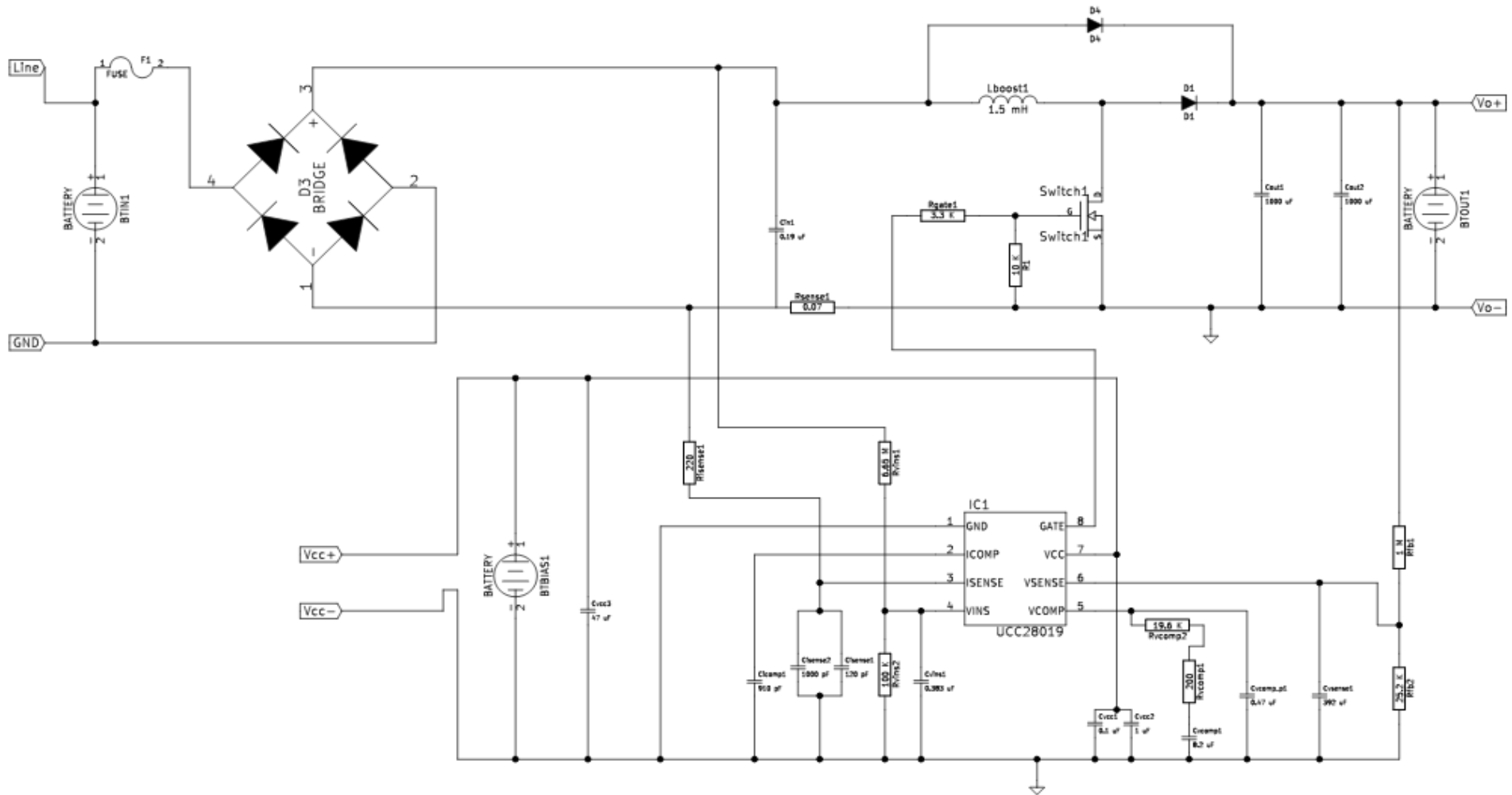
BIBLIOGRAFÍA

- [1] R. L. Boylestad, L. Nashelsky, *Electrónica: Teoría de circuitos y dispositivos electrónicos*, 8ª ed., Ciudad de México, México: Pearson Educación, 2004.
- [2] Ayuda Electrónica. Fuente lineal vs. Fuente conmutada. Accesado en noviembre de 2014. [Online]. Disponible: <http://ayudaelectronica.com/fuente-lineal-vs-fuente-conmutada/>
- [3] A. Nájchez. (2003) *Electrónica de Potencia, Aplicaciones de la conversión CC-CC: Fuentes Conmutadas*. Accesado en noviembre de 2014. [Online]. Disponible: <https://diegoclimbing.files.wordpress.com/2014/11/fuentes-conmutadas-cc-a-cc.pdf>
- [4] R. Erickson, D. Macksimovic, *Fundamentals of Power Electronics*, 2nd ed. Norwell, MA, USA: Kluwer Academy Publishers, 2001.
- [5] N. Mohan, T. M. Undeland, W. P. Robbins, *Power Electronics Converters, Applications and Design*, 3rd Ed., Hoboken, NJ, USA: John Wiley & Sons, Inc., 2003.
- [6] A. C. Rodríguez, "Diseño del Control para Convertidor de Puente completo con fase desplazada," Tesis de Maestría, Universidad Politécnica de Madrid, Madrid, España, Septiembre 2011.
- [7] E. R. C. da Silva, M. E. Elbuluk, *Power Electronics for Renewable and Distributed Energy Systems*, London, England: Springer, 2013.
- [8] *Power Factor Correction Handbook*, ON Semiconductor, Phoenix, AZ, USA, 5th ed., 2014. [Online]. Disponible: www.onsemi.com.
- [9] D. W. Hart, *Electrónica de Potencia*, 3ª ed., Madrid, España: Pearson Educación, 2001.
- [10] M. H. Rashid, *Electrónica de Potencia: Circuitos, Dispositivos y Aplicaciones*, 3ª ed., Ciudad de México, México: Pearson Educación, 2004.

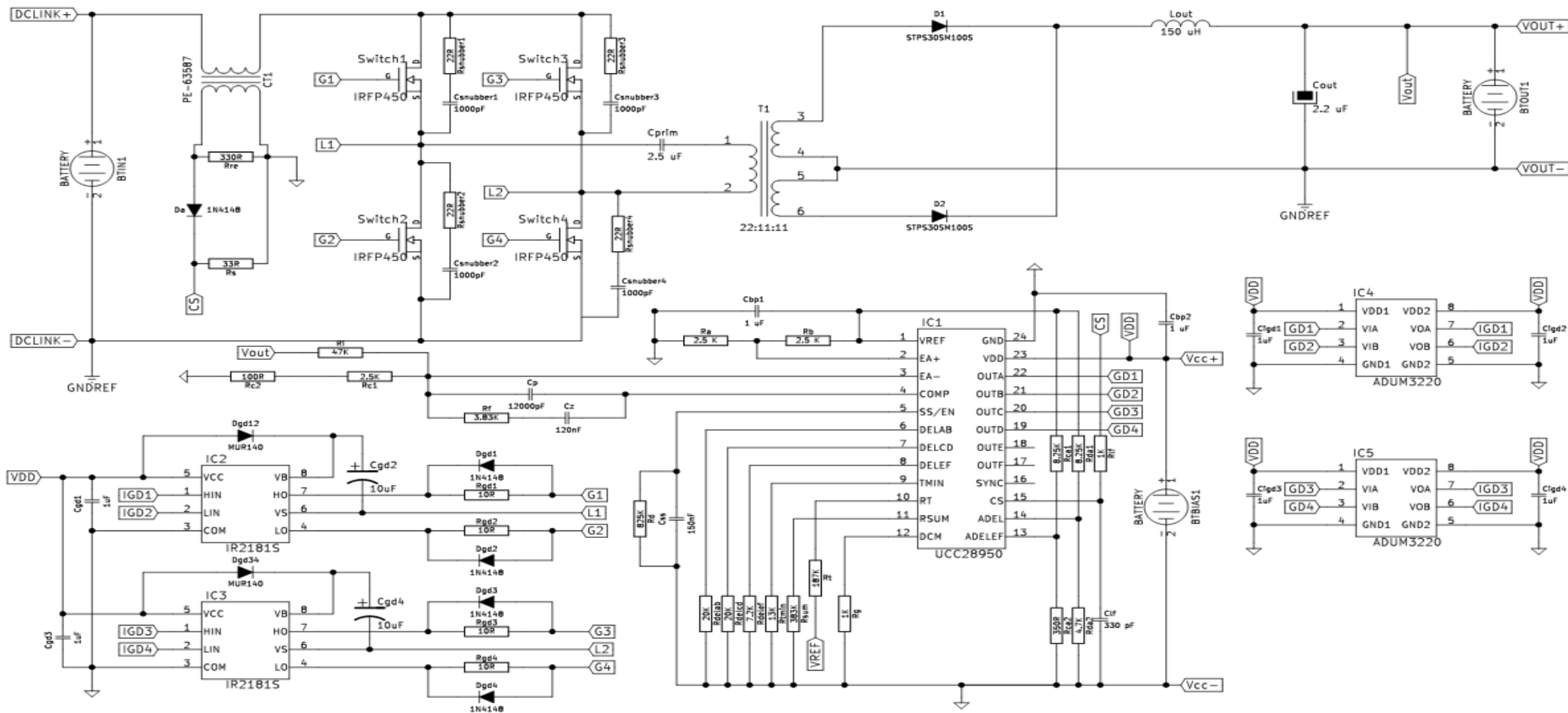
- [11] *UCC28019A Continuous Conduction Mode Power Factor Correction Controller Datasheet with Application Report*, Texas Instruments, Dallas, TX, USA, 2009. [Online]. Disponible: www.ti.com.
- [12] *UCC28950 Phase-Shifted Full-Bridge Controller With Synchronous Rectification Datasheet*, Texas Instruments, Dallas, TX, USA, March 2010. [Online]. Disponible: www.ti.com.
- [13] *UCC28950 Phase-Shifted Full-Bridge Controller With Synchronous Rectification Application Report*, Texas Instruments, Dallas, TX, USA, 2011. [Online]. Disponible: www.ti.com
- [14] R. Ayyanar, "K-Factor Approach," *EEE572 Subject Lectures*, Arizona State University, Arizona, AZ, USA, 2009.
- [15] R. C. Dorf, R. H. Bishop, *Modern Control Systems*, 11th ed., Upper Saddle River, NJ, USA: Pearson Education, 2008.
- [16] C. Andersson, "Design of a Full Bridge Converter," *Chalmers University of Technology*, Goteborg, Sweden, 2011.
- [17] K. Billings, T. Morey, *Switch Mode Power Supply Handbook*, 3rd ed., New York, NY, USA: McGraw-Hill, 2011.

ANEXOS

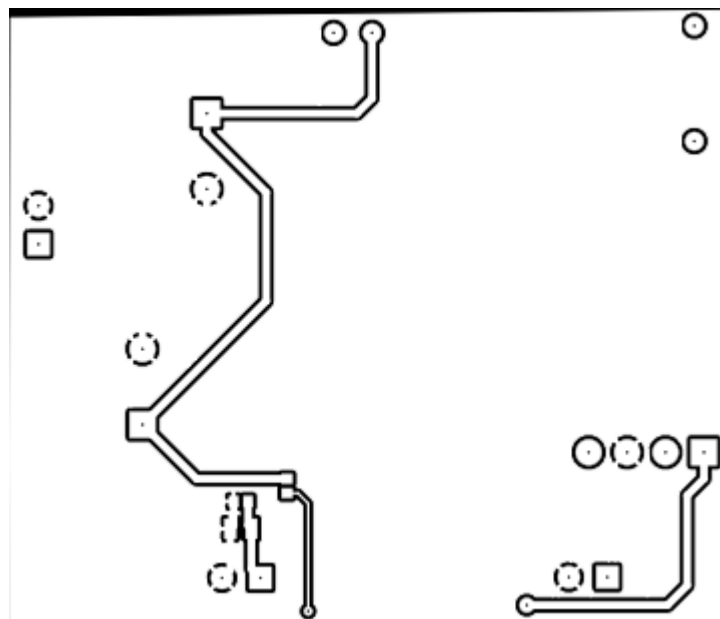
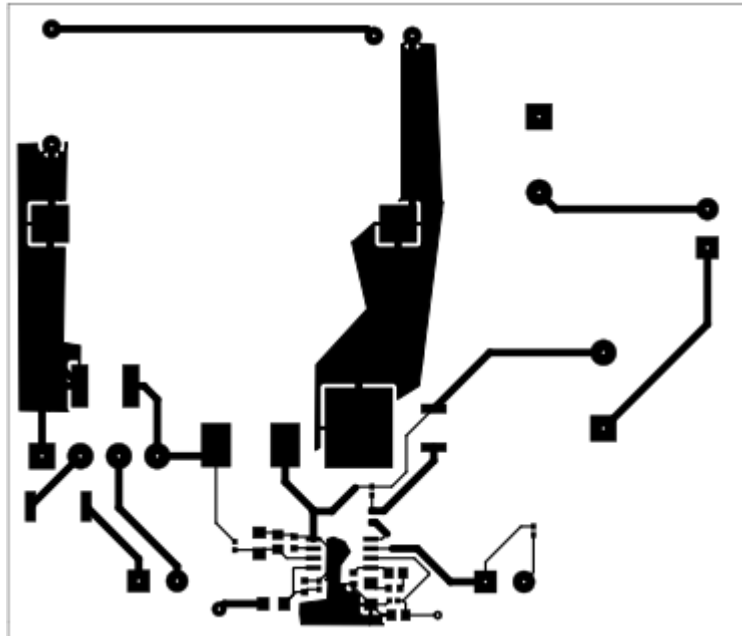
ANEXO A: DIAGRAMA ESQUEMÁTICO DE LA ETAPA AC – DC



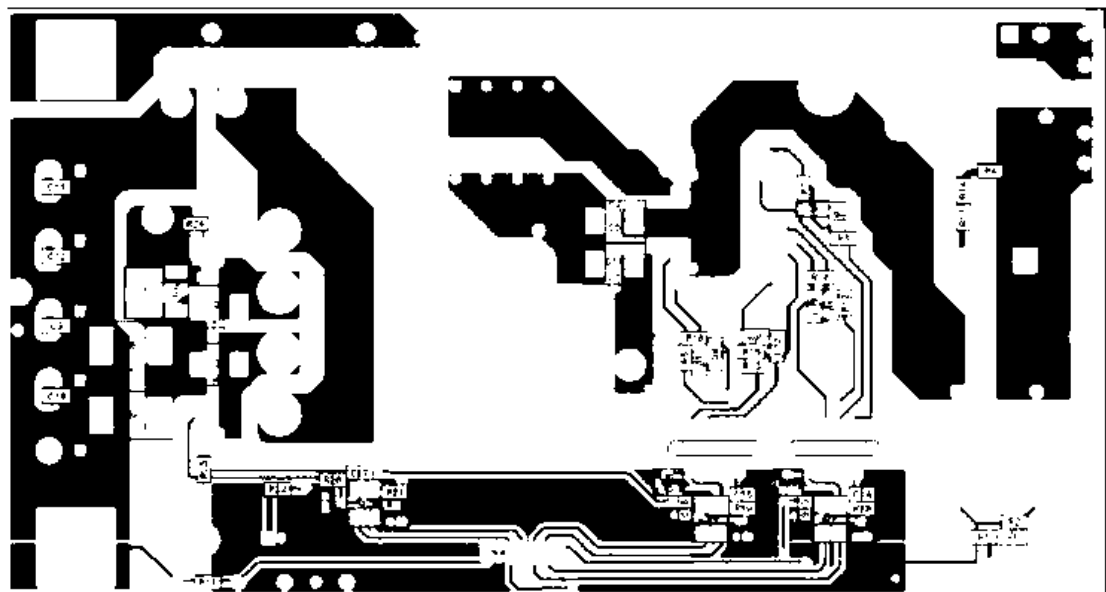
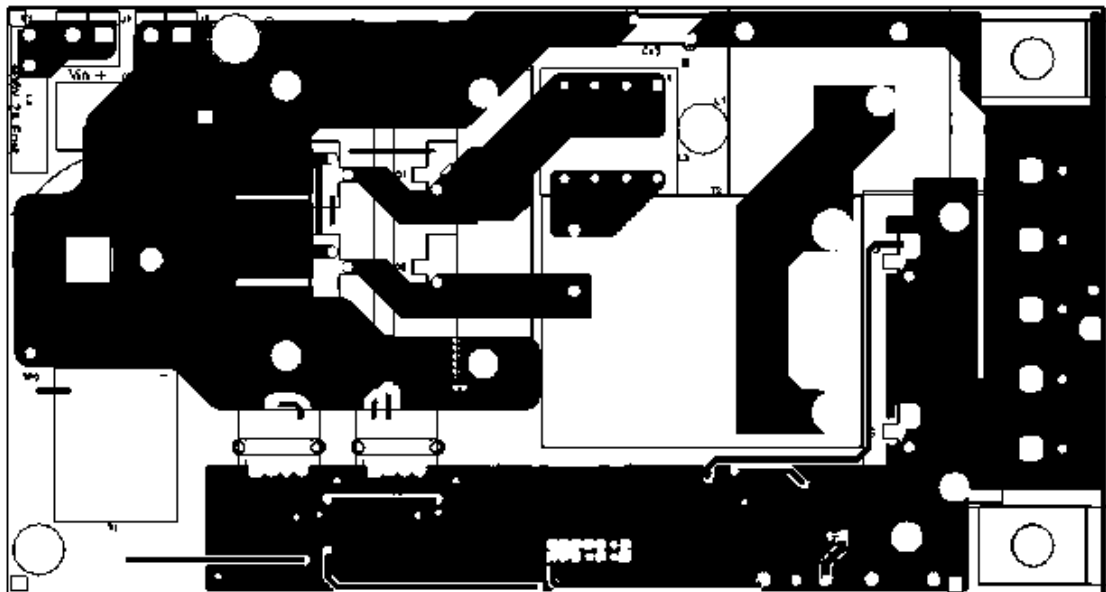
ANEXO B: DIAGRAMA ESQUEMÁTICO DE LA ETAPA DC-DC (FULL BRIDGE)



ANEXO C: PLACA DE CIRCUITO IMPRESO DE LA ETAPA AC-DC (PFC BOOST)



ANEXO D: PLACA DE CIRCUITO IMPRESO DE LA ETAPA DC-DC (FULL BRIDGE)



ANEXO E: LISTA DE MATERIALES ETAPA AC-DC (PFC BOOST)

Cant.	Referencia	Valor	Descripción
1	Lboost1	1.5 [mH]	INDUCTOR BOOST
1	Cin1	0.18 [uF]	CAPACITOR ENTRADA PFC BOOST
1	F1	10 [A]	FUSIBLE 350 [V]
1	Switch1	Id=10 [A]	MOSFET Vds=400 [V] Pd=3.1 [W]
1	Rsense1	0.07[Ω]	RESISTENCIA SENSADO CORRIENTE
1	Risense1	220[Ω]	RESISTENCIA PROTECCION INRUSH
1	Cisense1	1000[pF]	CAPACITANCIA PROTECCION INRUSH
1	Cisense2	120[pF]	CAPACITANCIA PROTECCION INRUSH
1	Rfb1	1[MΩ]	RESISTENCIA REALIMENTACION VOLTAJE
1	Rfb2	25.5[kΩ]	RESISTENCIA REALIMENTACION VOLTAJE
1	Cvsense1	390[pF]	CAPACITANCIA REALIMENTACION VOLTAJE
1	Cicomp1	910[pF]	CAPACITANCIA COMPENSACION LAZO DE CORRIENTE
1	Cvcomp1	8.2[uF]	CAPACITANCIA COMPENSACION LAZO DE VOLTAJE
1	Cvcomp_p1	0.47[uF]	CAPACITANCIA FILTRO PIN VCOMP
1	Rvcomp1	200[Ω]	RESISTENCIA COMPENSACION LAZO DE VOLTAJE
1	Rvcomp2	19.6[kΩ]	RESISTENCIA COMPENSACION LAZO DE VOLTAJE
1	Cvins1	0.39[uF]	CAPACITANCIA PROT. BROWNOUT
1	Rvins1	65.5 [MΩ]	RESISTENCIA PROTECC. BROWNOUT
1	Rvins2	100[kΩ]	RESISTENCIA PROTECC. BROWNOUT
1	Cvcc1	0.1[uF]	CAPACITOR BYPASS VCC
1	Cvcc2	1[uF]	CAPACITOR BYPASS VCC
1	Cvcc3	47[uF]	CAPACITOR BYPASS VCC
2	Cout1, Cout2	1000[uF]	CAPACITOR DE ENLACE DC
1	R1	10[kΩ]	RESISTENCIA DIV. VOLT. EN COMP.
1	Rgate	3.3[kΩ]	RESISTENCIA COMPUERTA
1	D3Bridge	If=8[A]	PUENTE RECTIFICADOR Vpk=400[V]
1	D1	If=6[A]	DIODO BOOST Vpk=300[V]
1	D4	If=5[A]	DIODO BYPASS Vpk=300[V]
1	IC1	UCC28019A	CONTROLADOR PFC BOOST

ANEXO F: LISTA DE MATERIALES ETAPA DC-DC (FULL BRIDGE)

Cant.	Referencia	Valor	Descripción
4	QA, QB, QC, QD	$I_d=14$ [A]	MOSFET IRFP450 (THROUGH HOLE) $V_{ds}=500$ [V]
1	Lout	150[μ H], $I_{MAX}=30$ [A]	INDUCTOR SALIDA CONVERTIDOR
1	Cout	2.2[μ F], 100[V]	CAPACITOR SALIDA CONVERTIDOR
2	D1, D2	$I_f=30$ [A]	DIODOS SCHOTTKY STPS30SM100S $V_f=100$ [V]
1	T1	2:1:1 (22/11/11)	TRANSFORMADOR ALTA FRECUENCIA P(nominal) = entre 450 y 500 [W]
1	Cprim	2.5 [μ F]	CAPACITOR FILTRO DE SEÑALES DC
1	CT1	100:1	TRANSFORMADOR DE CORRIENTE
1	Rs	33[Ω]	RESISTOR SENSADO CORRIENTE
1	Da	$V_{da}=100$ [V]	DIODO PROTECCIÓN CIRCUITO SENSADO DE CORRIENTE 1N4148
1	Rre	330[Ω]	RESISTOR RESET CT1
1	Clf	330[pF]	CAPACITOR FILTRO PASABAJOS SENSADO CORRIENTE
1	Rlf	1[k Ω]	RESISTOR FILTRO PASABAJOS SENSADO CORRIENTE
1	Cbp1	1[μ F]	CAPACITOR BYPASS VREF
1	Cbp2	1[μ F]	CAPACITOR BYPASS VREF
1	Ra	2.5[k Ω]	RES. DIV. VOLTAJE PARA REFERENCIA AMPLIFICADOR ERROR DE VOLTAJE
1	Rb	2.5[k Ω]	RES. DIV. VOLTAJE PARA REFERENCIA AMPLIFICADOR ERROR DE VOLTAJE
1	Rc1	2.5[k Ω]	RES. DIV. VOLTAJE PARA CONFIG. DE SALIDA VOLTAJE DC
1	Rc2	100[Ω]	RES. DIV. VOLTAJE PARA CONFIG. DE SALIDA VOLTAJE DC
1	Ri	47[k Ω]	RES. DIV. VOLTAJE PARA CONFIG. DE SALIDA VOLTAJE DC
1	Rf	3.83[K Ω]	RESISTENCIA REALIMENTACIÓN VOLTAJE
1	Cz	120[nF]	CAPACITOR DEL CERO DE LA FUNC. TRANSF. DEL CONTROLADOR
1	Cp	12000[pF]	CAPACITOR DEL POLO DE LA FUNC. TRANSF. DEL CONTROLADOR
1	Css	150[nF]	CAPACITOR ARRANQUE SUAVE
1	Rda1	8.25[k Ω]	RESISTENCIA DIV. VOLTAJE PROGRAM. RETARDO ENCENDIDO MOSFETS

Cant.	Referencia	Valor	Descripción
1	Rda2	4.7[kΩ]	RESISTENCIA DIV. VOLTAJE PROGRAM. RETARDO ENCENDIDO MOSFETS
1	Rdelab	20[kΩ]	RESISTENCIA RETARDO ENCENDIDO MOSFETS
1	Rdelcd	20[kΩ]	RESISTENCIA RETARDO ENCENDIDO MOSFETS
1	Rca1	8.25[kΩ]	RESISTENCIA DIV. VOLTAJE PROGRAM. RETARDO APAGADO MOSFETS
1	Rca2	350[Ω]	RESISTENCIA DIV. VOLTAJE PROGRAM. RETARDO APAGADO MOSFETS
1	Rdelef	7.2[kΩ]	RESISTENCIA RETARDO APAGADO MOSFETS
1	Rtmin	13[kΩ]	RESISTENCIA TIEMPO MÍNIMO ACTIVACIÓN CICLO TRABAJO
1	Rt	187[kΩ]	RESISTENCIA CONFIGURACIÓN FRECUENCIA CONMUTACIÓN
1	Rsum	383[kΩ]	RESISTENCIA DE PENDIENTE MODO DE CONTROL DE CORRIENTE PICO
1	Rg	1[kΩ]	RESISTENCIA DIVISOR DE VOLTAJE PARA RECTIFICACIÓN SINCRÓNICA
2	Cbp_gd1, Cbp_gd2	1[uF]	CAPACITOR BYPASS GATE DRIVER (ENTRADA)
2	Cbp_gd3, Cbp_gd4	10[uF]	CAPACITOR BYPASS GATE DRIVER (SALIDA)
4	Dg1, Dg2, Dg3, Dg4	Vda=100[V]	DIODOS PASO LIBRE COMPUERTAS 1N4148
2	Dgd1, Dgd2	Vda=100[V]	DIODOS PROTECCION GATE DRIVERS MUR140
4	Rg1, Rg2, Rg3, Rg4	10[Ω]	RESISTENCIAS COMPUERTAS
2	IC4, IC5	IRF2181S	MOSFET GATE DRIVERS
4	Cigd1, Cigd2, Cigd3, Cigd4	1[uF], 25 [V]	CAPACITOR BYPASS ISOLATED GATE DRIVER
4	Rsnubber1, Rsnubber2, Rsnubber3, Rsnubber4	22 [Ω]	RESISTENCIAS PARA RED RC SNUBBER EN SERIE
4	Csnubber1, Csnubber2, Csnubber3, Csnubber4	1 [pF], 500[Vac], 1000 [Vdc]	RESISTENCIAS PARA RED RC SNUBBER EN SERIE
2	IC2, IC3	ADUM3220	ISOLATED GATE DRIVERS
1	IC1	UCC28950	CONTROLADOR FULL BRIDGE

