T
621.381548
L341

ESCUELA SUPERIOR POLITECNICA DEL LITORAL

FACULTAD DE INGENIERIA ELECTRICA

ESPOL
ESCUELA SUPERIOR POLITECNICA DEL LITORAL
CIB
D-6278

"Diseño y Construcción de un Generador de Barrido Prototipo EN EL RANGO DE 0 A 6 MHZ,"

TESIS DE GRADO

PREVIA A LA OBTENCION DEL TITULO DE:

INGENIERO EN ELECTRICIDAD

BIBLIOTECA

ESPECIALIZACION:

ELECTRONICA

PRESENTADA POR:

Alejo V. Lascano De La Cuadra

GUAYAQUIL - ECUADOR

ESCUELA SUPERIOR POLITECNICA DEL LITORAL

FACULTAD DE INGENIERIA ELECTRICA

"DISEÑO Y CONSTRUCCION DE UN GENERADOR DE BARRIDO PROTOTIPO EN EL RANGO DE 0 A 6 MHz".

TESIS DE GRADO

PREVIA A LA OBTENCION DEL TITULO DE :

INGENIERO EN ELECTRICIDAD

ESPECIALIZACION: ELECTRONICA

PRESENTADA POR :

ALEJO V. LASCANO DE LA CUADRA

GUAYAQUIL- ECUADOR

ESCUELA SUPERIOR POLITECNICA DEL LITORAL
1959
GUAYAQUIL
BIBLIOTECA

A G R A D E C I M I E N T O

ESCUELA SUPERIOR POLITECNICA DEL LITORAL
1959
GUAYAQUIL
BIBLIOTECA

Al Ing. PEDRO VARGAS GORDILLO, Director de Tesis, por la ayuda prestada en la realización de la presente tesis.

A todos y cada uno de mis maestros, por haberme dado sus sabios conocimientos.

ESCUELA SUPERIOR POLITECNICA DEL LITORAL
1959
GUAYAQUIL
BIBLIOTECA

ESCUELA SUPERIOR POLITECNICA DEL LITORAL - GUAYAQUIL - 1959
BIBLIOTECA

D E D I C A T O R I A

ESCUELA SUPERIOR POLITECNICA DEL LITORAL - GUAYAQUIL - 1959
BIBLIOTECA

- A MIS PADRES:
  MELECIO Y ERNESTINA

- A MIS HERMANOS:
  GILDA, HECTOR, ROBERTO,
  MARCO Y GIOCONDA.

ESCUELA SUPERIOR POLITECNICA DEL LITORAL - GUAYAQUIL - 1959
BIBLIOTECA

ESCUELA SUPERIOR POLITECNICA DEL LITORAL
1969
GUAYAQUIL
BIBLIOTECA

ING. GUSTAVO BERMUDEZ F.
SUB-DECANO DE LA FACULTAD
DE INGENIERIA ELECTRICA .

ING. PEDRO VARGAS GORDILLO
DIRECTOR DE TESIS

ESCUELA SUPERIOR POLITECNICA DEL LITORAL
1969
GUAYAQUIL
BIBLIOTECA

ING. CARLOS BECERRA E.
MIEMBRO DEL TRIBUNAL

ING. MIGUEL YAPUR A.
MIEMBRO DEL TRIBUNAL

DECLARACION EXPRESA

"La responsabilidad por los hechos, ideas y doctrinas expuestos en esta tesis, me corresponden exclusivamente; y, el patrimonio intelectual de la misma, a la ESCUELA SUPERIOR POLITECNICA DEL LITORAL".

(Reglamento de Exámenes y Títulos Profesionales de la ESPOL).

ALEJO V. LASCANO DE LA CUADRA

ESCUELA SUPERIOR POLITECNICA DEL LITORAL · GUAYAQUIL · 1959
BIBLIOTECA

R E S U M E N

El objetivo de la presente tesis es el de diseñar y construir un prototipo de generador de barrido en el rango de 0-6 MHz, aplicado a la prueba y/o calibración de equipos y dispositivos electrónicos en el rango de frecuencia antes mencionado.

La presente tesis está constituída por 5 capítulos:

El primer capítulo trata del barrido en frecuencia como una introducción al generador de barrido en sí mismo. También se analiza el funcionamiento del diodo varactor como elemento activo en el barrido en un oscilador tipo Clapp, así como también las características que debe poseer un generador de barrido típico.

El segundo capítulo trata de los principios de operación del generador de barrido; de su diagrama de

bloques funcional y de un breve análisis de cada - uno de los sistemas que conforman el prototipo.

El tercer capítulo trata del diseño de los diferentes sistemas del generador de barrido: alimentación, barrido, marcación variable, detección y contador - digital de frecuencia.

El cuarto capítulo trata la construcción: el montaje de elementos con sus respectivos diagramas circuitales y de posicionamiento físico de los componentes; y del chasis o gabinete.

El quinto capítulo trata de las instrucciones de - operación del generador de barrido y de una prueba experimental típica.

Por último se exponen las conclusiones y resultados obtenidos en el presente prototipo.

INDICE GENERAL

PAGS.

RESUMEN ---------- 6

INDICE GENERAL ---------- 8

INDICE DE FIGURAS ----------

INTRODUCCION ---------- 20

CAPITULO I

TEORIA Y GENERALIDADES

1.1. BARRIDO EN FRECUENCIA ---------- 22

1.2. EL DIODO VARACTOR COMO ELEMENTO ACTIVO EN EL BARRIDO ---------- 24

1.3. EL OSCILADOR CLAPP COMO OSCILADOR DE BARRIDO ---------- 34

1.3.1. El Oscilador Clapp ---------- 36

1.3.2. El Circuito Tanque ---------- 37

1.3.3. Estabilidad de la Frecuencia de Oscilación ---------- 38

1.3.4. El Dispositivo Activo ---------- 41

1.4. EL GENERADOR DE BARRIDO.CARACTERISTICAS ------ 41

PAGS.

CAPITULO II

PRINCIPIOS DE OPERACION DEL GENERADOR DE BARRIDO

2.1. DIAGRAMA DE BLOQUES FUNCIONAL --------- 48

2.2. BREVE ANALISIS DE CADA UNO DE LOS SISTEMAS QUE CONFORMAN EL PROTOTIPO--------- 49

2.2.1. Sistema de Alimentación--------- 49

2.2.2. Sistema de Barrido ---------- 52

2.2.3. Sistema de Marcación Variable y Detección ---------- 54

2.2.4. Sistema de Contador de Frecuencia y Exposición---------- 55

CAPITULO III

DISEÑO

3.1. SISTEMA DE ALIMENTACION ---------- 58

3.1.1. Fuente de Poder ---------- 59

3.1.1.1. Reguladores de Voltaje de ± 24 voltios ------ 60

3.1.1.2. Reguladores de voltáje de + 5 voltios ------- 61

3.1.2. Circuito Blanqueador ---------- 62

3.1.2.1. Circuito Disparador - Schmitt ---------- 63

PAGS.

3.1.2.2. Circuito de Switcheo y salida de $\pm V_{B1}$ y $+V_{B2}$ 64

3.2. SISTEMA DE BARRIDO ---------- 65

3.2.1. Control de Barrido ---------- 65

3.2.1.1. Circuito Disparador - 67

Schmitt ---------- 67

3.2.1.2. Circuito Conmutador ---- 71

3.2.1.3. Amplificador de rampa- 74

3.2.2. Oscilador Local ---------- 75

3.2.2.1. Procedimiento de diseño del oscilador Clapp. 76

3.2.3. Oscilador de Barrido -- ------ 79

3.2.3.1. Oscilador Clapp con - diodo Varactor ------- 79

3.2.4. El Mezclador ----------

3.2.4.1. Mezclado de señales -- 81

3.2.4.2. Circuito Integrado Cascodo - Diferencial --- 92

3.2.4.3. Circuito Seguidor de Emisor ---------- 103

3.2.4.4. Filtro pasa bajo ----- 105

3.2.4.5. Amplificador de Salida 106

3.3. SISTEMA DE MARCACION VARIABLE Y DETECCION ---------- 113

PAGS.

3.3.1. Marcador Variable ---------- 113

3.3.1.1. Circuito Comparador --- 114

3.3.1.2. Multivibrador monoestable ---------- 117

3.3.2. Modulador de Pulsos ---------- 122

3.3.2.1. Duplicador de Fase ---- 124

3.3.2.2. Separador de Fase y Conmutador ---------- 125

3.3.2.3. Amplificador de Salida- [illegible]

3.3.3. El Detector ---------- [illegible]

3.4. SISTEMA DIGITAL DE CONTADOR DE FRECUENCIA Y EXPOSICION---------- 131

3.4.1. Circuito Formador de Pulsos ---- 131

3.4.2. Base de tiempo y control ------- 133

3.4.3. Contadores y Exposición---------- 135

CAPITULO IV

CONSTRUCCION

4.1. MONTAJE DE ELEMENTOS Y DIAGRAMAS CIRCUITALES ---------- 138

4.2. CHASIS O GABINETE ---------- 164

CAPITULO V

INSTRUCCIONES DE OPERACION Y PRUEBA EXPERIMENTAL

PAGS.

5.1. INSTRUCCIONES DE OPERACION ---------- 169

5.2. PRUEBA EXPERIMENTAL ---------- 171

CONCLUSIONES Y RECOMENDACIONES ---------- 179

BIBLIOGRAFIA ---------- 185

INDICE DE FIGURAS

Nº		PAGS.
1.1.	BARRIDO DE FRECUENCIA ----------	23
1.2.	BLANQUEO DE BARRIDO EN FRECUENCIA ----------	23
1.3.	COMPARACION DE C Vs.V_R ENTRE UN DIODO COMUN Y UN VARACTOR ----------	25
1.4.	SIMBOLO Y CIRCUITOS EQUIVALENTES DE UN DIODO VARACTOR ----------	26
1.5.	CIRCUITO EQUIVALENTE CONTROL DE CARGA PARA UN DIODO ----------	27
1.6.	FACTOR Q DE UN DIODO VARACTOR ----------	30
1.7.	GANANCIA INCREMENTAL Ko(v) DE UN V_{CD}: a. VARACTOR DE JUNTA GRADUADA; b. JUNTA HIPERBRUPTA ----------	31
1.8.	COMPENSACION DE LINEARIDAD DE UN VARACTOR EN UN V_{CO}----------	32
1.9.	DIAGRAMA DE BLOQUES DE UN CIRCUITO OSCILADOR ---	34
1.10.	CIRCUITO DE REALIMENTACION TIPICO DE UN OSCILADOR	36
1.11.	OSCILADOR CLAPP CON DIODO VARACTOR----------	37
1.12.	EJEMPLO DE APLICACION DEL GENERADOR DE BARRIDO -	42
1.13.	DISPLAY OBTENIDO EN LA PANTALLA DEL OSCILOSCOPIO	43
1.14.	DIAGRAMA DE CONEXION GENERAL PARA LA APLICACION DE UN GENERADOR DE BARRIDO ----------	44

Nº		PAG
2.1.	DIAGRAMA DE BLOQUES FUNCIONAL DEL GENERADOR DE BARRIDO ----------	48
2.2.	SISTEMA DE ALIMENTACION ----------	49
2.3.	SISTEMA DE BARRIDO ----------	52
2.4.	SISTEMA DE MARCACION VARIABLE Y DETECCION-	54
2.5.	SISTEMA DE CONTADOR DE FRECUENCIA Y EXPOSICION	56
3.1.	FUENTES DE PODER ----------	59
3.2.	FUENTE DE VOLTAJE REGULADA DE ± 24 (V) --------	60
3.3.	FUENTE DE VOLTAJE REGULADA DE ± 5 (V)----------	61
3.4.	CIRCUITO BLANQUEADOR ----------	62
3.5.	CIRCUITO DISPARADOR SCHMITT ----------	63
3.6.	DIAGRAMA DE VOLTAJES A LA ENTRADA Y SALIDA DEL DISPARADOR SCHMITT ----------	
3.7.	PUNTOS DE SATURACION Y CORTE DE UN TRANSISTOR--	64
3.8.	CIRCUITO DE BLANQUEO DE ± 24 (V)----------	65
3.9.	CIRCUITO DE CONTROL DE BARRIDO ----------	66
3.10.	FORMAS DE ONDA A LA SALIDA DEL CONTROL DE BARRIDO ----------	66
3.11.	CIRCUITO DISPARADOR SCHMITT----------	67
3.12.	FORMAS DE ONDA A LA ENTRADA Y SALIDA DEL DISPARADOR SCHMITT ----------	68

Nº		PAGS.
3.13.	PUNTOS CARACTERISTICOS ----------	69
3.14.	CIRCUITO CONMUTADOR ----------	71
3.15.	PUNTOS DE PRENDIDO (ON) Y APAGADO (OFF) DE UN FET ----------	72
3.16.	FORMAS DE ONDA DEBIDO A LA DESCARGA DE C.	73
3.17.	AMPLIFICADOR FORMADOR DE FORMAS DE ONDA RAMPA-	74
3.18.	OSCILADOR CLAPP CON CAPACITANCIA VARIABLE ----	77
3.19.	CARACTERISTICA CAPACITANCIA Vs. VOLTAJE DE UN DIODO VARACTOR ----------	79
3.20.	OSCILADOR CLAPP CON DIODO VARACTOR ----------	80
3.21.	CIRCUITO MEZCLADOR A UN SOLO TRANSISTOR -----	84
3.22.	CIRCUITO MEZCLADOR CASCODO - DIFERENCIAL------	84
3.23.	GANANCIA MAXIMA DISPONIBLE (GMD) Y PERDIDAS DE CONVERSION (PEC) PARA UN TRANSISTOR MEZCLADOR-	87
3.24.	MEZCLADO DE DOS SEÑALES: f_6 y f_p----------	89
3.25.	MEZCLADO DE LAS SEÑALES: f_{s1} f_{s2} con f_p-----	91
3.26.	ANALISIS DC DE UN AMPLIFICADOR DIFERENCIAL --	92
3.27.	CIRCUITO MEZCLADOR CA3028A ----------	96
3.28.	POLARIZACION DEL CA3028A COMO CIRCUITO MEZCLA-DOR ----------	102
3.29.	CIRCUITO SEGUIDOR DE EMISOR ----------	104
3.30.	FILTRO PASA BAJO ----------	105

Nº		PAGS

3.31.	CIRCUITO AMPLIFICADOR DE SALIDA CI 3020A	108
3.32.	DIAGRAMA FUNCIONAL EN BLOQUES PARA EL CI 3020A ----------	109
3.33.	CIRCUITO PARA LA CONFORMACION DE FRECUENCIA DEL CA 3020A ----------	111
3.34.	CIRCUITO DE POLARIZACION PARA EL CA 3020A	112
3.35.	CIRCUITO COMPARADOR ----------	114
3.36.	DIAGRAMA ESQUEMATICO DEL CI LM139 ------	115
3.37.	DIAGRAMA ESQUEMATICO DEL CI LM 139 -----	116
3.38.	CIRCUITO MULTIVIBRADOR MONOESTABLE -----	117
3.39.	CIRCUITO MULTIVIBRADOR MONOESTABLE -----	117
3.40.	FORMAS DE ONDA PARA EL CIRCUITO MULTIVIBRADOR MONOESTABLE ----------	119
3.41.	CIRCUITO PARA EL CALCULO DEL H_{FEMIN} QUE ASEGURARA LA SATURACION DE Q_1 ----------	120
3.42.	CIRCUITO PARA EL CALCULO DEL H_{FEMIN} QUE ASEGURARA LA SATURACION DE Q_2 ---------	121
3.43.	DIAGRAMA DE BLOQUES DEL CIRCUITO MODULADOR DE PULSO MARCADOR ----------	122
3.44.	CIRCUITO DUPLICADOR DE FASE ----------	124
3.45.	CIRCUITO SWITCH Y CONTROL DE TAMAÑO DE MARCA ----------	125

Nº		PAGS
3.46.	CIRCUITO AMPLIFICADOR DE SALIDA ----------	127
3.47.	CIRCUITO DETECTOR ----------	129
3.48.	CIRCUITO FORMADOR DE PULSOS DEL CONTADOR ---	132
3.49.	BASE DE TIEMPO Y CONTROL DE LOS CONTADORES -	134
3.50.	DIAGRAMA DE LOS CONTADORES Y EXPOSICION-----	137
4.1.	PLACA DE BAQUELITA USADA PARA TARJETAS Nº 1 AL 5 ----------	139
4.2.	PLACA DE BAQUELITA USADA PARA TARJETA Nº 6--	139
4.3.	FUENTE DE PODER ----------	141
4.4.	CIRCUITO BLANQUEADOR ----------	142
4.5.	GENERADOR DE RAMPA ----------	143
4.6.	OSCILADOR LOCAL ----------	144
4.7.	OSCILADOR DE BARRIDO ----------	
4.8.	CIRCUITO MEZCLADOR Y FILTRO ----------	146
4.9.	AMPLIFICADOR DE SALIDA ----------	147
4.10.	CIRCUITO MODULADOR DE PULSO MARCADOR -------	148
4.11.	DETECTOR ----------	149
4.12.	CIRCUITO FORMADOR DE PULSOS DEL MARCADOR ---	150
4.13.	BASE DE TIEMPO Y CONTROL ----------	151
4.14.	CONTADORES Y EXPOSICION----------	152
4.15.	DIAGRAMA DE CONEXIONES ----------	153
4.16.	POSICIONAMIENTO DE LOS CIRCUITOS ----------	154

Nº		PAG.

4.17.	TARJETA Nº 1 ----------	155
4.18.	TARJETA Nº 2 ----------	156
4.19.	TARJETA Nº 1 ----------	157
4.20.	TARJETA Nº 2 ----------	157
4.21.	TARJETA Nº 3 ----------	158
4.22.	TARJETA Nº 4 ----------	159
4.23.	TARJETA Nº 3 ----------	160
4.24.	TARJETA Nº 4 ----------	160
4.25.	TARJETA Nº 5 ----------	161
4.26.	TARJETA Nº 6 ----------	162
4.27.	TARJETA Nº 5 ----------	163
4.28.	TARJETA Nº 6 ----------	163
4.29.	PLANO DEL CHASIS ----------	165
4.30.a.	VISTA INTERIOR POSTERIOR ----------	166
4.30.b.	VISTA INTERIOR POSTERIOR ----------	166
4.31.	VISTA POSTERIOR ----------	168
4.32.a.	VISTA ANTERIOR ----------	168
4.32.b.	DISPOSICION DE CONTROLES Y CONECTORES -----	169
5.1.a.	FILTRO ACTIVO PASABANDA ----------	171
5.1.b.	RESPUESTA DEL FILTRO ACTIVO PASABANDA -----	170
5.2.	CIRCUITO EQUIVALENTE DEL FILTRO ACTIVO PASA BANDA ----------	173

Nº		PAGS
5.3.	DIAGRAMA DE INTERCONEXION DE EQUIPOS PARA LA PRUEBA DEL FILTRO ACTIVO PASABANDA---	176
5.4.	RAMPA APLICADA AL DIODO VARACTOR Y RESPUESTA DEL FILTRO PASABANDA ----------	178
5.5.	RESPUESTA DEL FILTRO PASABANDA Y SALIDA - DEL CIRCUITO DETECTOR ----------	178
A-1	CARACTERISTICAS CAPACITANCIA DE VOLTAJE REVERSO PARA LOS DIODOS ECG 614 y ECG 618.	

ESCUELA SUPERIOR POLITECNICA DEL LITORAL - GUAYAQUIL - 1959
BIBLIOTECA

I N T R O D U C C I O N

Ha sido necesario debido a la poca información sobre el tema en nuestro medio, el analizar y comparar diversos métodos y equipos de generadores de barrido en diversos rangos de frecuencia y de diferentes marcas.

Luego del análisis y comparación se pasó a hacer un bosquejo o diagrama de bloques básico, adaptado a las necesidades y objetivos del tema.

Siendo la obtención del barrido el objetivo básico, se ha puesto especial énfasis en la teoria relativa a dicho tema, así como a su respectiva experimentación. Es así que para obtener el barrido en frecuencia se seleccionó el método de la heterodinación o mezclado de dos señales; y en cuanto al origen en sí mismo del barrido es obtenido gracias a las propiedades únicas que posee el diodo varactor (en cuanto a su característica: capa

citancia Vs. Voltaje), el cual es utilizado como un elemento activo en el oscilador de barrido (tipo - Clapp). Como puede apreciarse este es el punto de partida para la realización completa de este prototipo de generador de barrido.

CAPITULO I

GENERALIDADES RELATIVAS AL GENERADOR DE BARRIDO

1.1 BARRIDO EN FRECUENCIA

La primera pregunta que debemos plantearnos es: ¿Qué es barrido en frecuencia? Y como primera respuesta podríamos decir que es una señal de frecuencia variable que acontece o sucede en un período de tiempo Δt. Como podemos observar, hemos hecho uso de las frases: "frecuencia variable" y "período de tiempo Δt".

Refiriéndonos a la primera, esta variación de frecuencia puede ser "lineal" o "logarítmica", y en cuanto al período de tiempo Δt, éste generalmente está dentro del rango de 10 mseg. a 1 seg., todo ésto cuando nos referimos a variaciones de frecuencia y tiempos de barrido de generadores de barrido.

Lo expuesto hasta ahora puede ser representado gráficamente de la siguiente manera:

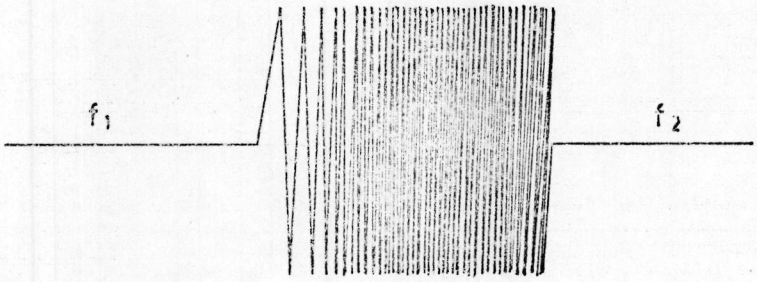


FIGURA Nº 1.1. BARRIDO DE FRECUENCIA

Como podemos observar, la variación de frecuencia es efectuada entre los valores f_1 y f_2, siendo en este caso la frecuencia f_2 mayor que la frecuencia f_1, estos valores de frecuencia limitan el rango del barrido. Debido a que el período de tiempo Δt es del orden de los milisegundos, es necesario una repetición constante del barrido con períodos de "blanqueo", generalmente de la misma duración con respecto al tiempo de barrido, para que la señal pueda ser observada en la pantalla de un osciloscopio.

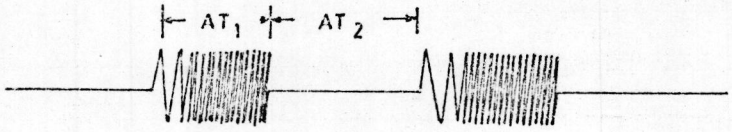


FIGURA Nº 1.2. BLANQUEO DE BARRIDO EN FRECUENCIA

Donde:

Δt_1: tiempo de barrido de señal.

Δt_2: tiempo de blanqueo de señal.

Si los tiempos Δt_1 y Δt_2 son iguales, puede decirse que el barrido es efectuado a la frecuencia de barrido:

$$f = \frac{1}{\Delta t_1 + \Delta t_2} = \frac{1}{2\,\Delta t_1} = \frac{1}{2\,\Delta t_2} \quad \text{(Hz)} \qquad [1.1.1]$$

Por ejemplo, se dice que el barrido está sincronizado con el voltaje de "línea", cuando la frecuencia de barrido es la de línea. Luego los tiempos de barrido y blanqueo en este caso, despejando de [1.1.1], serán:

$$\Delta t_1 = \Delta t_2 = \frac{1}{2 \times f} \qquad [1.1.2]$$

$$\Delta t_1 = \Delta t_2 = \frac{1}{2 \times 60} = 8.33 \text{ mseg.}$$

Siendo posible observar esta señal en las escalas de 1 mseg./div. ó 0.5 mseg./div. de la base de tiempo del osciloscopio.

1.2 EL DIODO VARACTOR COMO ELEMENTO ACTIVO EN EL BARRIDO

En el diodo de junta convencional, la región de empobrecimiento forma una barrera, la cual separa las cargas positivas y negativas a cada lado de la junta. Estas cargas opuestas son análogas a las cargas sobre las placas opuestas de un condensador, con la región de empobrecimiento actuando como el medio dieléctrico entre las placas. Luego, cualquier junta PN semiconductora posee "capacitancia de junta", definiéndose ésta con la siguiente relación:

$$C = \frac{eA}{d} \qquad [1.2.1]$$

siendo:

e: constante dieléctrica del material entre las placas de un condensador.

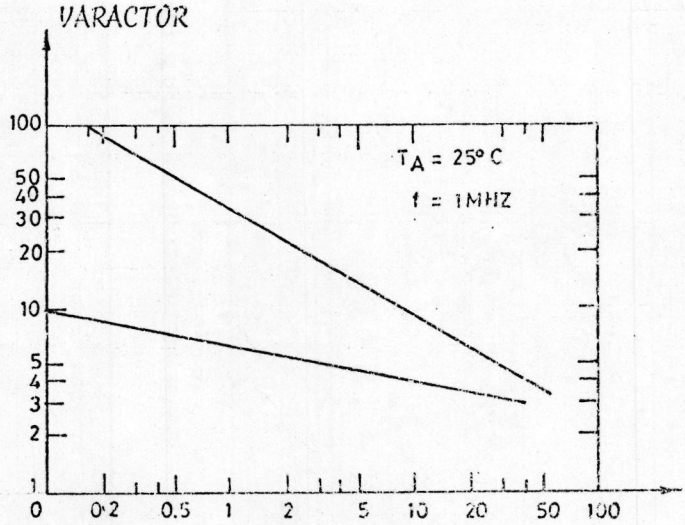
A: el área de las placas del condensador.

d: distancia entre las placas.

La región de empobrecimiento se amplía cuando la junta es polarizada inversamente, y la capacitancia de la junta luego decrece. En una junta PN convencional, donde la concentración de impurezas es aproximadamente uniforme a través de los materiales semiconductores tipo P y tipo N, esta relación Capacitancia vs. Voltaje Inverso es esencialmente no lineal.

El diodo Varactor es una junta PN manufactu4ada especialmente con una concentración de impurezas variable a través de sus regiones P y N. Esta impureza graduada del diodo Varactor produce una relación C vs. V como se muestra en el siguiente gráfico:

FIGURA Nº 1.3. COMPARACION DE C Vs. V_R ENTRE UN DIODO COMUN Y UN VARACTOR



Luego, grandes cambios de capacitancia pueden ser obtenidos con una pequeña variación del voltaje inverso aplicado al diodo Varactor, de ésto podemos decir, que puede ser usado como un condensador variable sensitivo de voltaje, y como tal, posee aplicaciones en circuitos sintonizados de alta frecuencia, osciladores de frecuencia variable y multiplicadores de frecuencia.

El símbolo esquemático y circuitos equivalentes exacto y simplificado del diodo Varactor son los siguientes:

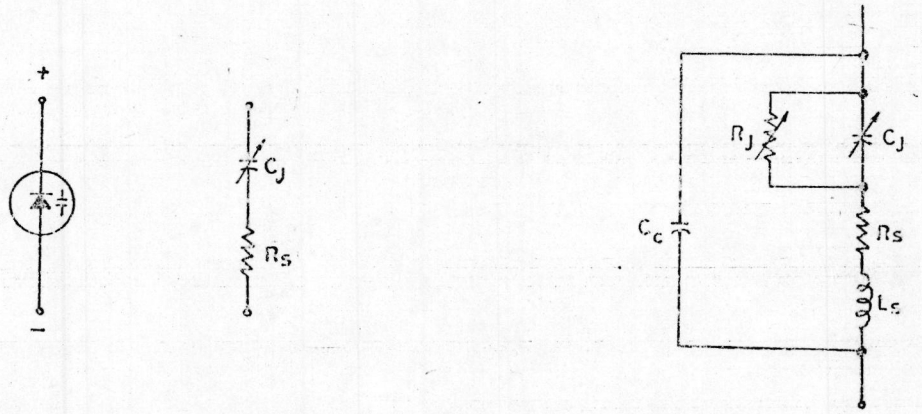


FIGURA Nº 1.4. SIMBOLO Y CIRCUITOS EQUIVALENTES DE UN DIODO VARACTOR

El circuito equivalente exacto es aplicado en el rango de frecuencias de las microondas, el cual describe más exactamente las propiedades del Varactor.

El circuito equivalente aproximado ó simplificado es aplicado en frecuencias más bajas que las de microonda, es decir en HF y VHF.

En estos circuitos equivalentes, C_j es la capacitancia de junta del diodo, siendo esta capacitancia variable con el voltaje aplicado al diodo Varactor; C_c es la capacitancia del cuerpo ó envoltura del diodo; R_s la resistencia serie y L_s la inductancia serie equivalente.

Otra característica del diodo Varactor es la figura de mérito Q, resultante del carácter reactivo de su constitución física y definiendo su Eficiencia, ó respuesta del diodo a una frecuencia de entrada dada (ancho de banda). Relacionado al Q, está la frecuencia de corte f_{co}, definida como la frecuencia en la cual la reactancia del diodo es igual a su resistencia total, es decir cuando $Q = 1$.

Otra posibilidad para representar más analíticamente un diodo Varactor es un modelo matemático del diodo, basado sobre las ecuaciones de continuidad y transporte para materiales semiconductores, como utilizados en líneas de transmisión por medio de parámetros análogos distribuidos R-G-C; así es posible obtener la aproximación del diodo Varactor de primer orden:

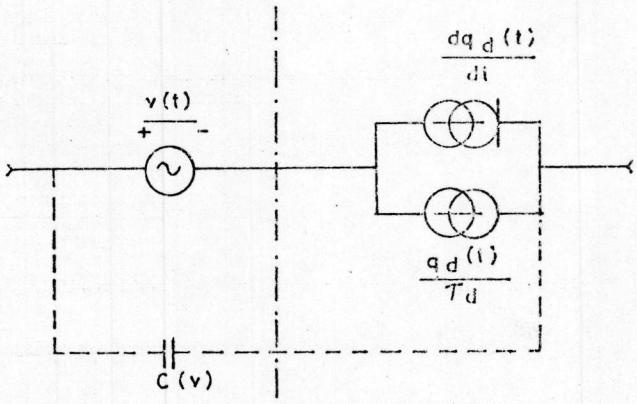


FIGURA Nº 1.8. CIRCUITO EQUIVALENTE CONTROL DE CARGA PARA UN DIODO.

Del diagrama podemos observar que hay un generador de voltaje ideal en serie con dos generadores de corriente y todo ésto en paralelo con la capacitancia C(V) dependiente de voltaje. La corriente a través del diodo está dada por:

$$i_d(t) = \frac{dq_d(t)}{dt} + \frac{q_d(t)}{\tau_d} \qquad [1.2.2]$$

En donde q_d es la carga total en el cuerpo del diodo, y es una función del voltaje de la junta $V(t)$.

$$q_d(t) = I_s \, \tau_d \, [e^{\lambda V(t)} - 1] \qquad [1.2.3]$$

Donde:

I_s: corriente reversa cuando $V(t) \longrightarrow -\infty$

τ_d: tiempo de vida del portador minoritario.

λ : $\frac{q}{kT}$

La carga guardada en la región de empobrecimiento es una función del voltaje $V(t)$ y del dopado en la región cercana a la junta P-N.

$$q_c + q_o = \frac{V + \gamma}{(1-\gamma)S(V)} \quad \frac{(V_b + \gamma)^{\gamma}}{S_{max}} \quad \frac{(V + 0)^{1-\gamma}}{1-\gamma}, \qquad [1.2.4]$$

Donde:

γ : potencial de contacto.

q_o : carga respectiva al 0.

$$S(V) = \frac{1}{C(V)} = \frac{dV}{dq} \qquad [1.2.5]$$

$S(V)$ es la Elastancia incremental dependiente del voltaje, con su máximo S_{max} obtenido justamente antes del voltaje de ruptura de la junta V_b.

es la constante de dopado, en donde $\gamma = 0.5$ para varactores de junta adrupta, $\gamma = 0.33$ para varactores de junta graduada, y tan bajo como $\gamma = 0.1$ para diodos de carga guardada ó recobro por etapa.

En diseño de osciladores controlados por voltaje (VCO) es deseable la banda de frecuencia de barrido (f_{min} a f_{max}) sea cubierta en un solo rango, sin switcheo de bobinas, osciladores, etc. Evidentemente para grandes relaciones de f_{max}/f_{min} se necesitará una gran relación C_{max}/C_{min} y por lo tanto un amplio intervalo de voltajes (0,Vb), es decir se deberá usar un diodo varactor con un factor de dopado $\gamma > 0.5$, de junta Hiperadrupta.

Para aplicaciones en donde la relación f_{max}/f_{min} no es muy grande, como es el caso de nuestro diseño, es suficiente el uso de un diodo varactor del tipo PLANAR con difusión epitaxial, el cual posee un factor de dopado entre 0.33 y 0.46, un muy alto Q, bajo voltaje de ruptura V_b y un rango de capacitancia típico entre 5-50 pf.

Es de tener en cuenta que el factor Q del diodo varactor no es constante y varía con la frecuencia, en donde el bajo Q en bajas frecuencias es debido a la corriente de saturación y en altas frecuencias es debido al efecto de la resistencia serie R_s.

Una variación típica del Q de un diodo varactor es mostrado a continuación:

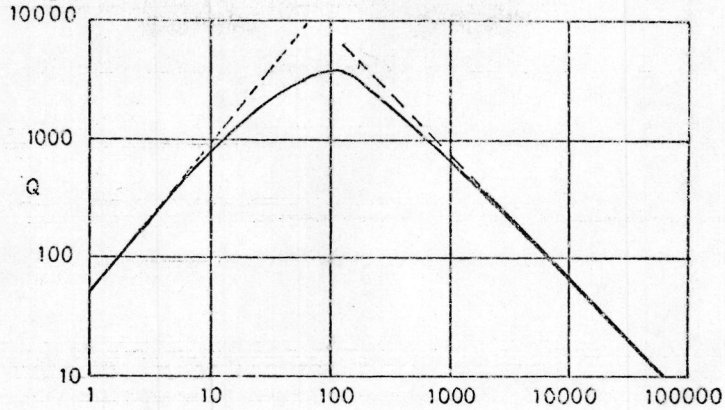


FIGURA Nº 1.6. FACTOR Q DE UN DIODO VARACTOR

En donde la frecuencia de corte en alta frecuencia es definida como:

$$f_{ch} = \frac{S_{max}}{2 \pi R_s} \qquad [1.2.6]$$

Siendo valores típicos, frecuencias de corte de 100 a 400 GHz. para diodos varactor de alta frecuencia, y hasta de 1000 GHz. con tecnología reciente.

El otro factor a tener en cuenta es la NO-LINEALIDAD de la característica Frecuencia vs. Voltaje de un VCO y de su respectiva Ganancia Incremental (K_0), siendo esta última también dependiente del voltaje.

$$K_0(V) = \frac{dw}{dC} \frac{dC_v}{dV} = \frac{dw}{dV} \qquad [1.2.7]$$

Variaciones típicas de la variación de la frecuencia f_x y de la ganancia incremental K_0 para valores de $\gamma = 0.33$ y $\gamma = 3.2$ son mostrados a continuación:

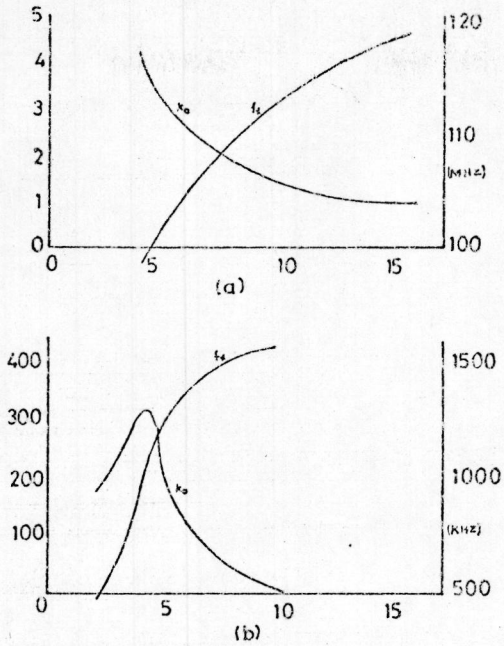


FIGURA Nº 1.7. GANANCIA INCREMENTAL Ko(v) DE UN V_{CD}: a. VARACTOR DE JUNTA GRADUADA; b. JUNTA HIPERBRUPTA

De estas curvas se concluye que es necesario una cierta linealización de la frecuencia f_x del VCO, lo cual puede ser obtenido, compensando la forma de onda del voltaje aplicado al diodo varactor, es decir haciendo ligeramente cóncava hacia abajo la rampa originalmente aplicada al varactor, como es llevado a cabo en el presente prototipo. Si linealización más exacta es requerida, es necesario el uso de una matriz de diodos de compensación de linealidad

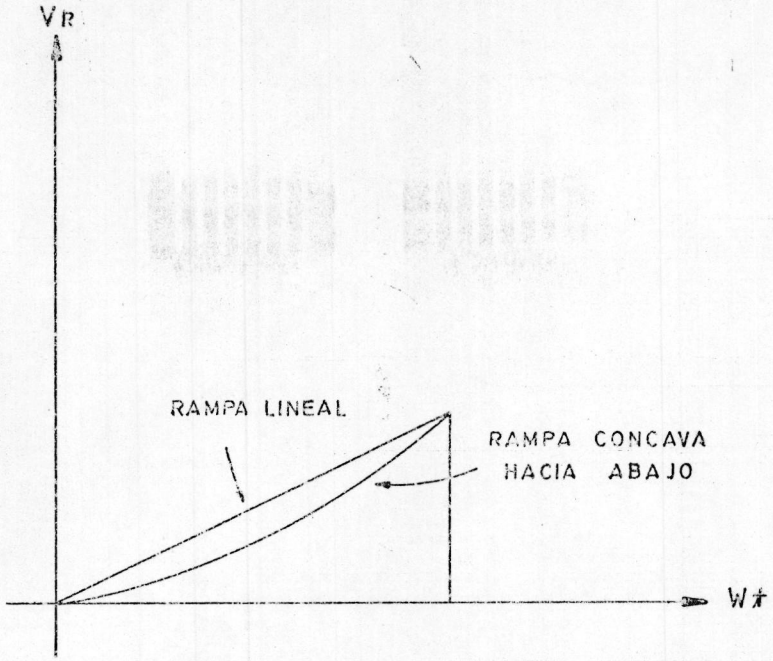


FIGURA Nº 1.8. COMPENSACION DE LINEARIDAD DE UN VARACTOR EN UN V_{CO}

Finalmente la dependencia de temperatura de la capacitancia dependiente de voltaje del varactor es de interés; dos parámetros deben ser considerados: el potencial de contacto ϕ (cerca de 0.6 voltios para el silicio) decreciendo en 1.5 a 2.0 mv/°C, y la constante dieléctrica ε con un incremento normalizado de cerca de 2×10^{-4}/°C.

El cambio fraccional de la capacitancia resultante es aproximadamente:

$$\frac{\Delta C}{C} = \left\{ \frac{1-\gamma}{\varepsilon} \frac{\delta \varepsilon}{\delta T} - \frac{\gamma}{V+\phi} \frac{\delta \phi}{\delta T} \right\} \times \Delta T , \qquad [1.2.8]$$

$$= 0.2(1-\gamma) + 1.7 \; /(V+\phi) \times 10^{-3} \; /°C.$$

TIPOS DE DIODOS VARACTORES

TIPO DE VARACTOR	DE ALEACION	DE DIFUSION	PLANAR DE DIFUSION EPITAXIAL	HIPERBRUPTO
Característica de dopado factor γ	0.5	0.33	0.33-0.46	Mayor que 3
Relación de capacitancia máxima	Alta	media-alta	mediocre-alta	Muy alta
Factor Q	Bajo	mediocre	muy alto	Medio alto
Voltaje reverso de ruptura	Mediocre	alto	bajo	Mediocre
Areas de aplicación típicas	VCO FM APC	VCO FM APC	VCO Sintonización: FM, VHF, UHF APC	VCO Sintonización: AM
Rango de capacitancia	6-10pf	6-100 pf	5 - 50 pf	40 - 1000 pf

1.3 EL OSCILADOR CLAPP COMO OSCILADOR DE BARRIDO

La mayoría de los circuitos osciladores poseen un arreglo básico de dos bloques: el amplificador y el circuito realimentado selector de frecuencia.

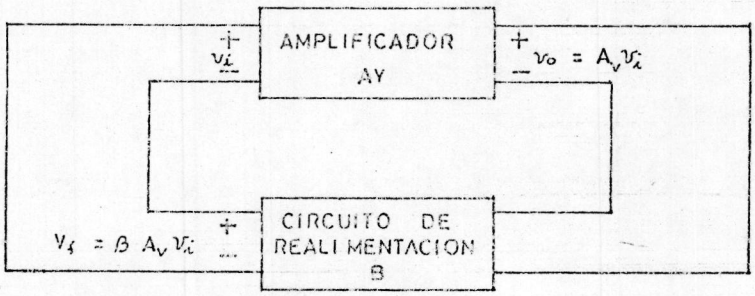


FIGURA Nº 1.9. DIAGRAMA DE BLOQUES DE UN CIRCUITO OSCILADOR

Siendo:

A_v: ganancia de voltaje del amplificador.

B : factor de realimentación.

La ganancia de voltaje total del sistema realimentado es:

$$A_{vf} = \frac{A_v}{1 + A_v B} \qquad [1.3.1]$$

En donde el criterio de BARKHAUSEN, establece que $A_v B = -1$ para oscilación autosostenida.

El circuito de realimentación para fines prácticos puede ser expuesto de la siguiente manera:

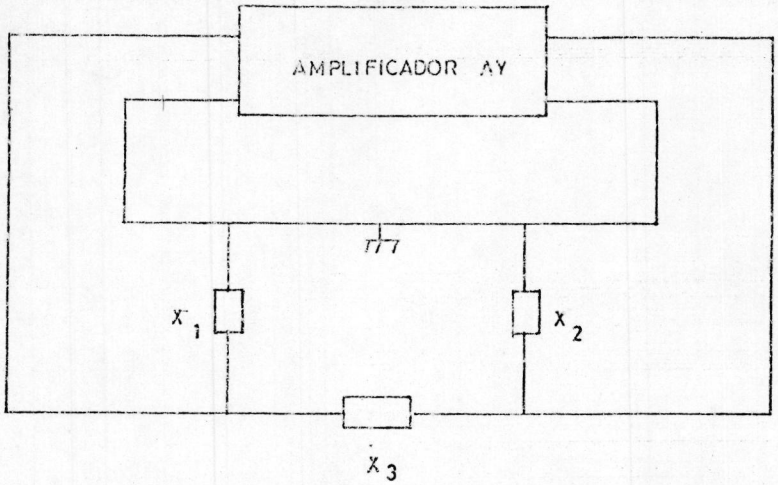


FIGURA Nº 1.10. CIRCUITO DE REALIMENTACION TIPICO DE UN OSCILADOR

en donde:

$$B = \frac{X_1}{X_1 + X_3} \qquad [1.3.2]$$

Esta configuración permite una clara visualización de cada uno de los tipos de osciladores básicos L-C, así se tiene la siguiente clasificación de acuerdo al tipo de reactancias que los conformen. La frecuencia natural de oscilación aproximada, de cada uno de ellos será también indicada, la cual es obtenida haciendo:

$$X_1 + X_2 + X_3 = 0 \qquad [1.3.3]$$

Tipo de oscilador	Reactancias X_1	X_2	X_3	Frecuencia de oscilación natural
COLPITTS	C_1	C_2	L	
HARTLEY	L_1	L_2	C	$f = \frac{1}{2\pi} \frac{1}{LC}$
CLAPP	C_1	C_2	C-L	

En donde:

$$C = \frac{C_1 C_2}{C_1 + C_2} \qquad \text{Para el COLPITTS}$$

$$L = L_1 + L_2 + 2M \qquad \text{Para el HARTLEY}$$

$$C_1,\ C_2 \gg C \qquad \text{Para el CLAPP}$$

1.3.1 EL OSCILADOR CLAPP

De entre estos tres tipos de osciladores básicos L-C, el que ofrece mayores perspectivas para el uso de un diodo varactor como determinador de la frecuencia de oscilación y una buena estabilidad de frecuencia, es el tipo CLAPP, en el cual como puede observarse, la frecuencia natural de oscilación depende exclusivamente de los valores de L y C que conforman la reactancia X_3, teniendo los capacitores C_1 y C_2 valores grandes comparados con C. En esta configuración, C estaría determinado por la capacitancia variable con el voltaje de un diodo Varactor polarizado

inversamente a través de la inductancia L colocada en serie con él.

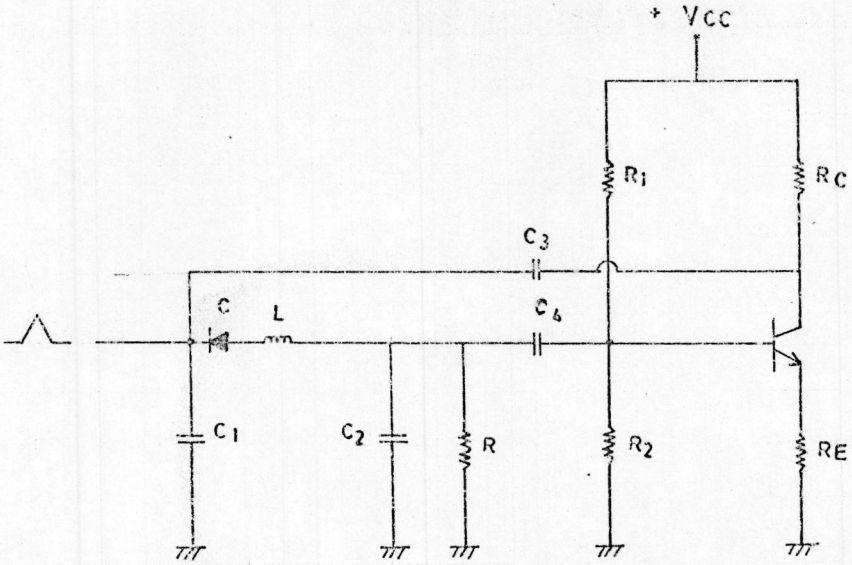


FIGURA Nº 1.11. OSCILADOR CLAPP CON DIODO VARACTOR

En el gráfico, R es una resistencia de retorno para la corriente de saturación inversa del diodo varactor. Los capacitores C_3 y C_4 aislan el amplificador del voltaje contínuo aplicado al diodo varactor.

Es de hacer notar que el amplificador puede ser implementado por medio de un transistor en las configuraciones base común ó emisor común; ó también por medio de un FET en las configuraciones equivalentes de puerta común ó fuente común.

1.3.2 EL CIRCUITO TANQUE

Las reactancias X_1, X_2 y X_3 de la fig. 1.1.10, conforman el denominado circuito "Tanque", el cual posee tres parámetros esenciales, los cuales son: frecuencia natural de oscilación, selectividad e impedancia característica.

Además el "Tanque", desarrolla las siguientes funciones:

1.- Determina la frecuencia de oscilación.

2.- Es el circuito de realimentación.

3.- Determina la estabilidad del oscilador.

4.- Es parte del circuito de acoplamiento a la carga.

5.- Afecta la potencia de salida de ruido del oscilador.

6.- Es un factor principal para determinar la eficiencia del oscilador.

Para un oscilador bien diseñado, los componentes reactivos alrededor del circuito tanque son despreciables en su efecto sobre la frecuencia resonante asentada por los valores L y C del tanque.

En la configuración CLAPP, la realimentación es determinada principalmente por la acción de C_1 y C_2, y la frecuencia de oscilación es determinada por la combinación serie de L y C.

1.3.3 ESTABILIDAD DE LA FRECUENCIA DE OSCILACION

La estabilidad de la frecuencia de oscilación es principalmente determinada por el factor de calidad inductivo Q del tanque, debido a que los condensadores normalmente usados en circuitos tanque de osciladores de RF tienen muy bajas pérdidas comparadas a las pérdidas en la bobina. Por esa razón, podemos decir también que el Q no cargado del cirbuito tanque depende exclusivamente del Q de la bobina.

La estabilidad de la frecuencia de oscilación es usualmente la especificación más dificultosa a obtener, y obteniéndola, se satisface también los otros dos requerimientos: el Q constante e impedancia característica constante.

La carga de un oscilador a transistor es usualmente acoplada magnéticamente ó capacitivamente al circuito tanque. La carga determina la potencia extraída del oscilador y el Q cargado del circuito tanque. La relación del Q cargado al Q no cargado para el circuito tanque debiera ser bajo para buena eficiencia del circuito oscilador.

La estabilidad de frecuencia del oscilador es una medida de la cantidad de deriva ó desplazamiento en la frecuencia alrededor del valor central del diseño. Hay dos causas para este desplazamiento: primero, los parámetros activos pueden cambiar, y segundo, los parámetros pasivos pueden cambiar también. Ambos parámetros del Tanque, activos y pasivos generalmente cambian por dos razones: temperatura y edad.

Una expresión explícita para la variación de frecuencia con la temperatura es dada como:

$$\text{Desplazamiento ó deriva} = \frac{f/f_o}{T/T_o}$$

Esta expresión de la sensibilidad de la frecuencia central f_o debido a cambios en la temperatura, en una frecuencia central y temperatura de operación particulares.

Otra expresión que puede ser usada es:

$$\text{Desplazamiento ó deriva} = \frac{f/f_o}{T}$$

Otro factor a ser analizado es el efecto que tiene sobre la frecuencia natural de oscilación el variar los valores de C_1 y C_2.

Se define la capacitancia efectiva del circuito como:

$$C_{efc} = \frac{C\ C_{eq}}{C + C_{eq}} \qquad [1.3.3.3]$$

donde:

$$C_{eq} = \frac{C_1\ C_2}{C_1 + C_2} \qquad [1.3.3.4]$$

Si nosotros asumimos que los cambios en la capacitancia efectiva son todos debidos al elemento activo, entonces sólo C cambiará.

Entonces:

$$C_{efc} = \frac{C\ (C_{eq} + \Delta C_{eq})}{C + C_{eq} + \Delta C_{eq}} - \frac{C\ C_{eq}}{C + C_{eq}} \qquad [1.3.3.5]$$

Desarrollando esta expresión y asumiendo que C_{eq} C_{eq}, se obtiene:

$$\frac{\Delta C_{efc}}{C_{efc}} = \frac{\Delta C_{eq}}{C_{eq}}\ \frac{C_{efc}}{C_{eq}} \qquad [1.3.3.6]$$

El valor de C_{eq} puede ser hecho mucho más grande para el oscilador CLAPP que para el oscilador COLPITTS, y C_{efc}/C_{eq} puede ser mucho menor que uno. Entonces la estabilidad de frecuencia del oscilador CLAPP puede ser mucho mayor que la del oscilador COLPITTS.

Si los condensadores C_1 y C_2 pueden ser escogidos arbitrariamente grandes, entonces W_o podría ser hecha insensitiva a cambios en la capacitancia del elemento activo.

Sin embargo, el criterio para oscilación limita los valores máximos de C_1 y C_2, que para la configuración emisor común es:

$$\frac{C_2}{C_1} < h_{fe_{transistor}} \qquad [1.3.3.7]$$

Los valores de C_1 y C_2 no necesariamente necesitan ser iguales, aunque C_2 es escogido mayor que C_1.

1.3.4 EL DISPOSITIVO ACTIVO

La función principal del dispositivo activo es dearrollar suficiente potencia de salida en la frecuencia de operación para suministrar la potencia requerida a la carga, las pérdidas en el circuito tanque y la potencia para sí mismo. También debiera generar la menor cantidad de ruido posible. El dispositivo activo debiera tener una frecuencia de oscilación máxima, bien arriba de la frecuencia de diseño.

Los parámetros de un transistor deben cumplir con estas exigencias, especialmente cuando se trata de osciladores RF como es el caso de diseño de la mayoría de los osciladores de barrido.

1.4 EL GENERADOR DE BARRIDO. CARACTERISTICAS QUE DEBE POSEER

El generador de barrido es un generador de señal, el cual genera una señal modulada en frecuencia. La frecuencia de la señal producida por el generador puede ser alternadamente barrida de f_1 a f_2 como explicado en [1.1]. En donde f_1 y f_2 limitan el rango de barrido y por lo tanto su aplicación, debido a la gran gama de rangos de frecuencias posibles. Es así como por ejemplo los generadores de barrido pueden ser usados para

obtener una indicación visual de las características pasabanda de las etapas RF y de IF de receptores AM y FM. Ellos también pueden ser usados para la observación de las características pasabanda de cualquier otro dispositivo electrónico, sea éste pasivo ó activo.

Una explicación más detallada de cómo puede ser usado un generador de barrido en el análisis de funcionamiento de una etapa de frecuencia intermedia (IF), será ahora realizado:

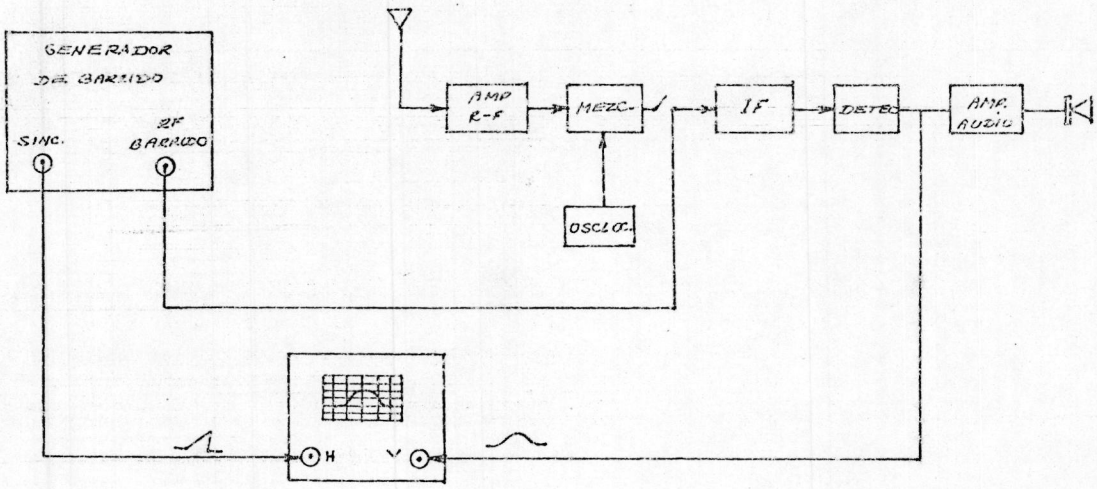


FIGURA Nº 1.12. EJEMPLO DE APLICACION DEL GENERADOR DE BARRIDO

La señal de RF del generador de barrido es aplicada a la etapa IF del receptor, la cual será hecha variar ligeramente abajo y arriba de la frecuencia central de la etapa IF pasabanda.

Un osciloscopio es entonces colocado a la salida del circuito detector

bajo el proceso de alineamiento.

El barrido diente de sierra del horizontal del osciloscopio es sincronizado con el generador de barrido, así que el rayo del osciloscopio es barrido a través de la pantalla, así como lo hace el generador de barrido desde su frecuencia inferior (f_1) a la superior (f_2).

Debido a que la ganancia de la etapa de IF es tal que las diferentes frecuencias son amplificadas en diferente grado, el osciloscopio mostrará esta variación en magnitud, de la amplificación de las señales de barrido siendo inyectadas a la etapa IF.

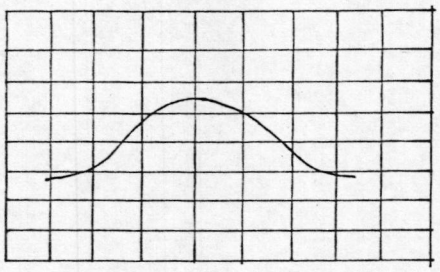


FIGURA Nº1.13. RESPUESTA OBTENIDA EN LA PANTALLA DEL OSCILOSCOPIO

Para identificar puntos de frecuencia a lo largo de la forma de onda de la respuesta del dispositivo (etapa IF), es usado un generador adicional, conocido como generador "marcador". El generador "marcador" produce pulsos de amplitud variable a determinadas frecuencias, que pueden ser de carácter fijo ó variables. Estos pulsos son sumados a la señal-respuesta del dispositivo, por medio de un MARCADOR-SUMADOR, el cual es parte del generador de barrido; y de aquí, tanto el ancho de banda, así

como los puntos de amplificación incrementada ó decrementada a lo largo de la curva de respuesta, son visualmente indicados.

El proceso de alineamiento puede entonces ser realizado para corregir la forma de onda, así que corresponda a configuraciones ilustradas en los manuales de servicio del dispositivo bajo alineamiento.

Esta técnica de medición de frecuencias de barrido es un procedimiento standard, usado para la observación de la respuesta de frecuancia de cualquier dispositivo, circuito ó unidad electrónica, sobre la pantalla de un osciloscopio. Este procedimiento puede ser generalizado en el siguiente gráfico, en elcual se han incluído los controles básicos de una unidad generadora de barrido:

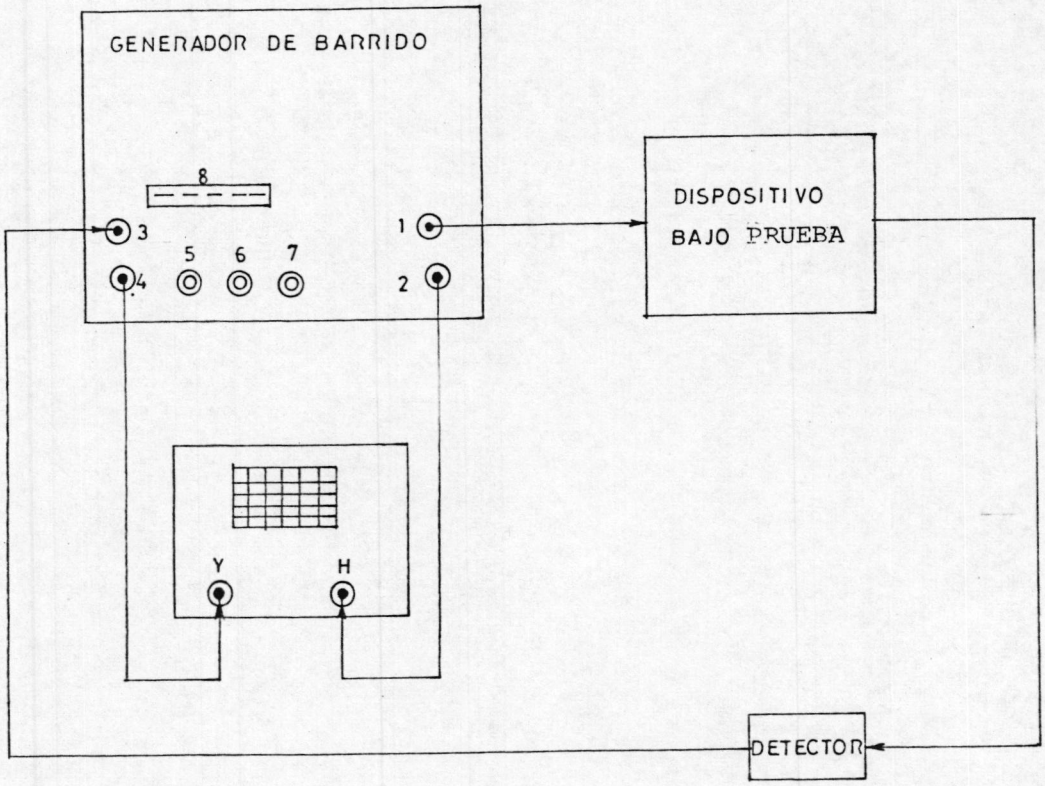


FIGURA Nº 1.14. DIAGRAMA DE CONEXION GENERAL PARA LA APLICACION DE UN GENERADOR DE BARRIDO.

Siendo:

1. Salida de barrido de RF.
2. Sincronismo del horizontal del osciloscopio.
3. Entrada al marcador-sumador.
4. Salida del marcador-sumador.
5. Control de ancho de barrido.
6. Control de tamaño de la marca.
7. Control de nivel de señal de barrido.
8. Marcadores fijos.

En esta forma la respuesta puede en un corto tiempo ser medida y corregida (si el dispositivo necesita alineamiento) a la forma de onda deseada, mientras es vista sobre la pantalla del osciloscopio.

Sin embargo, para mediciones exactas ó alineamiento de curvas de respuesta, el generador de barrido debe tener los siguientes requerimientos básicos.

a) Ancho de barrido ajustable.
b) Nivel de voltaje de barrido constante en todo el rango de barrido.
c) Baja distorsión de la forma de onda.
d) Marcadores de frecuencia de precisión.
e) Atenuadores exactos.

El ancho de barrido ajustable, proporciona límites variables de frecuencia (f_1 y f_2) al rango de barrido, el cual puede ser variado de acuerdo a las necesidades del dispositivo bajo test; para poder observar la res-

puesta en su totalidad ó parte de ella para su medición ó alineamiento.

El nivel de voltaje de barrido debe ser constante en todo el rango de barrido, para una respuesta correcta de la ganancia del dispositivo bajo test. Un nivel de voltaje de barrido no nivelado proporcionaría errores en la medición de la respuesta, y luego una mala calibración ó alineamiento de la unidad.

Una baja distorsión de la forma de onda es necesaria para obtener una señal de respuesta a la salida del dispositivo, y por lo tanto del detector, no distorsionada.

Los marcadores de frecuencia de precisión son una necesidad fundamental para poder situar la respuesta (su ancho de banda y frecuencia central) en las frecuencias correctas.

Los atenuadores por etapas, generalmente de 1, 3, 10 y 20 dB, son utilizados para variar el nivel de la señal de barrido aplicada al dispositivo de una manera cuantificada y exacta.

Opcionalmente es posible un contador de frecuencia incorporado al generador de barrido, para una medición más exacta de las diferentes frecuencias aplicadas al dispositivo bajo test.

CAPITULO II

PRINCIPIOS DE OPERACION DEL GENERADOR DE BARRIDO

En este Capítulo se expondrá un Diagrama de Bloques funcional del presente prototipo de generador de barrido, así como también un breve análisis de cada uno de los sistemas que lo conforman, con sus respectivos Diagramas de bloques funcionales.

La exposición clara de cada uno de los sistemas es una introducción a la etapa de diseño que será tratata - más a fondo en el siguiente capítulo.

2.1 DIAGRAMA DE BLOQUES FUNCIONAL

El siguiente es el diagrama de bloques funcional del generador de barrido a construir:

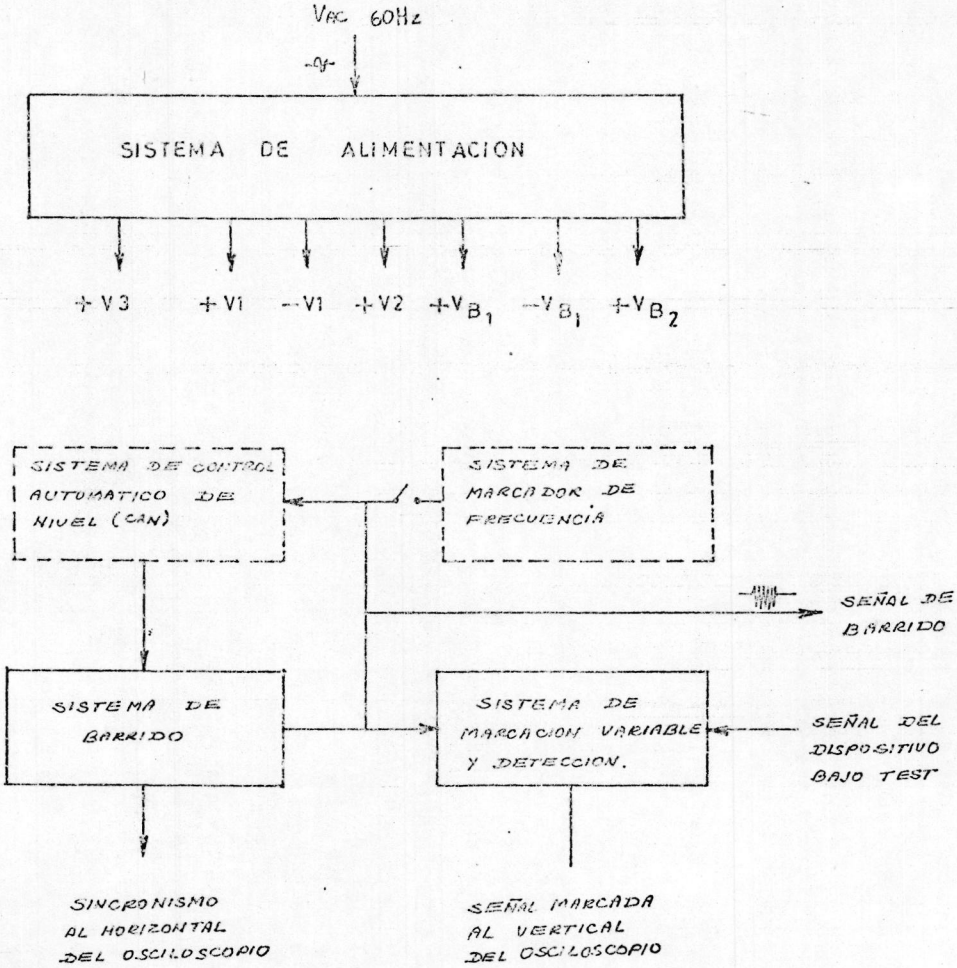


FIGURA Nº 2.1. DIAGRAMA DE BLOQUES FUNCIONAL DEL GENERADOR DE BARRIDO.

2.2 BREVE ANALISIS DE CADA UNO DE LOS SISTEMA QUE CONFORMAN EL PROTOTIPO.

Se hará un breve análisis funcional de cada uno de los sistemas que conforman el generador de barrido.

2.2.1 SISTEMA DE ALIMENTACION.

El sistema de alimentación está constituído de la FUENTE DE PODER propiamente dicha, y del circuito BLANQUEADOR.

El siguiente es el diagrama de bloques del sistema de alimentación:

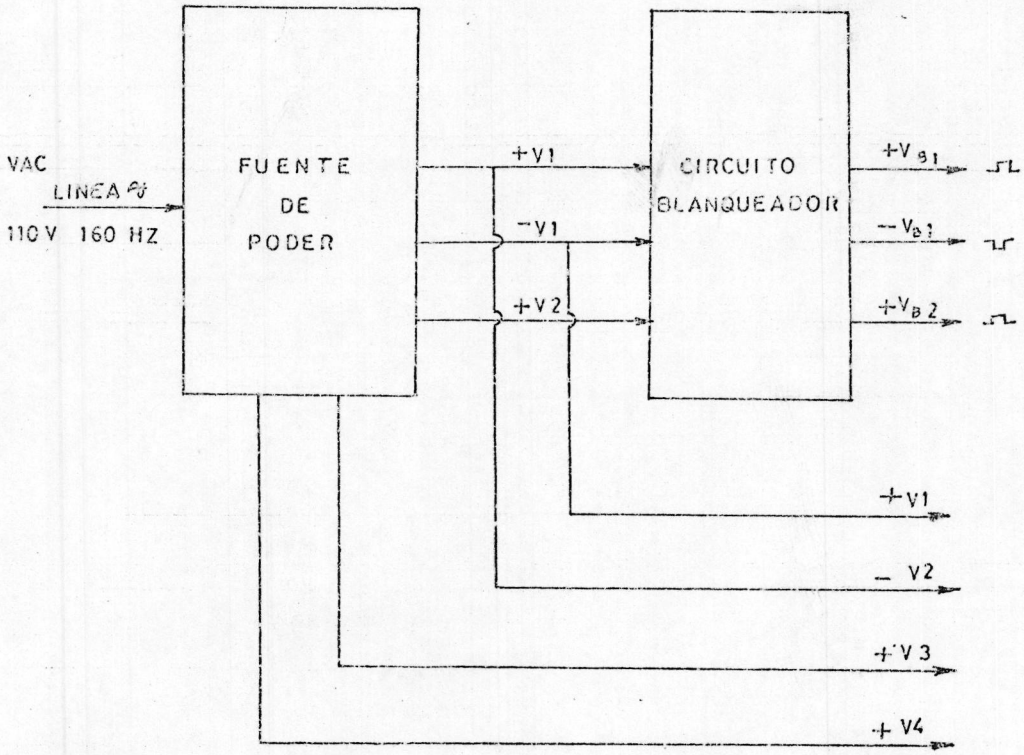


FIGURA Nº 2.2. SISTEMA DE ALIMENTACION

La fuente de poder recibe el voltaje de línea de 115 voltios, y frecuencia nominal de 60 Hz., y entrega dos voltajes alternos de fase opuesta O_A y O_B, y dos voltajes DC de $+V_1$ y $-V_1$ al circuito blanqueador, además entrega el voltaje DC de $+V_3$ a los sistemas restantes del generador de barrido.

El voltaje alterno O_A (ó O_B) va a controlar la fase y el disparo del circuito disparador Schmitt que conforma el circuito blanqueador, el cual tiene como función específica el blanquear los voltajes DC de $+V_1$ y $-V_1$ recibidos desde la fuente de poder, así como generar un voltaje DC blanqueado extra de $+V_{B2}$. La frecuencia de blanqueo es la de línea, es decir, 60 Hz. nominales.

La fuente de poder utiliza un transformador que es utilizado para generar los voltajes de $+V_1$ y $-V_1$, mediante el uso de dos circuitos reguladores integrados, y del voltaje $+V_B$ mediante la implementación de un regulador con elementos discretos.

El circuito blanqueador utiliza sólo elementos discretos, excepto para el voltaje blanqueado de $+V_{B2}$, para el cual hace uso de un circuito regulador integrado.

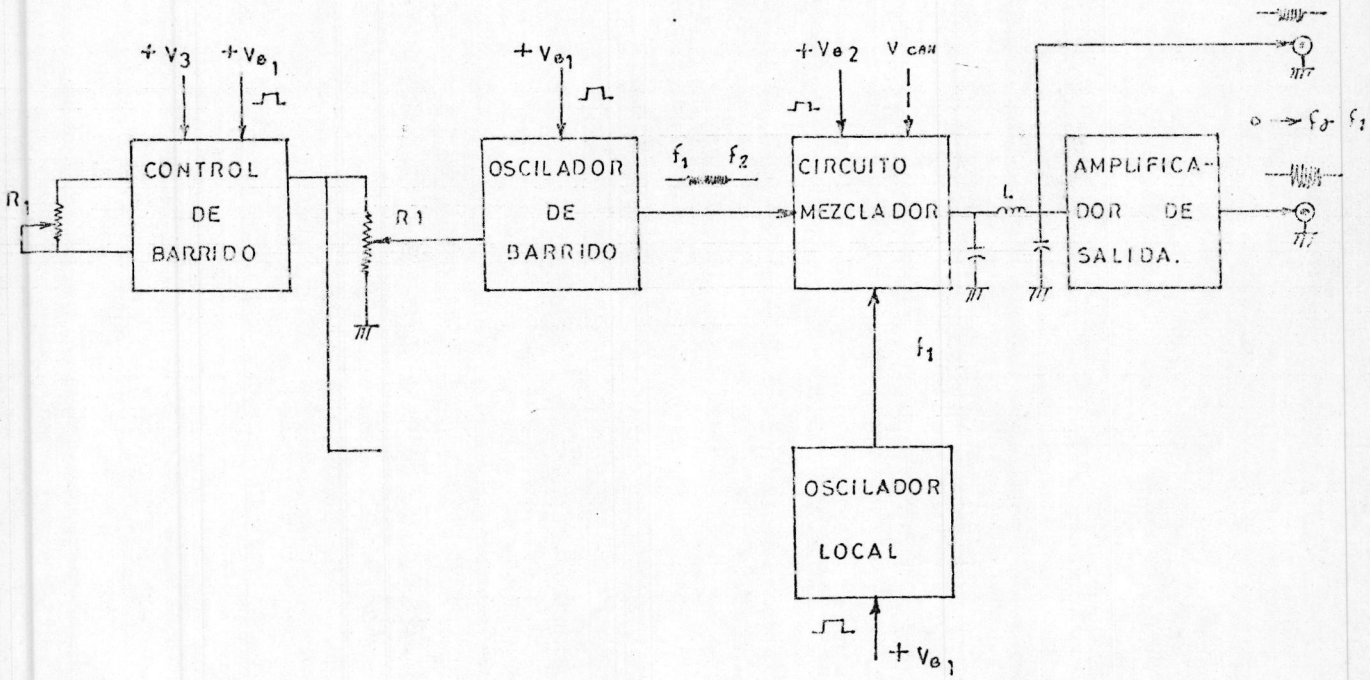
Los voltajes generados por el sistema de alimentación serán dados a continuación:

Denominación	Voltaje
0_A	30 V_{RMS}
0_B	30 V_{RMS}
$+V_1$	+24 V_{DC}
$-V_1$	-24 V_{DC}
$+V_3$	+5 V_{DC}
$+V_{B1}$	+24 V_{DC}, blanqueado
$-V_{B1}$	-24 V_{DC}, blanqueado
$+V_{B2}$	+12 V_{DC}, blanqueado

2.2.2 SISTEMA DE BARRIDO

El siguiente es el esquema que corresponde al sistema de barrido y de sus correspondientes bloques que lo constituyen:

FIGURA Nº 2.3. SISTEMA DE BARRIDO



El CONTROL DE BARRIDO es alimentado por $+V_{B1}$, y es el encargado de suministrar la forma de onda Rampa al diodo Varactor del oscilador de barrido; lo constituyen elementos discretos a base de transistores BJT y FET. Las resistencias R_1 y R_2 controlan el ancho de barrido del generador. La rampa a la salida del control de barrido está sincronizada con los o-

tros sistemas, por medio del voltaje de blanqueo $+V_{B1}$.

El OSCILADOR DE BARRIDO es alimentado por el voltaje de blanqueo $+V_{B1}$, y es básicamente un oscilador CLAPP de frecuencia variable. Utiliza un diodo Varactor en su circuito tanque, como elemento de capacitancia variable con el voltaje. La forma y magnitud de la rampa aplicada al Varactor, determinará el valor de las frecuencias f_1 y f_2 que limitan el rango de barrido.

El OSCILADOR LOCAL como el oscilador de barrido es alimentado por el voltaje de blanqueo $+V_{B1}$ y es también un oscilador CLAPP, pero de frecuencia fija, y tan cercanamente igual a f_1 como se pueda, mediante la calibración de su circuito tanque L-C.

El circuito MEZCLADOR es alimentado por el voltaje de blanqueo $+V_{B2}$ y opcionalmente por el voltaje de control automático de nivel (V_{CAN}). Su implementación se basa en el uso de un circuito integrado Cáscodo-diferencial en la configuración de Mezclador.

La señal de barrido a la salida del circuito mezclador posee además de la señal fundamental, armónicas de segundo y tercer orden, etc., las cuales deben ser restringidas a un nivel mínimo. Para ésto, se hace uso de un FILTRO pasivo, tipo , el cual es diseñado para que pase las frecuencias fundamentales de barrido solamente, en el rango previamente determinado en el diseño.

El AMPLIFICADOR DE SALIDA (CI: CA3020) es implementado con objeto de obtener una señal de barrido de mayor amplitud a la salida del generador,

éste a su vez actúa como un nuevo filtro, dejando pasar solamente frecuencias dentro del rango de los objetivos del diseño; también hace el papel de "circuito NIVELADOR" de señal de barrido, debido a sus buenas características de "limitación", por lo cual no fué necesario implementar un sistema de control automático de nivel (V_{CAN}) para mantener un nivel de señal de barrido constante a la salida del generador.

2.2.3 SISTEMA DE MARCACION VARIABLE Y DETECCION

Generalmente en un generador de barrido es necesario un sistema de marcación variable, que proporcione una posición a voluntad de la MARCA en la respuesta del dispositivo bajo prueba expuesta en la pantalla del osciloscopio. Esta implementación le da una mayor versatilidad y uso al generador de barrido.

El siguiente, es el diagrama de bloques del sistema de marcación variable y detección a implementar en este prototipo:

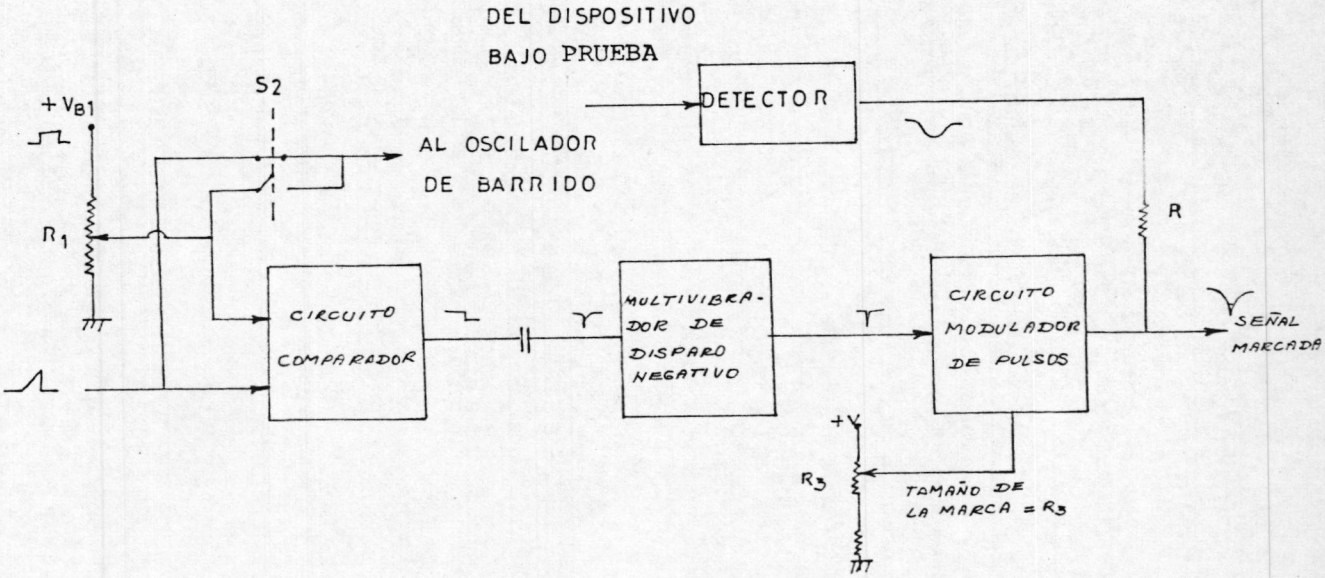


FIGURA Nº2.4.SISTEMA DE MARCACION VARIABLE Y DETECCION

El circuito COMPARADOR compara la forma de onda Rampa del Control de Barrido con una fracción del voltaje de blanqueo $+V_{B1}$, siendo posible aplicar esta señal al oscilador de barrido, mediante el conmutador S_2.

La salida del comparador da la información necesaria para determinar en qué punto de la Rampa nos encontramos, es decir, que frecuencia de barrido se generaría en ese punto si es que la señal Rampa fuera aplicada al Oscilador de Barrido, en lugar de la fracción de voltaje de blanqueo $+V_{B1}$.

La posición de la MARCA VARIABLE es controlada por medio del potenciómetro R_4. La única desventaja de este sistema de marcación variable es de que al accionar el conmutador la señal de barrido no es generada, y en su lugar aparece la frecuencia particular que es señalada por la posición de la MARCA VARIABLE. Esto da lugar a que sea posible medir esta frecuencia por medio de un Contador, y de esta manera precisar con exactitud que frecuencia es la generada en la posición en donde se encuentra la Marca.

2.2.4 SISTEMA DIGITAL DE CONTADOR Y EXPOSICION DE FRECUENCIA

La implementación de este contador digital de frecuencia nos indicará la frecuencia en el punto en donde está situado el pulso marcador.

El diseño de este contador ha sido efectuado para obtener una lectura con una exactitud razonable de la frecuencia a medir. De entre sus principales características, están las siguientes:

a. Alta impedancia de entrada.

b. Rango de medición de frecuencia: 0.2 - 30 MHz.

c. Sensitividad 60 mV.

d. Sincronización de la base de tiempo con frecuencia de línea.

e. Exposición: 6 números.

El siguiente es el diagrama de bloques del contador digital de frecuencia:

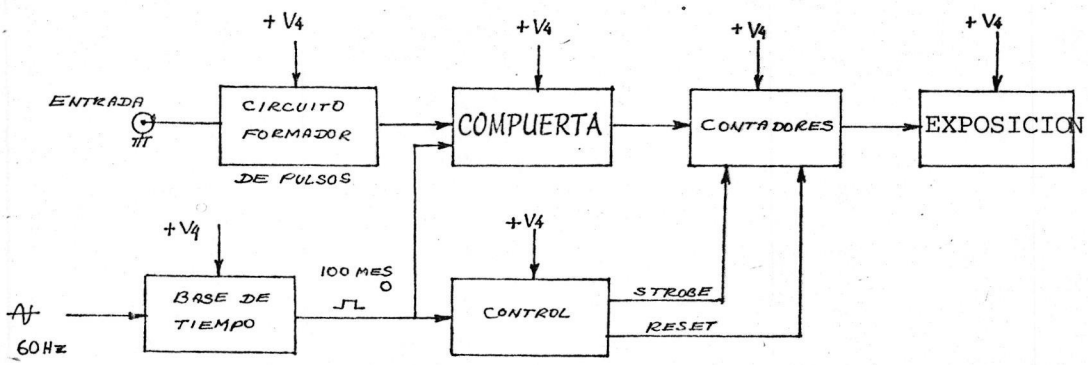


FIGURA Nº 2.5. SISTEMA DE CONTADOR Y EXPOSICION DE FRECUENCIA

El circuito formador recepta la señal a medir su frecuencia, y genera a su vez una señal cuyo nivel es compatible con circuitos TTL.

La alta impedancia de entrada es obtenida mediante el uso de un transistor de efecto de campo (FET), a la entrada del contador.

La base de tiempo es sincronizada con línea (60 Hz.), y genera pulsos de 100 mseg., los cuales son aplicados tanto al CONTROL como al circuito COMPUERTA.

El CONTROL a su vez genera los pulsos STROBE y RESET, que serán aplicados a los contadores.

La secuencia de operación del sistema contador es el siguiente:

1. Compuerta
2. Cuenta.
3. Transferencia.
4. Reset.

CAPITULO III

D I S E N O

3.1. SISTEMA DE ALIMENTACION

En este capítulo se expondrán y analizarán los Diagramas Circuitales de cada uno de los sistemas que conforman el prototipo: alimentación, barrido, marcación variable y detección, contador de frecuencia y exposición.

En algunos temas ha sido necesario una breve introducción teórica, como es el caso de la teoria del mezclado de señales expuesta antes de la exposición del Diagrama del Circuito Mezclador.

3.1.1 FUENTE DE PODER

La fuente de poder del generador de barrido, como fué expuesto en [2.2.1], debe proporcionar los siguientes voltajes regulados:

$$+V_1 = +24\ V_{DC}$$

$$-V_1 = -24\ V_{DC}$$

$$+V_3 = +\ 5\ V_{DC}$$

para lo cual se utiliza un transformador con sus respectivos diodos rectificadores, filtros y reguladores.

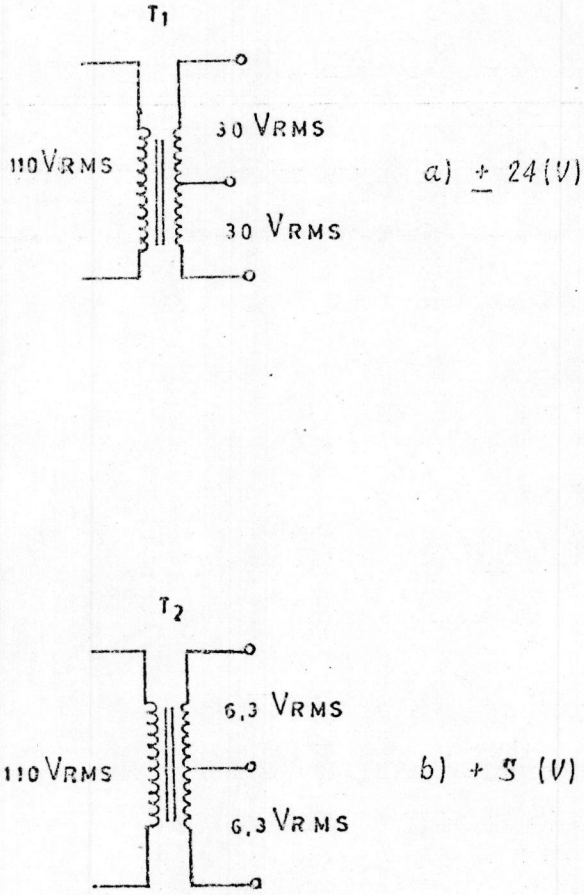


FIGURA Nº 3.1. TRANSFORMADORES PARA LAS FUENTES

3.1.1.1 REGULADORES DE VOLTAJE DE ±24 V_{DC}

La implementación que proporciona tensiones de ±24 V_{DC} reguladas, es la siguiente:

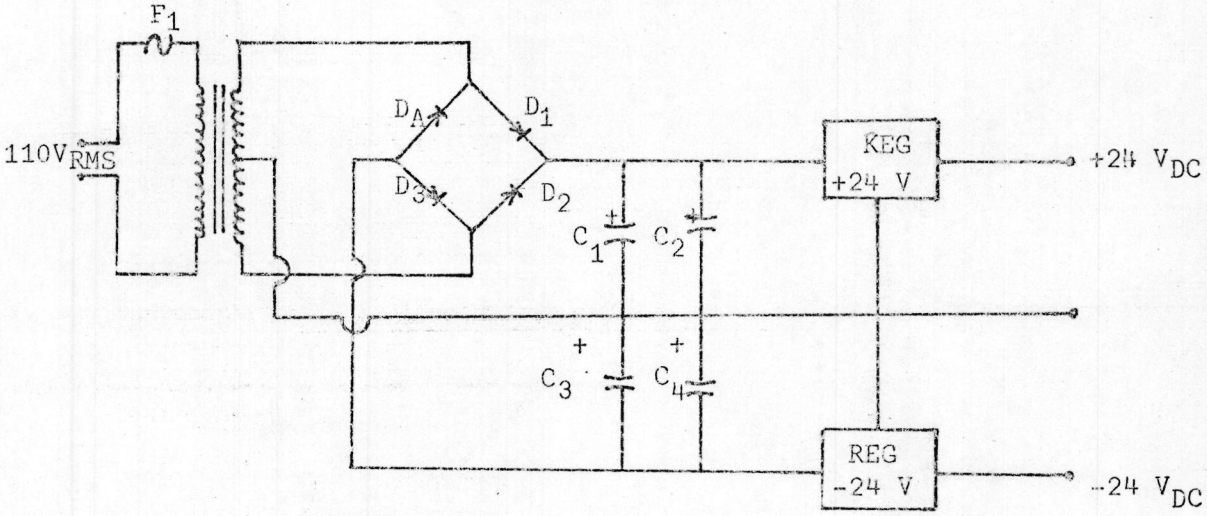


FIGURA Nº 3.2.

FUENTE DE VOLTAJE REGULADA DE ± 24 (V)

Se ha utilizado un rectificador puente integrado (RS-1171, 100 V, 4A), que proporcionará ondas rectificadas completas, tanto positivas como negativas.

Los diodos D_1 y D_2 proporcionan la onda rectificada completa positiva, la cual es filtrada por los condensadores C_1 y C_2 (500 f, 75 V_{DC}). Esta señal rectificada y filtrada alimenta al CI regulador de +24 V_{DC} (SK3670/972, 15 W, 1A).

Los diodos D_3 y D_4 proporcionan la onda rectificada completa negativa, la cual es filtrada por los condensadores C_3 y C_4 (500 µf, 75 V_{DC}). Esta señal rectificada y filtrada, alimenta al CI regulador de -24 V_{DC} (SK3675/971, 15 W, 1A).

3.1.1.2. REGULADOR DE VOLTAJE DE +5 V_{DC}

El diagrama circuital de este regulador de voltaje, es el siguiente:

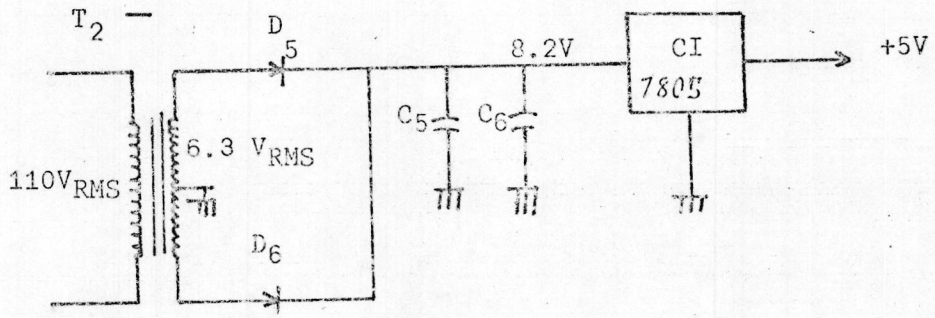


FIGURA Nº 3.3.

FUENTE DE VOLTAJE REGULADA DE + 5 (V)

Los diodos D_5 y D_6 proporcionan onda rectificada completa positiva.

El circuito filtro está constituído por los condensadores C_5 y C_6 (1000 uf, 50 V_{DC}).

3.1.2 CIRCUITO BLANQUEADOR

Como fué explicado anteriormente, el barrido en frecuencia es obtenido a manera de pulsos sincronizados con línea, para lo que debe hacerse uso de un circuito blanqueador. Este circuito es básicamente un formador de pulsos sincronizados con línea, los cuales alimentan a los circuitos osciladores, mezclador, marcador variable, etc.

Una ventaja extra de esta alimentación a pulsos, es la cantidad de corriente de consumo, y por lo tanto de potencia, de los circuitos antedichos, consumo que prácticamente es la mitad, con respecto al caso en que fueran alimentados en forma contínua, es decir sin pulsos de blanqueo.

El diagrama de bloques del circuito blanqueador es el siguiente:

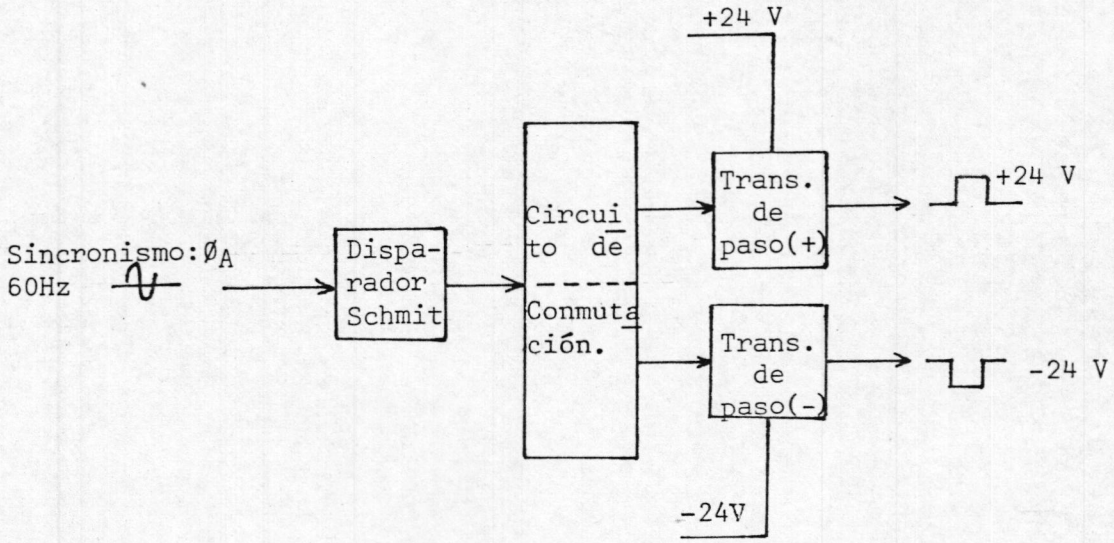


FIGURA Nº 3.4.
CIRCUITO BLANQUEADOR

3.1.2.1 CIRCUITO DISPARADOR SCHMITT

El circuito disparador SCHMITT modificado, fig. 3.5. , producirá un pulso a la salida, sólo cuando el voltaje de la base del transistor Q_1, exceda aproximadamente en -0.1 voltios.

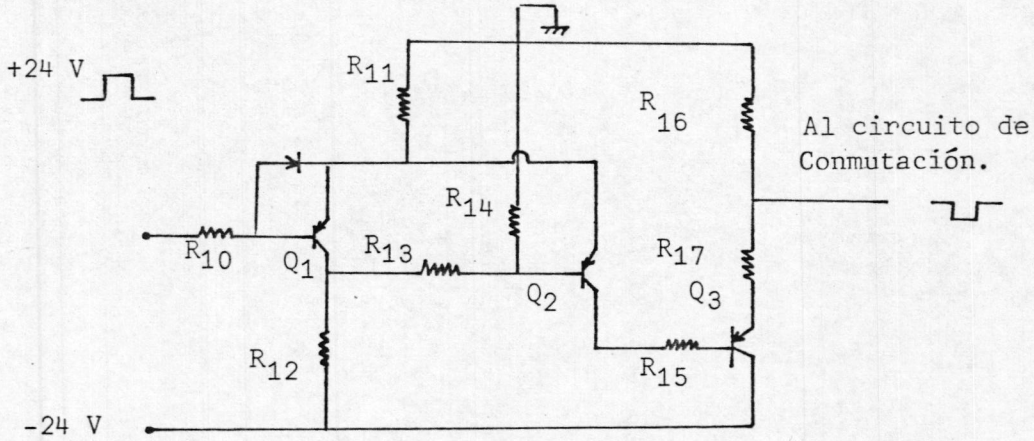


FIGURA Nº 3.5.

CIRCUITO DISPARADOR SCHMITT

El diagrama de voltajes a la entrada y salida del disparador SCHMITT son:

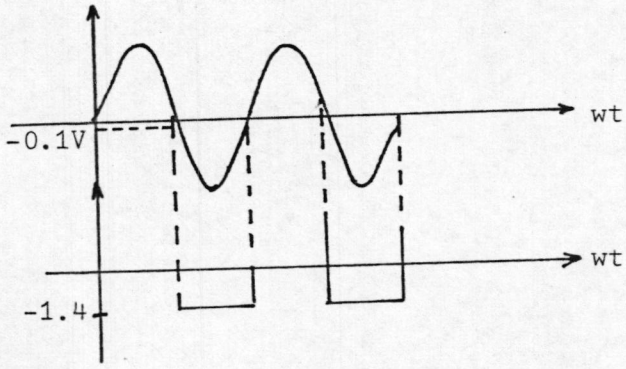


FIGURA Nº 3.6.

DIAGRAMA DE VOLTAJES A LA ENTRADA Y SALIDA DEL DISPARADOR SCHMITT

Se puede observar, que la salida sigue a la entrada sólo en los semiciclos negativos. Esta señal de salida excitará a los transistores Q_5 y Q_4 del circuito de conmutación.

3.1.2.2 CIRCUITO DE CONMUTACION Y TRANSISTORES DE PASO

El pulso negativo a la salida del circuito del colector de Q_3 es aplicado al circuito de conmutación consistiendo de transistores Q_4 y Q_5, los cuales conducirán en dicho intervalo de tiempo, polarizando directamente las juntas base-emisor de los transistores de paso Q_6 y Q_7, saturándolos y dejando pasar los ±24 voltios.

Cuando el voltaje en la base de Q_5 es tal que no conducen Q_4 y Q_5 transistores de paso Q_6 y Q_7 estarán en corte, y la salida será de cero voltios.

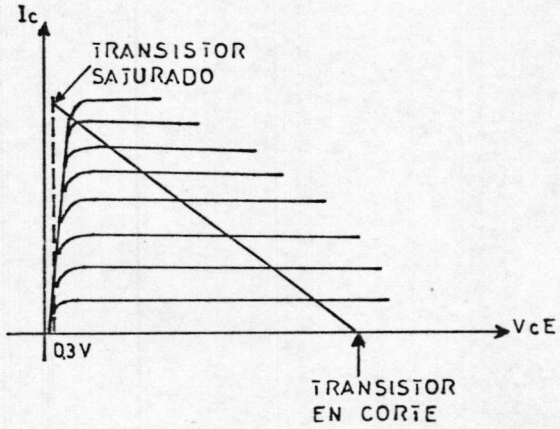


FIGURA Nº 3.7. PUNTOS DE SATURACION Y CORTE DE UN TRANSISTOR

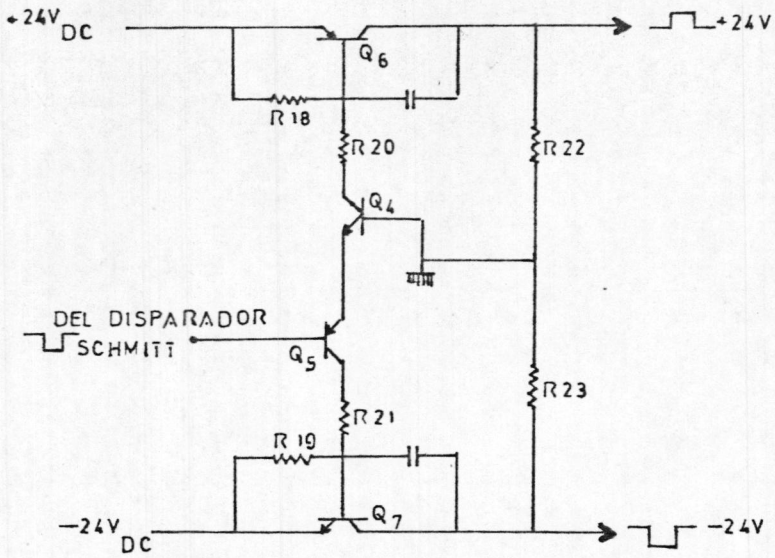


FIGURA Nº 3.8. CIRCUITO DE BLANQUEO DE ± 24 (v)

3.2. SISTEMA DE BARRIDO

3.2.1 CONTROL DE BARRIDO

El control de barrido, como su nombre lo indica, es la circuitería encargada de controlar el rango de frecuencias de barrido, es decir, el rango comprendido entre f_1 y f_2. Siendo posible, en el presente diseño, el poder controlar independientemente ambas frecuencias, por medio de dos potenciómetros (R_1 y R_2), situados en el panel frontal del generador de barrido.

El control de barrido está compuesto por tres circuitos básicos: un disparador, un circuito conmutador y un aplificador de forma de onda RAMPA.

El diseño de cada uno de estos circuitos, se los ha hecho lo más senci-

llo posible, manteniendo flexibilidad en cuanto a generación de formas de onda rampa, las cuales pueden variar desde la misma RAMPA, hasta casi una línea horizontal, pasando por la forma de onda trapezoidal.

La sincronización del CONTROL DE BARRIDO, se efectúa por medio del voltaje de blanqueo $+V_{B1}$, el cual es aplicado a la base de uno de los transistores del disparador Schmitt.

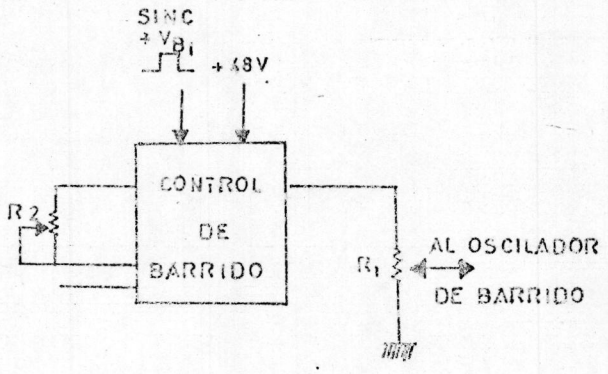


FIGURA Nº 3.9. CIRCUITO DE CONTROL DE BARRIDO

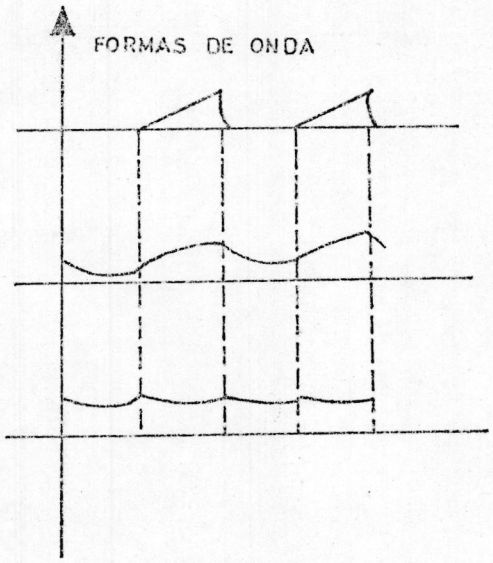


FIGURA Nº 3.10. FORMAS DE ONDA A LA SALIDA DEL CONTROL DE BARRIDO

3.2.1.1 DISPARADOR SCHMITT

El disparador SCHMITT es un circuito regenerativo, el cual cambia de estado rápidamente cuando la señal de entrada cruza niveles específicos (DC) de disparo.

El uso del disparador SCHMITT para producir una onda cuadrada a partir de una onda sinusoidal, es una aplicación común, aunque en el presente diseño se lo utiliza para generar una onda cuadrada de mayor amplitud que una onda también cuadrada, a la entrada del circuito. El objeto de obtener una onda cuadrada de mayor amplitud, es el de poder excitar al circuito conmutador con un pulso de adecuada amplitud.

El diagrama circuital del DISPARADOR SCHMITT es el siguiente:

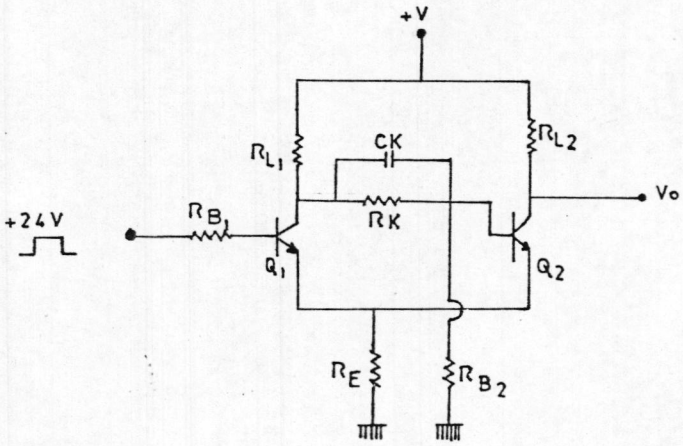


FIGURA Nº 3.11. CIRCUITO DISPARADOR SCHMITT

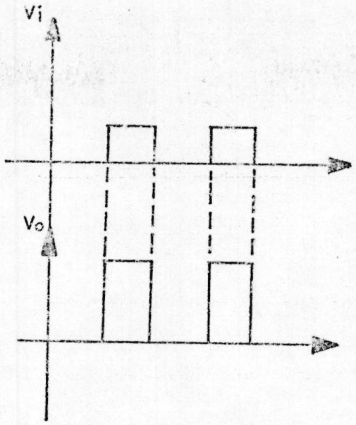


FIGURA Nº 3.12. FORMAS DE ONDA A LA ENTRADA Y SALIDA DEL DISPARADOR SCHMITT

Consideremos que inicialmente Q_2 está saturado (ON), siendo V_E 0 [V]. Si V_{in} se incrementa al valor de $V_E + V_{BE1}$, Q_1 comienza a conducir, disminuyendo el voltaje de colector de Q_1, e incrementándose V_E.

Estos sucesos reducirán la corriente de base de Q_2, al punto en que saldrá del estado de saturación (ON), y entrará al estado de corte (OFF). El decrecimiento en I_{C2}, causa que V_E disminuya, lo cual incrementa I_{B1}. Ambos transistores son activos, el circuito es regenerativo. La regeneración continúa, hasta que Q_1 se satura (ON), y Q_2 entre al estado de corte (OFF). Es de hacer notar que V_E es ahora menor que cuando lo fué inicialmente, debido a que R_{L1} R_{L2}.

Existen dos puntos característicos a distinguir en la forma de onda de entrada (cuando ésta es sinusoidal), éstos son los llamados puntos SUPERIOR (PS) y punto INFERIOR (PI).

Un gráfico ayudará a visualizarlos:

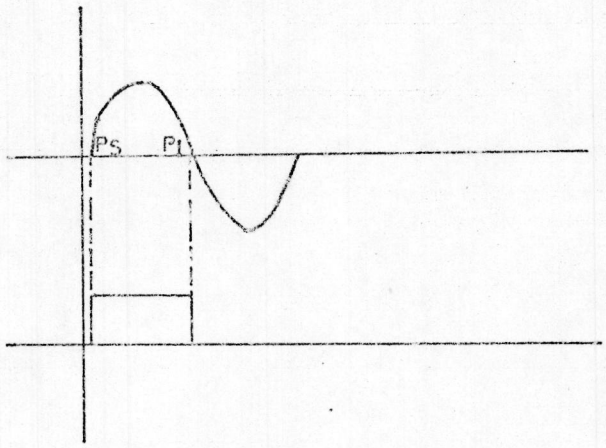


FIGURA Nº 3.13. PUNTOS CARACTERISTICOS

PROCEDIMIENTO DE DISEÑO

El siguiente procedimiento de diseño es aplicable cuando la señal de entrada al disparador SCHMITT es sinusoidal. En el caso presente suponemos que la señal de entrada es sinusoidal, aunque en realidad va a ser una onda cuadrada.

Se expondrán los siguientes requerimientos:

El voltaje de emisor V_{E2}, cuando Q_2 está saturado (ON), debiera ser mucho mayor que las variaciones normales en V_{BE} en la misma condición (ON).

El voltaje de emisor V_{E1}, cuando Q_1 está saturado (ON), debiera ser menor que V_{E2} por una diferencia a escoger ó desear.

Despreciando la corriente en R_{B1}, los puntos superior e inferior serán:

$$PS = V_{E2} + V_{BE1}$$

$$PI = V_{E1} + V_{BE1}$$

Grandes diferencias entre estos dos puntos tienenden a incrementar la acción regenerativa del circuito.

Valores de V_{E1} mayores que 1 voltio, y diferencias entre puntos superior (PS) y punto inferior (PI) de 0.5 voltio, son usuales.

Después de seleccionar valores de PS y PI, y de aquí de V_{E1} y V_{E2}, los valores de R_E y R_{L1} son calculados:

$$R_E = \frac{V_{E2} \cdot R_{L2}}{V_{CC} - V_{E2}}$$

$$R_{L1} = \frac{(V_{CC} - V_{E1})\ R_E}{V_{E1}}$$

La resistencia R_{L2} es escogida para mantener I_{C2} (en el estado de saturación), dentro del rango adecuado de disipación del transistor Q_2.

La constante de tiempo $R_K C_K$ debe ser tal que:

$$3R_K C_K < T$$

donde T es el período de la señal de entrada.

El valor de R_{B2} es calculado para una correcta polarización de la base de Q_2, en ambos estados: de saturación y corte.

El resistor externo R_{B1} es usado para limitar la corriente de base de Q_1, pero debe ser lo suficientemente pequeña, y h_{FE1} grande, para minimizar la caída de voltaje a través de R_{B1}. Pero R_{B1} debe ser mucho mayor que R_E para minimizar cambios en V_{E1}, cuando V_{IN} es altamente positivo.

El condensador C_K puede ser omitido en baja frecuencia, como es el caso de este diseño en particular.

3.2.1.2 CIRCUITO DE CONMUTADOR

El circuito conmutador tiene el objetivo el de descargar el condensador C del amplificador-formador de forma de onda Rampa, a través de la resistencia R_2 y el transistor de efecto de campo (FET) Q_5, de este circuito.

El FET posee mejores características de conmutación que el transistor BJT, razón por la cual fué implementado en este diseño.

El siguiente es el diagrama del circuito conmutador.

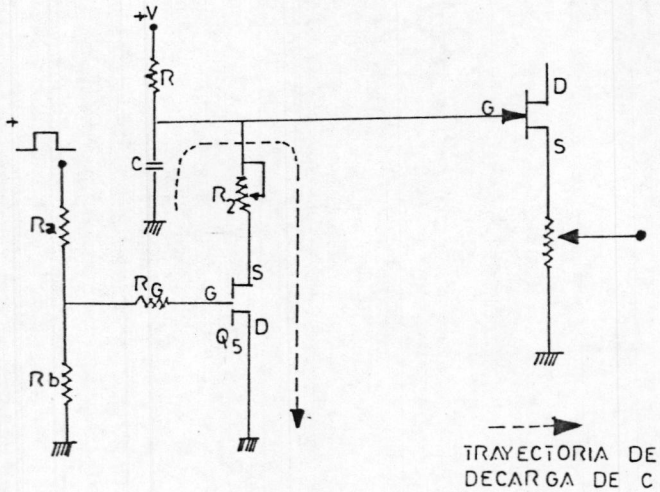


FIGURA Nº 3.14. CIRCUITO CONMUTADOR

Q_5 es un FET, canal "P", y debe poseer las siguientes características:

$$V_{GS_{SAT_{MIN}}} = +30V \quad y \quad V_{DG_{MIN}} = -30V$$

Se escogió el FET SK3746/ECG326, que cumple con estos requerimientos. A continuación se muestran las curvas características, y estados de saturación y corte típicos de un FET canal "P", como el implementado en este diseño.

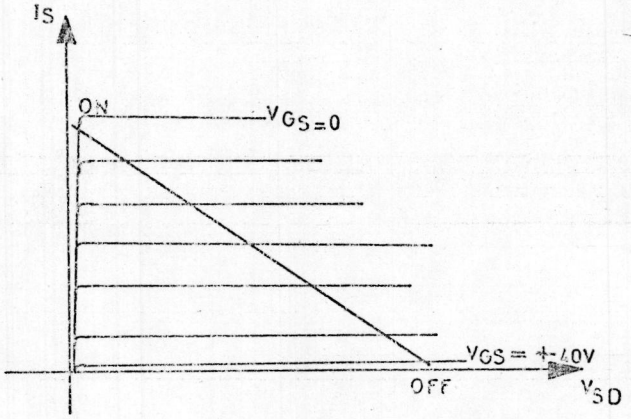


FIGURA Nº 3.15. PUNTOS DE PRENDIDO (ON) Y APAGADO (OFF) DE UN FET

Como puede observarse del gráfico (fig. 3.15), Q_5 se saturará (ON) en la condición de $V_{GS} = 0V$, y estará en el estado de corte (OFF), cuando $V_{GS} = +40V$.

La resistencia de Q_5 en el estado de saturación es de aproximadamente 100-150 ohmios, por lo que la constante de tiempo del proceso de descarga será:

$$Descarga = (R_2 + R_{Q_5 ON}) \times C = R_2 C$$

Esta constante de tiempo debe poderse variar, para que permita tanto una descarga rápida como lenta del condensador C, para lo cual R_2 es implementado como un potenciómetro en el panel frontal.

El divisor de tensión conformado por R_a y R_b, proporcionan un nivel adecuado del pulso de excitación al Gate de Q_5.

R_G limita la corriente de GATE en un nivel seguro para Q_5.

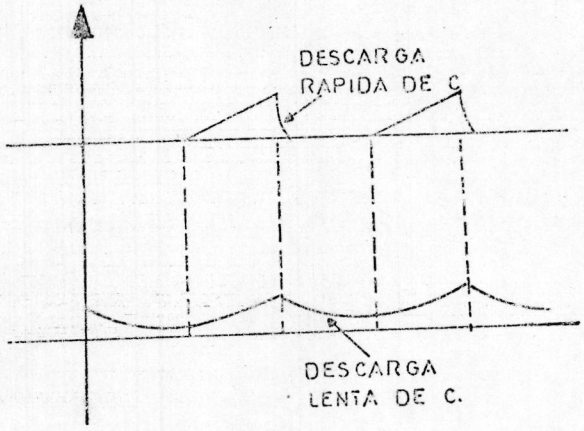


FIGURA Nº 3.16. FORMAS DE ONDA DEBIDO A LA DESCARGA DE C.

3.2.1.3 AMPLIFICADOR-FORMADOR DE FORMA DE ONDA RAMPA

El siguiente es el diagrama circuital del amplificador-formador de forma de onda RAMPA a implementar en el presente prototipo de generador de barrido:

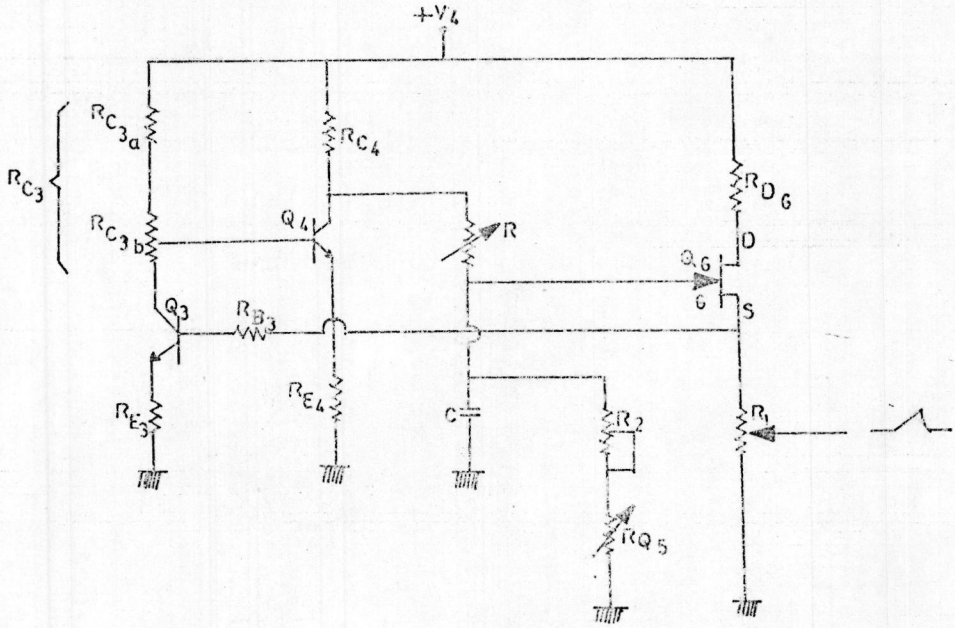


FIGURA Nº 3.17. AMPLIFICADOR FORMADOR DE FORMAS DE ONDA RAMPA

Los transistores Q_3 y Q_4 proporcionan control de "linealidad" para la forma de onda RAMPA, por medio de la resistencia variable R_{C3}, la cual proporciona concavidad variable (hacia abajo o hacia arriba) a la forma de onda de salida, para propósitos de "linealidad" de la frecuencia de barrido.

El condensador C se carga a través de R_{C4} + R, debiendo ser la constante de tiempo:

$$(R_{C4} + R) \times C >> \frac{1}{2\, f_{línea}}$$

para un adecuado tiempo de carga del condensador C.

El FET, Q_6, canal "N", en la configuración "fuente común", proporciona un adecuado acoplamiento de impedancia a la siguiente etapa, así como también una señal de realimentación a la base del transistor Q_3.

La resistencia R_1 proporciona una amplitud variable de forma de onda RAMPA al oscilador de barrido, por lo que va a controlar el ANCHO DE BARRIDO conjuntamente con R_2, como fué mencionado anteriormente.

3.2.2 OSCILADOR LOCAL

El oscilador "local", deriva su nombre de sistemas de recepción Heterodinos (AM, FM, etc.) que poseen una configuración parecida a la implementada en el presente prototipo de generador de barrido.

En dichas configuraciones, la heterodinación o mezclado de dos señales (señal de la estación radiodifusora y señal del oscilador local), producen una frecuencia intermedia (FI) de un solo valor (445 KHz. en AM y 10.7 MHz. en FM).

En el caso presente (del generador de barrido), una señal es la del oscilador de barrido (frecuencias comprendidas entre f_1 y f_2) y la otra es la del oscilador local (f_1'), luego, las "frecuencias intermedias" estarán comprendidas entre $f_1 - f_1'$ y $f_2 - f_1'$.

Como puede observarse, se puede escoger el rango de frecuencias inter-

medias (frecuencias de barrido), escogiendo el valor de la frecuencia f_1' generada por el oscilador local.

Por ejemplo, si $f_1 = f_1'$, a la salida del mezclador se tendrá el rango de frecuencias fundamentales entre 0 y $f_2 - f_1'$.

3.2.2.1 PROCEDIMIENTO DE DISEÑO DEL OSCILADOR LOCAL

El procedimiento de diseño para osciladores a transistor es usualmente tratado sobre bases lineales, aunque el concepto de oscilación auto-sostenida indique operación no lineal. Luego, los cálculos de diseño preliminares proveen sólo valores aproximados para los componentes, y éstos deben ser ajustados experimentalmente en el diseño final.

A continuación se expone un procedimiento general para el diseño de osciladores de RF a transistor.

Etapas de diseño:

1. Seleccionar un transistor capaz de proveer suficiente ganancia y potencia de salida deseada en la frecuencia de operación, basados sobre datos y especificaciones técnicas.

2. Seleccionar la configuración del oscilador a ser usado, considerando características de estabilidad en la frecuencia de oscilación.

3. Diseñar el circuito de polarización DC, para establecer el punto de polarización, y proveer la estabilidad necesaria.

4. Diseñar el circuito TANQUE o determinador de la frecuencia de osci

lación, usando las fórmulas y condiciones para que exista oscilación sostenida.

5. Hacer ajustes necesarios en la realimentación y circuitos de polarización, para optimizar la eficiencia.

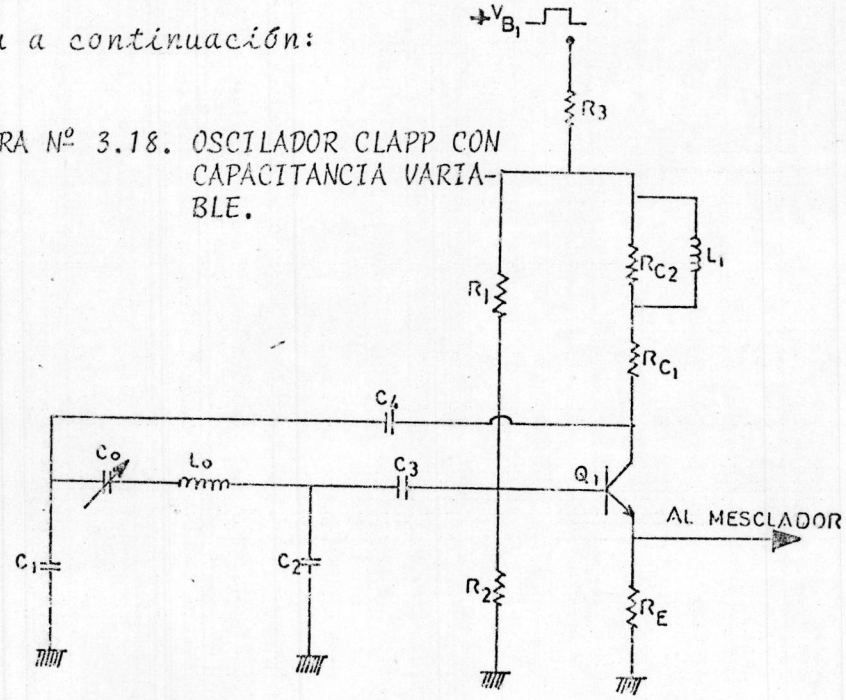
6. Hacer uso de un condesnador variable (trimmer) para hacer ajustes finales en la frecuencia de oscilación.

DESARROLLO DEL DISEÑO

Se seleccionó el transistor 2N3866, el cual cumple con la etapa Nº 1 del procedimiento de diseño. Para datos y especificaciones técnicas ver apéndice A1.

La configuración del oscilador seleccionado (CLAPP), es dada a continuación:

FIGURA Nº 3.18. OSCILADOR CLAPP CON CAPACITANCIA VARIABLE.



En donde:

C_o y L_o proporcionan la frecuencia de oscilación dada por la fórmula:

$$f_{osc} = \frac{1}{2\pi} \sqrt{\frac{1}{L_o C_o}} \qquad (3.8)$$

C_1 y C_2 son condensadores de realimentación, siendo:

$$C_1,\ C_2 >> C_o \qquad (3.9a)$$

C_3 y C_4 son condensadores de acoplamiento, para la base y colector de Q_1, respectivamente. Deben presentar una muy baja impedancia a la frecuencia de oscilación.

Q_1 es un transistor de alta f_T, y mediana potencia. Sus características son expuestas en el Apéndice A1.

L_1 es un choque que evita que oscilaciones de alta frecuencia se introduzcan a la fuente de alimentación $+V_{B1}$.

La salida de señal de oscilación por el emisor, proporciona baja impedancia de salida al circuito mezclador.

3.2.3. OSCILADOR DE BARRIDO

3.2.3.1. OSCILADOR CLAPP CON DIODO VARACTOR

Como fue examinado en (1.3), la implementación del oscilador de barrido recayó en la configuración - CLAPP, la cual, utilizando un diodo Varactor como elemento activo en el circuito tanque, genera frecuencias en un rango predeterminado por las ecuaciones:

$$f_{osc\ MIN} = \frac{1}{2\pi}\sqrt{\frac{1}{LC_{max}}} \qquad (3.9b)$$

$$f_{osc\ MAX} = \frac{1}{2\pi}\sqrt{\frac{1}{LC_{min}}} \qquad (3.9c)$$

Siendo:

$$C_1,\ C_2 >> C_o \qquad (3.10)$$

A continuación se expone la variación típica de la capacitancia un diodo varactor Vs. el voltaje de polarización inverso:

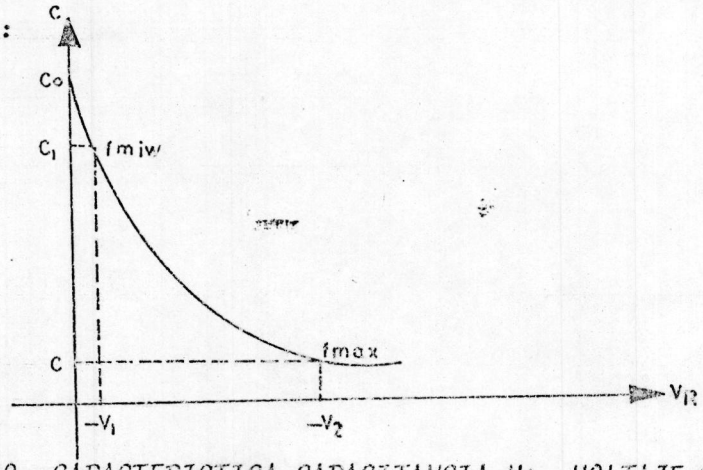


FIGURA Nº 3.19. CARACTERISTICA CAPACITANCIA Vs. VOLTAJE DE UN DIODO VARACTOR

Como puede observarse la capacitancia del diodo varactor es inversamente proporcional, al voltaje de polarización inverso. Además se señalan los puntos en los cuales ocurren las frecuencias de oscilación: máxima y mínima.

El procedimiento de diseño del oscilador de barrido es el mismo que para el del oscilador local, por lo que ambos poseerán idénticos circuitos de polarización.

La configuración del oscilador de barrido es la siguiente:

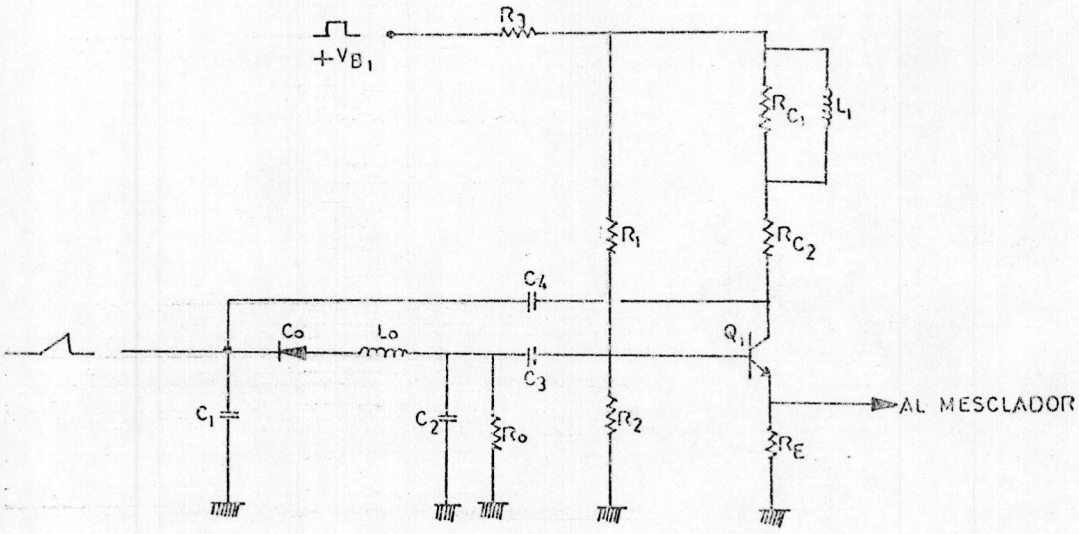


FIGURA Nº 3.20. OSCILADOR CLAPP CON DIODO VARACTOR

C_1 y C_2 son condesnadores de realimentación, siendo C_1, $C_2 \gg C_0$, en donde C_0 es la capacitancia del diodo varactor.

R_0 proporciona retorno a tierra para la corriente inversa de saturación del diodo varactor.

C_3 y C_4 son condesnadores de acoplamiento, para la base y colector de Q_1 respectivamente. Deben presentar una muy baja impedancia en el rango de frecuencias de oscilación.

Q_1 es un transistor de alta f_T, y mediana potencia . Sus características son expuestas más adelante.

L_1 es un choque que evita que oscilaciones de alta frecuencia se introduzcan a la fuente de alimentación + V_{B1}.

La salida de señal de oscilación por el emisor, proporciona baja impedancia de salida al circuito mezclador.

3.2.4. EL MEZCLADOR

3.2.4.1. MEZCLADO DE SEÑALES

Debido a que el objetivo de este generador de

barrido es el de obtener frecuencias en el rango entre 200 KHz y 6 MHz, aproximadamente, es necesario proceder a mezclar las señales de RF obtenidas en el oscilador de barrido y oscilador local, respectivamente. Es de vital importancia, por lo tanto, el exponer las bases matemáticas del proceso de mezclado de señales sinusoidales, así como también un análisis detallado del circuito escogido para llevar a cabo esta mezcla.

Es de hacer notar en este punto, la dificultad de obtener muy bajas frecuencias (0 - 100 KHz), como producto de la mezcla de las dos señales de RF antedichas. Este fenómeno no es predicho por la teoría de mezclado de señales, y se lo considera como resultado de limitaciones prácticas de circuitos mezcladores; ya en el Capítulo Nº 1 se había expuesto que existían generadores de barrido de baja, media y alta frecuencia, y en cada caso a pesar de que la teoría del mezclado de señales se mantiene igual, los circuitos utilizados son diferentes, siendo específicos para trabajar cada uno de los tres rangos antedichos. Entonces también se decía, que la solución práctica a este problema es el de hacer uso de subrangos de frecuencia de barrido. En todo caso, el objetivo, el objetivo nuestro a cumplir, es el de hacer uso de un solo circuito, que nos propor-

cione un barrido de frecuencia en el rango anteriormente expuesto, es decir, la utilización de un solo rango de barrido.

El circuito a utilizar como mezclador debió ser escogido entre dos posibilidades: el suso de un solo transistor o de la configuración CASCODO - DIFERENCIAL.

Se escogió la segunda posibilidad, debido a ventajas específicas a ser analizadas, con respecto al uso de un solo transistor.

Se expondrán los siguientes aspectos:

Un mezclador de frecuencia a transistor es equivalente a un convertidor seguido por un amplificador a transistor. Conversión de frecuencia es posible en cualquier frecuencia en que la junta base emisor, muestre características de diodo.

La conversión no depende de la habilidad del transistor a amplificar en las frecuencias de las señales de entrada. Por esta razón, un transistor a menudo será usado como convertidor en frecuencias más altas que las que puede amplificar. La diferencia de las frecuen

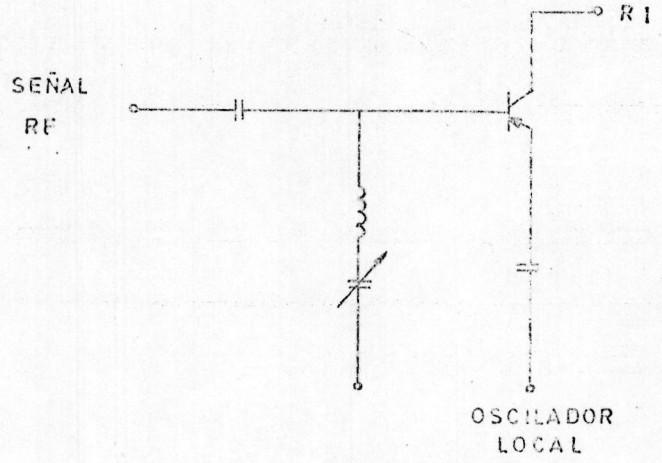


FIGURA Nº 3.21. CIRCUITO MEZCLADOR A UN SOLO TRANSISTOR

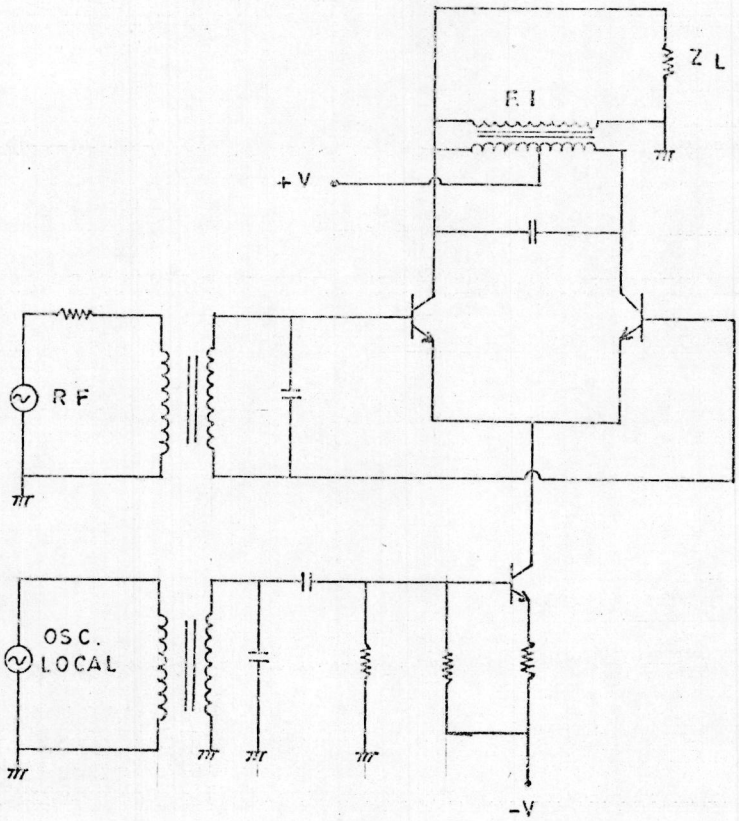


FIGURA Nº 3.22. CIRCUITO MEZCLADOR CASCODO - DIFERENCIAL

cias de entrada (llamada generalmente: frecuencia intermedia), sin embargo, debe ser tal, en que el transistor funcionará como un amplificador.

Transistores usados como mezcladores deben poseer los siguientes requerimientos:

1. Características eficientes del diodo base-emisor a las frecuencias de entrada.

2. Baja capacitancia de entrada del emisor.

3. Buena ganancia de potencia en la frecuencia resultante o intermedia.

La acción mezcladora en transistores puede ser descrita como sigue:

1. La señal del oscilador local (OL), modula la impedancia no lineal del diodo base - emisor del transistor mezclador. La señal RF, la cual está también presente a través de esta impedancia no lineal, produce - frecuencia que son la suma y diferencia de las dos señales a mezclar, una de las cuales es la señal IF convertida.

2. El transistor mezclador entonces amplifica la diferencia de las frecuencias de entrada a un nivel requerido en la salida del circuito.

Se define la ganancia de conversión como:

$$GC = \frac{\text{Potencia IF disponible en la salida del mezclador}}{\text{Potencia RF disponible en la entrada del mezclador.}}$$

De las dos etapas anteriores del proceso de mezclado se puede definir también las ganancias de conversión como:

$$GC = GMD - P_{ec} \qquad (3.11)$$

Donde:

GMD: ganancia máxima disponible a la FIB en dB.

P_{ec}: pérdidas de conversión en el diodo base-emisor a la RF, en dB.

El comportamiento típico de valores de GMD y P_{ec} para un transistor mezclador, es el que encontramos en la siguiente página.

Como puede observarse, para este caso en particular, este transistor funcionará adecuadamente como mezclador

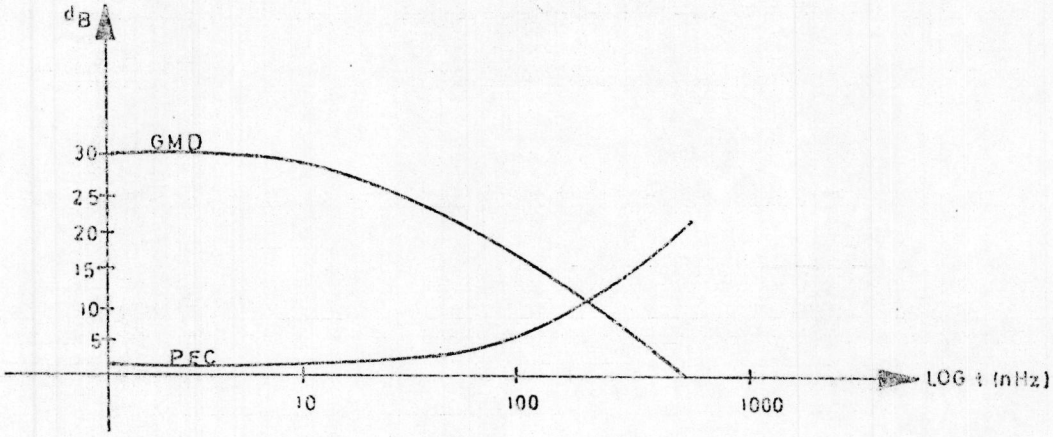


FIGURA Nº 3.23.
GANANCIA MAXIMA DISPONIBLE (GMD) Y PERDIDAS DE CONVERSION (PEC) PARA UN TRANSISTOR MEZCLADOR

hasta una frecuencia de 100 MHz., (tanto en FI como en RF), a partir de la cual, la ganancia máxima disponible en FI disminuye bruscamente, y las perdidas de emisor debido a la conversión se incrementan rápidamente.

El método de mezclado de señales a usar es el de multiplicar las señales sinusoidales, en este caso de RF, por lo que se expondrán primeramente las bases matemáticas del proceso de mezcla de señales.

Supongamos que se tienen dos señales sinusoidales:

$$V_s = A_s \cos W_s t = A_s \cos 2\pi f_s t. \qquad (3.12)$$

$$V_p = A_p \cos \omega_p t = A_p \cos 2\pi f_p t. \qquad (3.13)$$

ó, respectivamente:

$$V_s = \frac{A_s}{2} (e^{j\omega_s t} + e^{-j\omega_s t}) \qquad (3.14)$$

$$V_p = \frac{A_p}{2} (e^{j\omega_p t} + e^{-j\omega_p t}) \qquad (3.15)$$

Siendo:

A_s = amplitud máxima de la señal V_s

A_p = amplitud máxima de la señal V_p

f_s = frecuencia de la señal V_s

f_p = frecuencia de la señal V_p

El producto de estas dos señales, utilizando la identidad trigonométrica:

$$\cos A \cos B = 1/2 \cos (A+B) + 1/2 \cos (A-B) \qquad (3.16)$$

Será:

$$V_s V_p = \frac{A_s A_p}{2} \{\cos (\omega_p+\omega_s) + \cos (\omega_p-\omega_s) \} t \qquad (3.17)$$

o lo que es lo mismo:

$$v_s\, v_p = \frac{A_p A_s}{4} \{ e^{j(W_p+W_s)t} + e^{-j(W_p+W_s)t} + e^{j(W_p-W_s)t} + e^{-j(W_p-W_s)t} \}$$

El espectro de frecuencias de las señales individuales y producto será:

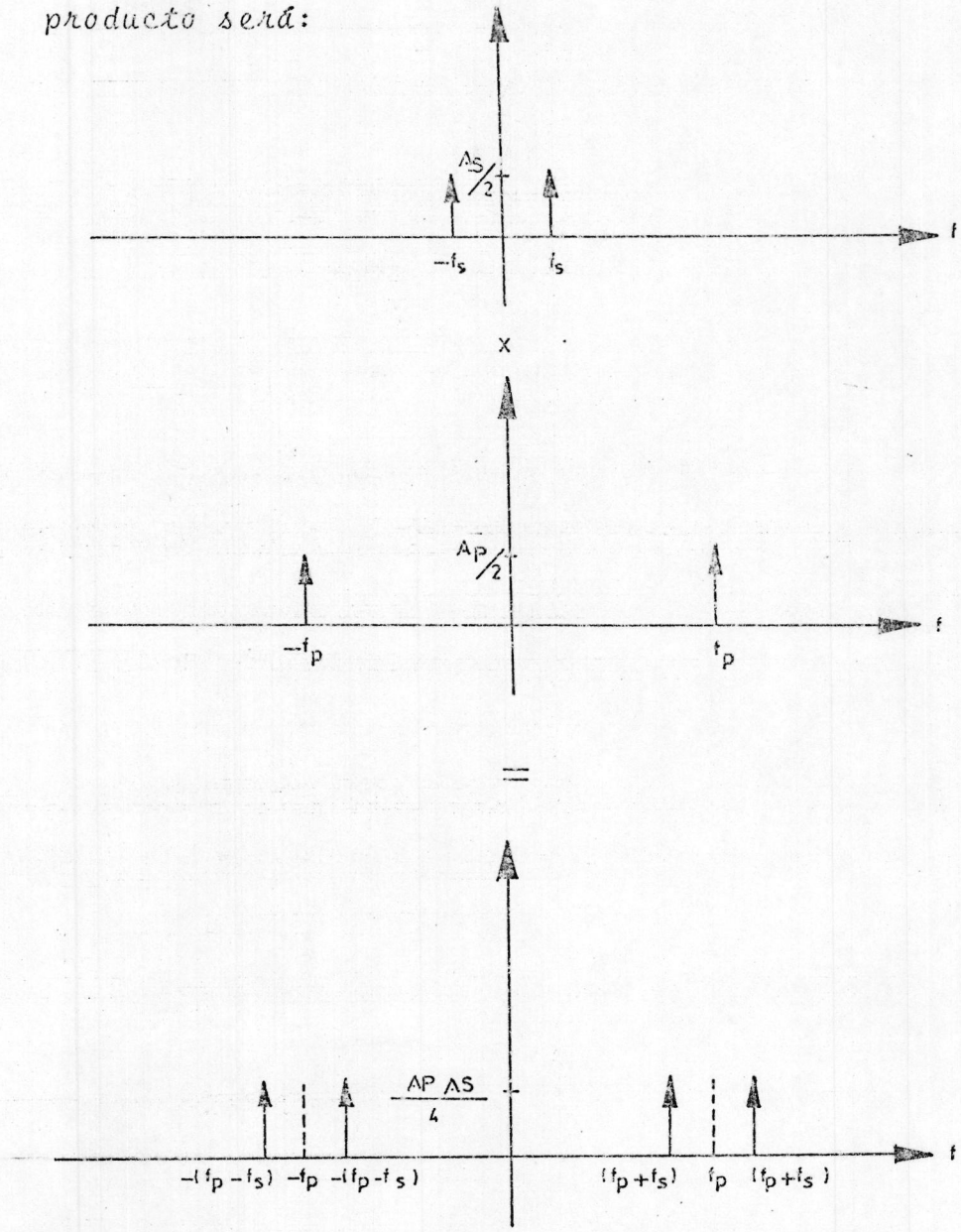


FIGURA Nº 3.24.

MEZCLADO DE DOS SEÑALES: δ_6 y δ_p

Se observa que la señal f_s ha sido trasladada a $(f_p - f_s)$ y $(f_p + f_s)$ a ambos lados del espectro, y que su amplitud ha sido producida a la mitad.

Luego, se puede generalizar y decir que todo un ancho de banda de f_1 a f_2 puede ser trasladado con un simple multiplicación, a otra posición en el espectro.

En nuestro caso debemos hacer $f_s = f_p$ y además generar una banda de frecuencias a partir de f_s, siendo los límites de este rango, las frecuencias f_{s1} y f_{s2}, así se tendrá lo que observamos en la figura 3.25, que está en la siguiente página.

Como puede observarse claramente, se ha obtenido como producto, una señal de frecuencia variable, teoricamente entre 0 y f_{s2}, a ambos lados del espectro, como es requerido por nuestro objetivo.

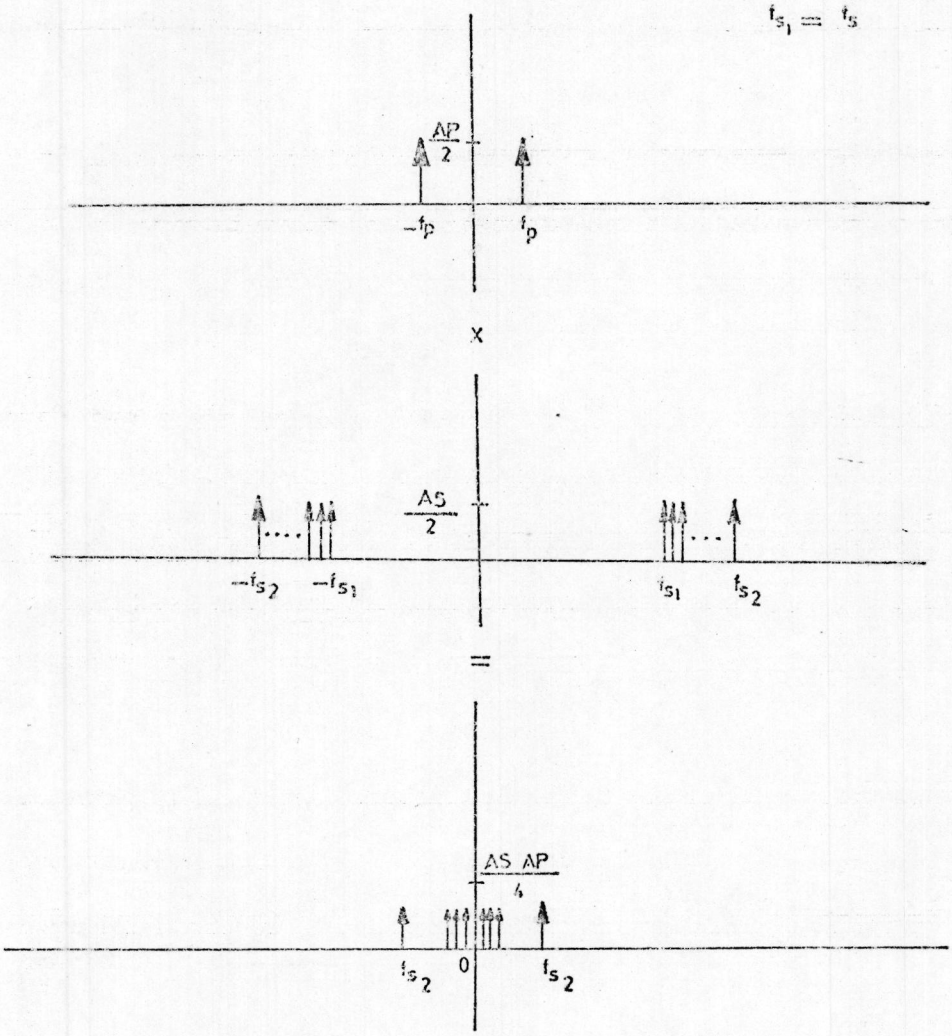


FIGURA Nº 3.25.

MEZCLADO DE LAS SEÑALES: δ_{s1} - δ_{s2} con δ_p

3.2.4.2. CIRCUITO MEZCLADOR

Como habíamos dicho en la introducción de este capítulo, era necesario hacer uso de un circuito mezclador simple y a su vez eficiente, y de entre las dos posibilidades de que hacíamos referencia: a transistor o circuito CASCODO - DIFERENCIAL, se escogió la segunda, por sus buenas características de estabilidad y ganancia, como será expuesto a continuación:

El diagrama circuital del amplificador diferencial , será analizado primeramente:

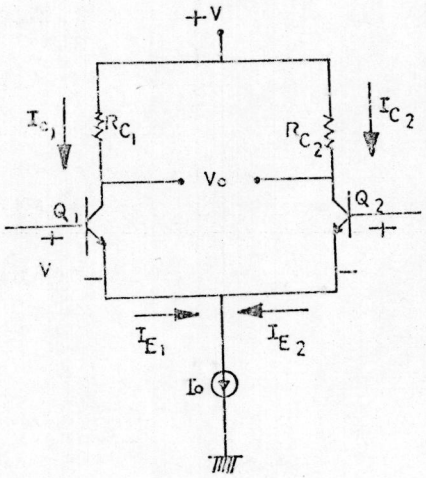


FIGURA Nº 3.26
ANALISIS DC DE UN AMPLIFICADOR DIFERENCIAL

Q_1 y Q_2 son a ser considerados idénticos, es decir:

$$\alpha_{DC_1} = \alpha_{DC_2} \qquad (3.19)$$

I_o es una fuente de corriente constante, generalmente un transistor.

Entonces, para cada uno de los transistores del par diferencial mostrado, es conocido que las corrientes directas serán:

$$I_C = \alpha_{DC} I_E \qquad (3.20)$$

$$I_B = (1 - \alpha_{DC})\, I_E \qquad (3.21)$$

La relación entre el voltaje de la junta base-emisor, y la corriente de emisor, está dada por la ecuación familiar del diodo:

$$I_E = I_{Ess}\,(e^{\gamma V_{BE}} - 1) \qquad (3.22)$$

Donde:

I_{Ess} = corriente de saturación

$$\gamma = \frac{q}{KT} \qquad (3.23)$$

Para el caso práctico a considerar:

$$e^{\gamma V_{BE}} >> 1$$

Entonces se tiene:

$$I_E \simeq I_{Ess}\ e^{\gamma V_{BE}} \tag{3.24}$$

La corriente I_o será:

$$I_o = I_{E1} + I_{E2} \tag{3.25}$$

$$I_o = I_{Ess}\ e^{\gamma V_{BE_2}} \{1 + e^{(V_{BE1} - V_{BE2})}\} \tag{3.26}$$

Haciendo:

$$V_I = V_{BE1} = V_{BE2} \tag{3.27}$$

y despejando I_{E2}, se tiene:

$$I_{E2} = I_{Ess}\ e^{\gamma V_{BE2}} = \frac{I_o}{1 + e^{\gamma V_I}} \tag{3.28}$$

y luego:

$$I_{C1} = \frac{\alpha_{DC}\ I_o}{1 + e^{-\gamma V_I}} \tag{3.29}$$

$$I_{C2} = \frac{\alpha_{DC}\, I_o}{1+e^{\gamma V_I}} \qquad (3.30)$$

Una vez obtenidos los valores de las corrientes I_{C1} e I_{C2}, se procederá a analizar al circuito CASCODO-DIFERENCIAL bajo señal, es decir, con la aplicación de las señales del oscilador de barrido y oscilador local.

La configuración del circuito integrado lineal CA3028A será expuesta, conjuntamente con las señales de los dos osciladores, aplicadas.

Es de hacer notar que este amplificador de RF, usado como un MEZCLADOR, puede ser polarizado con fuente DC de doble o simple polaridad.

Las entradas y salidas pueden o no ser sintonizadas.

Se graficará el CA3028A primeramente con doble alimentación y circuitos de acoplamiento a transformador, sintonizados en la salida, pero no en las entradas.

El oscilador local OL es acoplado a la base de Q1, y el oscilador RF a las bases de Q2 y Q3. La señal de salida es obtenida, de los colectores de Q2 y Q3.

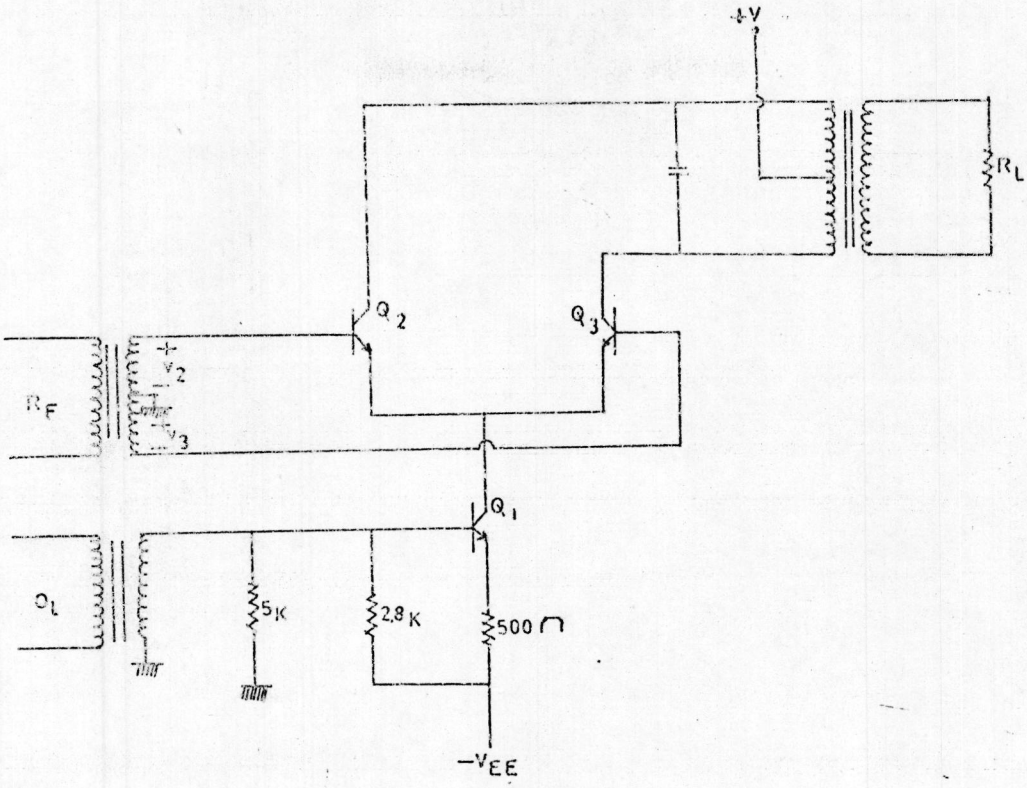


FIGURA Nº 3.27

CIRCUITO MEZCLADOR CA 3028 A

El circuito MEZCLADOR trabajo como sigue:

Las señales del oscilador local causan variaciones de tiempo en la corriente de colector de Q1, la cual es la suma de las corrientes de colector de Q2 y Q3. Debido a que la ganancia del pardiferencial es proporcional a la corriente del emisor, una ganancia variante en el tiempo actuando sobre la señal RF, genera la mezcla de frecuencias.

El siguiente paso, es obtener un desarrollo matemático para evaluar la potenciabilidad de mezclado del circuito de la figura .

Por simplicidad, nosotros consideramos el funcionamiento de Q como lineal, siendo su impedancia de entrada:

$$R_{iQ_1} = Br_e \tag{3.31}$$

La corriente de base instantánea de Q_1, es entonces:

$$i_{b_1} \quad \frac{V_{om} \operatorname{Sen} W_o t}{R_{iQ_1} + BR_E} \tag{3.32}$$

Siendo:

V_{OM} = valor pico de la señal del oscilador local OL.

y, desde que:

$$i_c = Bi_b \tag{3.33}$$

e

$$i_c = i_c + I_c \tag{3.34}$$

Se tiene:

$$i_{c1} = \frac{V_{om} \operatorname{Sen} W_o t}{R_{iQ1}/B + R_E} + I_{C1} \qquad (3.35)$$

Esta es la variación de corriente de los emisores en Q_2 y Q_3.

Además, de (3.26), la corriente de emisor total del par diferencial es:

$$i_{C1} = i_{E2} + i_{E3} = I_{Ess} e^{\gamma V_{BE3}} \{1 + e^{\gamma (V_{BE2} - V_{BE3})}\} \qquad (3.36)$$

Esta ecuación puede ser rearreglada, haciendo uso de (3.29 y 3.30):

$$i_{C2} = \frac{\alpha_{DC}\, i_{C1}}{1 + e^{\gamma (V_{BE3} - V_{BE2})}} \qquad (3.37)$$

$$i_{C3} = \frac{\alpha_{DC}\, i_{C1}}{1 + e^{\gamma (V_{BE2} - V_{BE3})}} \qquad (3.38)$$

Es asumido que Q_2 y Q_3 son idénticos, así que sus α_{DC} son iguales. Los voltajes V_{BE2} y V_{BE3} son los voltajes base - emisor para los correspondientes transistores.

Ahora, nosotros podemos extraer la parte variante en el tiempo de las ecuaciones (3.37 y 3.38), y hacer notar que:

$$V_o = (i_{C2} - i_{C3})\, R_L' i \qquad (3.39)$$

Donde $R_L' i$ es la impedancia de carga reflejada a una mitad del primario del transformador de salida. Si nosotros asumimos que la polarización es idéntica para Q_2 y Q_3, se tendrá que:

$$V_{BE2} = V_{BE3} \qquad (3.40)$$

Luego, de la ecuación (3.39), haciendo uso de identidades trigonométricas:

$$V_o = \frac{\alpha_{DC}\, R_L'\, I_{Cl}\, \mathrm{Senh}_{\gamma}(V_{BE2} - V_{BE3})}{1 + \mathrm{Cosh}\, \gamma(V_{BE2} - V_{BE3})} \qquad (3.41)$$

y, haciendo notar que:

$$V_{BE2} - V_{BE3} = V_{Cm}\, \mathrm{Sen}\, W_C t \qquad (3.42)$$

Si la ecuación (3.41) es simplificada, uno obtiene una serie de términos en la sinusoide $(V_{BE2} - V_{BE3})$. Des

de que i_{C1} también contiene una sinusoide de frecuencia W_o, el producto es el mezclado de las dos señales de entrada.

Entonces:

$$V_o = \frac{\alpha_{DC} R_L' \, V_{om} \, \gamma \, V_{cm}}{4(R_{iQ1}/B + R_E)} \{Sen(W_c + W_o)t + Sen\,(W_c - W_o)\} \qquad (3.43)$$

La ganancia de voltaje de conversión es la relación del valor máximo de V_o a la señal RF, así:

$$A_{CG} = \frac{\alpha_{DC} \, R_L' \, \gamma V_{om}}{4(R_{iQ1}/B + R_E)} \qquad (3.44)$$

Si R_E es cortocircuitada en alterna, por medio de un condensador de paso C_E, en la frecuencia resultante de la mezcla, la ganancia de conversión A_{CG} se incrementará.

Es de hacer notar en este punto, que el análisis se ha efectuado en base a la mezcla de dos señales de frecuencia única, es más se ha supuesto también, que la frecuencia del oscilador RF es mayor que la del oscilador local OL, el cual sería el caso analizado en la primera parte de ( ), en que f sería la frecuencia de la

señal RF, y f_s lo sería de la señal OL.

En nuestro caso tendremos que hacer una de las dos entradas al mezclador, de frecuencia fija (f_p), y la otra entrada, de frecuencia variable linealmente ($f_{s1} \rightarrow f_{s2}$). Además, como habíamos analizado en (3.2.4.1), se tendrá que hacer $f_p = f_{s1}$, para obtener como señal de mezcla, teoricamente, un rango de frecuencias comprendido entre 0 y f_{s2} Hz.

El circuito mezclador de nuestro prototipo será modificado ligeramente del de la figura Nº 3.27. No se utilizarán transformadores en los circuitos de entrada y salida, las señales serán acopladas capacitivamente. La señal de frecuencia fija (f_p) será acoplada a la base de Q1. La señal de frecuencia variable ($f_{s1} - f_{s2}$) será acoplada a la base de Q3, es decir, los transistores Q2 y Q3 no funcionarán en el modo diferencial con respecto a la señal aplicada.

Además, la polarización del circuito integrado será realizado por medio de una fuente de una sola polaridad ($+V_{CC}$), por lo que se utilizará una red resistiva divisora de tensión para polarizar las bases de Q2 y Q3.

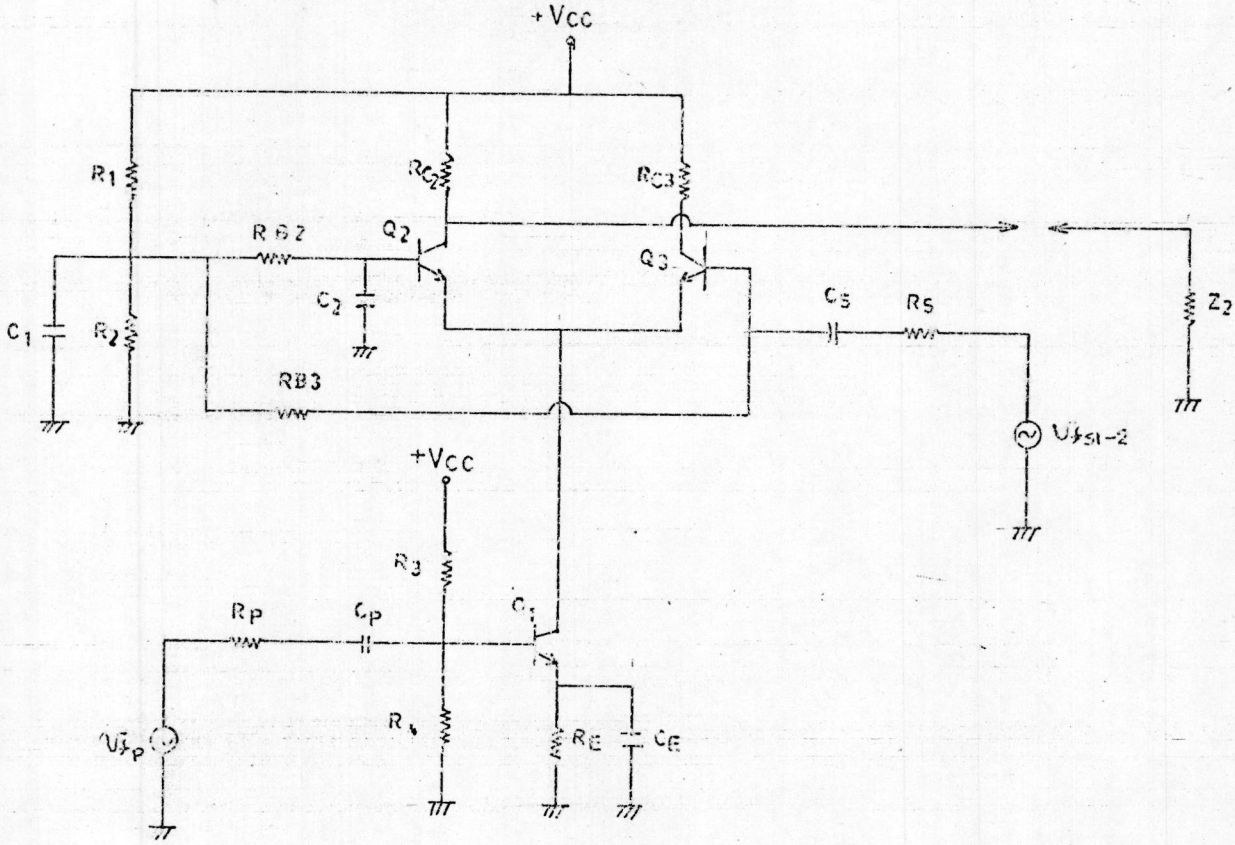


FIGURA Nº 3.28. POLARIZACION DEL CA3028A COMO CIRCUITO MEZCLADOR

3.2.4.3. CIRCUITO SEGUIDOR DE EMISOR

Debido a la relativamente alta impedancia de salida ($Z_o = R_{C2}$), del circuito mezclador, se hace necesario la implementación de un circuito SEGUIDOR DE EMISOR, como acoplador de impedancias entre el circuito mezclador y la carga propiamente dicha del generador de barrido.

El circuito seguidor de emisor de dos etapas (descrito a continuación), ofrecerá una alta impedancia de carga al mezclador, y su vez proporcionará una baja impedancia de salida al generador, por lo que la amplitud original de la señal de barrido (V_o), será mantenida en su nivel original a la salida del circuito mezclador, independientemente de la carga de generador de barrido.

Las impedancias de entrada y salida del seguidor de emisor, serán:

$$Z_{in_{se}} = B_4 B_5 R_o = B^2 R_o \qquad (3.45)$$

para $B_4 = B_5$

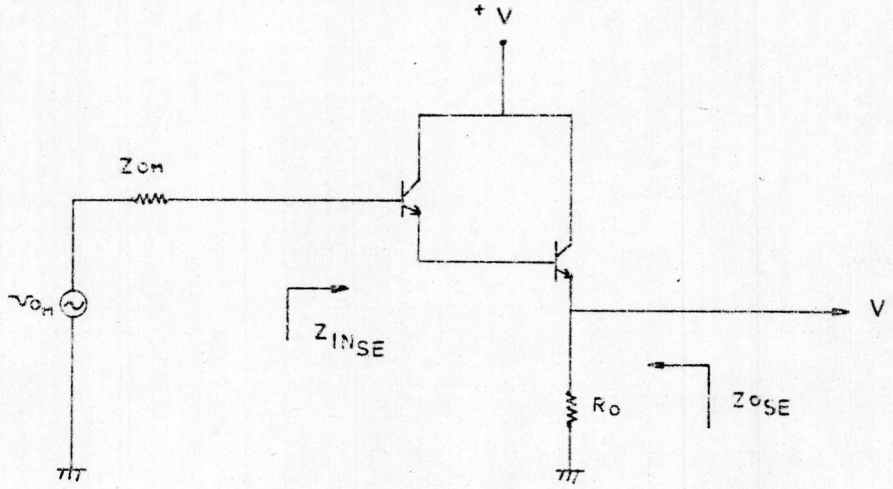


FIGURA Nº 3.29. CIRCUITO SEGUIDOR DE EMISOR

$$Zo_{se} = \frac{Z_{om}}{B_4\ B_5} \ // \ Ro = \frac{R_{C2}}{B^2} \ // \ Ro \qquad (3.46)$$

Lo cual confirma la alta impedancia de entrada, y baja impedancia de salida del circuito seguidor de emisor - acoplado directamente al mezclador.

3.2.4.4. FILTRO PASA - BAJO

Se hace necesario a la salida del circuito - Mezclador - Seguidor de emisor, el de eliminar las armónicas de orden superior a la fundamental, para lo - cual se hace uso de un filtro PASA - BAJO en la configuración π , como es dado a continuación:

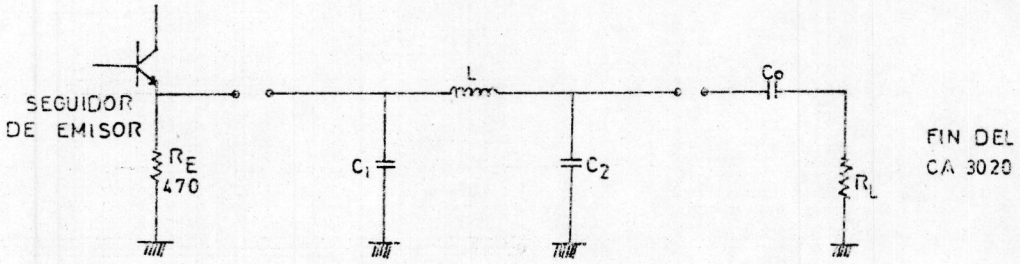


FIGURA Nº 3.30.

FILTRO PASA BAJO

Las ecuaciones que rigen el valor de la frecuencia de corte (f_c) son:

$$f_c = \frac{R_L}{\pi L}$$

$$f_c = \frac{1}{2 \pi \ CR_L}$$

Siendo:

$$C = C_1 = C_2$$

La implementación de este filtro PASA-BAJO asegurará - una baja distorsión armónica a la entrada del C.I. - (CA3020A).

El valor de f_c escogido, fue el de $f_c \approx 9$ MHz.

3.2.4.5. AMPLIFICADOR DE SALIDA

La implementación de un amplificador a la salida del generador, es el de proporcionar una señal - de barrido de mayor amplitud que aquella obtenida a la salida del circuito mezclador.

Para este objetivo , se utilizó el C.I. CA3020A, el cual es un amplificador de banda ancha de potencia, diseñado como amplificador de salida y etapa excitadora de equipos de comunicaciones portátiles, y en sistemas de servo control CA. Su flexibilidad y capacidad de manejo de altas frecuencias, lo hace adecuado para una amplia variedad de aplicaciones, tales como amplificadores de banda ancha, de video, y excitadores de línea de vido . Típicamente se obtienen ganancias de tensión de más de 60 dB., con un ancho de banda a -3 dB., de 8 MHz.

Las figuras Nº 3.31, 32 , muestran el Diagrama Esquemático del CA 3020A y el Diagrama de Bloques funcional en los cuales puede dividirse el circuito para el estudio de su funcionamiento.

Resulta clave en el funcionamiento del amplificador, el regulador de tensión formado por los diodos D_1, D_2 y D_3, y las resistencias R_{10} y R_{11}. Los diodos entregan tensiones exactas y controladas al amplificador diferencial el cual funciona en clase A, proporcionando inversión de fase y ganancia de potencia a las etapas excitadora y de salida.

El transistor Q_1 forma un amplificador reforzador, el

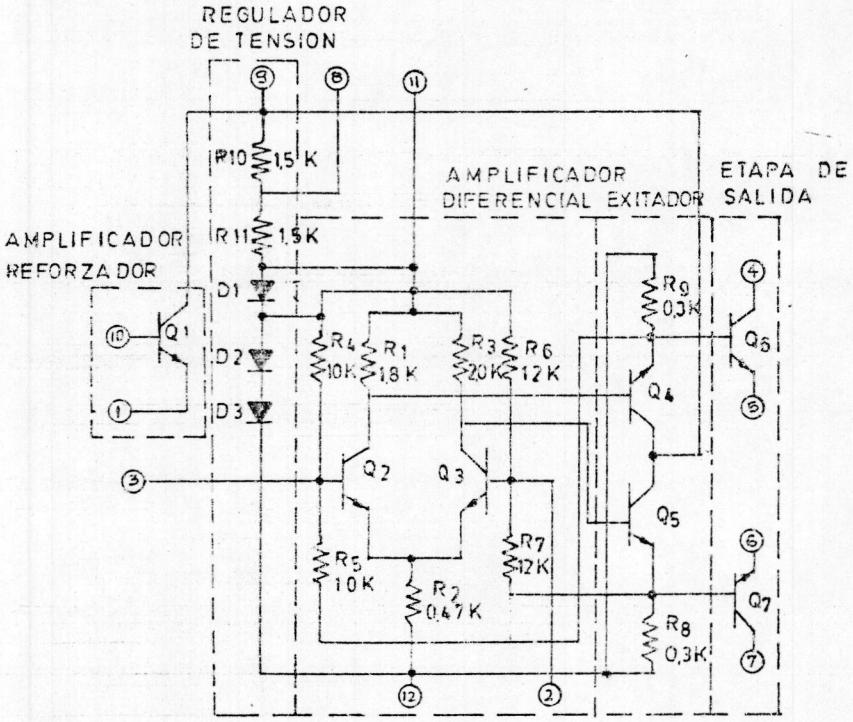


FIGURA Nº 3.31. CIRCUITO AMPLIFICADOR DE SALIDA CI 3020A

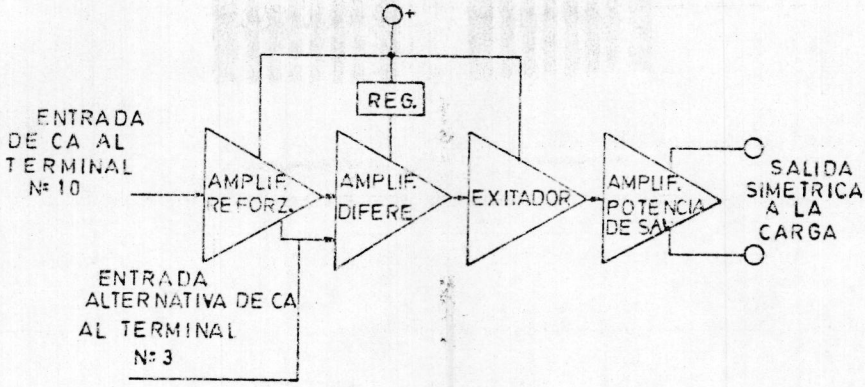


FIGURA Nº 3.32. DIAGRAMA FUNCIONAL EN BLOQUES

cual incrementa la impedancia de entrada del C.I., la señal en el emisor de Q_1 es acoplada capacitivamente al terminal 3, y el terminal 2 se deriva a tierra - con un condensador adecuado. Cuando la señal se hace positiva, conduce Q_2 y su tensión colector sufre una transición negativa. La corriente que sale del emisor de Q_2 tiende a fluir hacia el emisor de Q_3, ya que la impedancia de éste es mucho menor que la resistencia R_2; Q_3 funciona en la configuración base común, por lo que Q_2 y Q_3 conforman la configuración "cascode".

Las etapas excitadoras (Q_4 y Q_5) son amplificadores seguidores por emisor, que desplazan el nivel de tensión entre los colectores del par diferencial (Q_2 y Q_3) y las bases de los transistores de salida (Q_6 y Q_7), entregando a éstos, la necesaria corriente de excitación.

Los transistores de potencia (Q_6 y Q_7), son dispositivos de alta corriente, capaces de manejar corrientes de pico de hasta 250 ma. Los emisores transistores, se llevan a terminales externos, para facilitar la elección de distintos modos de funcionamiento, o permitir la inclusión de resistores de emisor para una más completa estabilización de la corriente de reposo. Además, agregando tales resistores, mejora la característica de no-distorsión, pues introducen realimentación negativa; también se aumenta la efectividad de la realimentación interna de C.C. entregada a las bases de Q_2 y Q_3 por R_3 y R_7, ya que cualquier aumento de la corriente de reposo de un transistor de salida, se refleja en un correspondiente aumento de tensión en su base, cambio que se acopla a la entrada a través del resistor adecuado, y resulta por lo tanto automáticamente corregido.

El principal terreno de aplicación del CA 3020A es la amplificación de alta ganancia y un gran ancho de banda . Las curvas de respuesta de estos circuitos son típicamente planas hasta 8 MHz. Si bien normalmente se los polariza para funcionamiento en clase B, solamente las etapas de salida funcionan en este modo. Si se aplican las correctas condiciones de polarización de C.C., también dichas etapas pueden hacerse funcionar como amplificadores lineales clase A.

La conformación de frecuencia del CA3020A es obtenida a partir del siguiente diagrama:

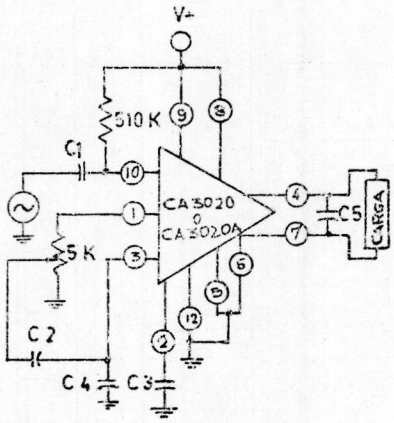


FIGURA 3.33. DIAGRAMA DE CONFORMACION DE FREC.

Los capacitores C_1, C_2 y C_3 permiten disminuir la respuesta de baja frecuencia. El corte queda determinado por las constantes de tiempo R_{10} C_i y R_3C_2, siendo R_{10} la resistencia de entrada al terminal 10 y R_3, el mismo valor en el terminal 3.

Los capacitores C_4 y C_5 establecen la frecuencia de corte superior, que se determina con las constantes de tiempo R_3C_4 y R_2C_5, siendo R_2 la resistencia de carga.

En la figura 3.34, se ha representado un método económico y adecuado para obtener un funcionamiento estable en clase A, y es justamente circuital el implementado,

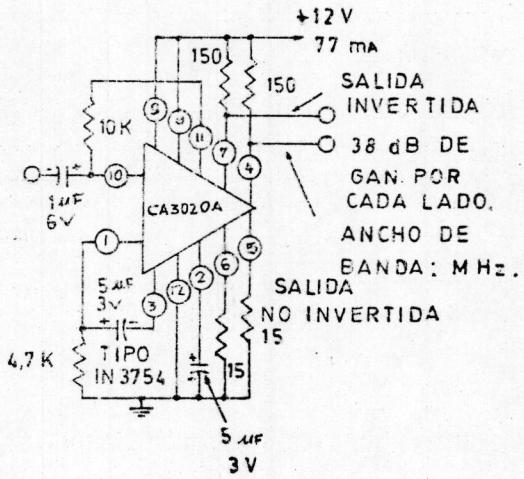


FIGURA Nº 3.34.: CIRCUITO DE POLARIZACION PARA EL CA 3020A

En esta configuración, la etapa diferencial de entrada se coloca a un potencial sobre masa igual a la tensión base - emisor de los transistores del C.I. (0.5 a 0.7 voltios). En estas condiciones, las etapas de salida tienen una polarización de corriente aproximadamente igual a la tensión base - emisor dividida por la resistencia de emisor a masa.

La ganancia de este amplificador es de unos 38 dB, en cada una de las salidas simétricas, o 44 dB en funcionamiento balanceado. El ancho de banda a -3dB se extiende de 30 Hz a 8 MHz.

3.3. SISTEMA DE MARCACION VARIABLE Y DETECCION

3.3.1. MARCADOR VARIABLE

El proceso de marcación de carácter variable a implementar en este prototipo de generador de barrido, fue explicado ya brevemente en (2.2.3). Ahora procederemos a profundizar en el funcionamiento de cada uno de los cuatro bloques circuitales que

conforman este sistema.

3.3.1.1. CIRCUITO COMPARADOR

La siguiente es la configuración del circuito comparador:

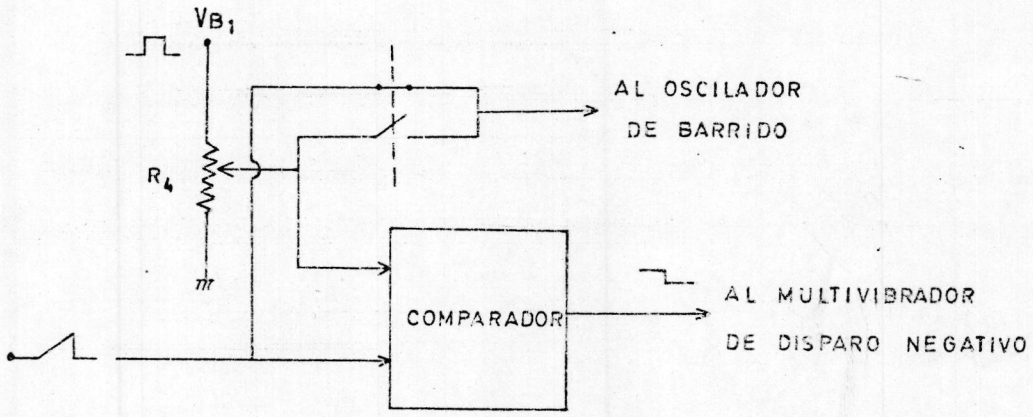


FIGURA Nº 3.35.: CIRCUITO COMPARADOR

Se proporciona dos formas de onda al oscilador de barrido:

a. La forma de onda RAMPA, en el modo de barrido "normal".

b. Una fracción del pulso +V, que determinará la frecuencia del pulso marcador, cuya posición es determinada a la salida del circuito COMPARADOR.

Esta frecuencia es posible de medirla y obtener su valor por medio de un contador digital, como el implementado en este prototipo.

El circuito COMPARADOR propiamente dicho, es implementado mediante el CI: LM139, conformado por 4 comparadores independientes de voltaje de precisión en un sólo chip, los cuales han sido diseñados específicamente para operar con fuentes DC de una sola polaridad, sobre un amplio rango de voltaje (2-36V_{DC}).

En la siguiente página podemos observar el diagrama esquemático del LM 139:

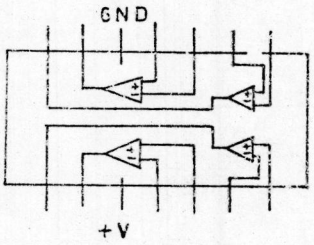


FIGURA Nº 3.36. DIAGRAMA ESQUEMATICO DEL CI LM1 139

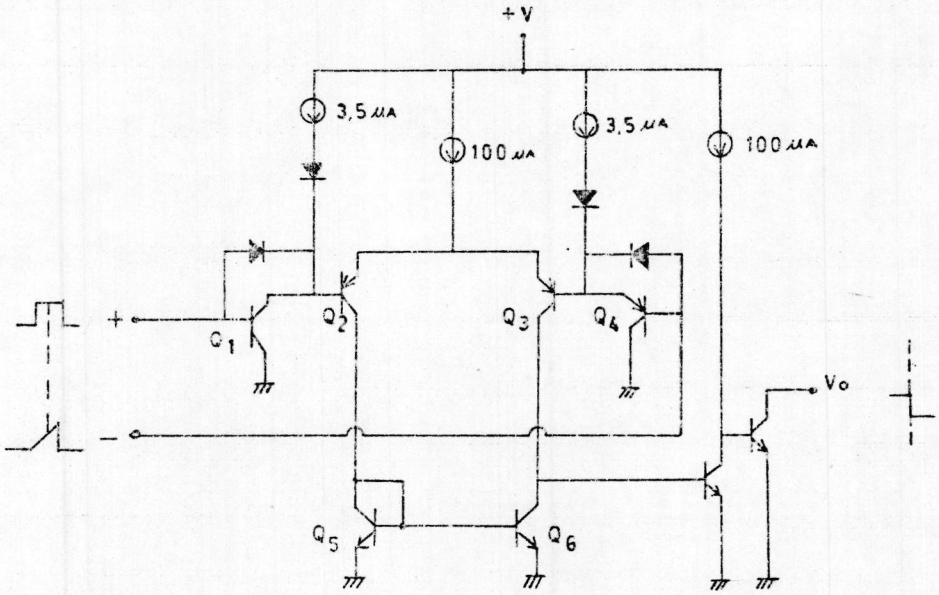


FIGURA Nº 3.37. DIAGRAMA ESQUEMATICO DEL LM 139

3.3.1.2. MULTIVIBRADOR MONOESTABLE

El porqué del uso de un multivibrador monoestable, puede ser explicado mediante el uso del siguiente gráfico:

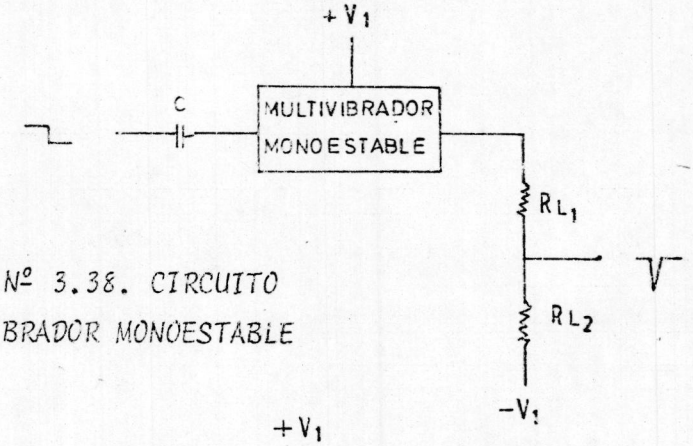


FIGURA Nº 3.38. CIRCUITO MULTIVIBRADOR MONOESTABLE

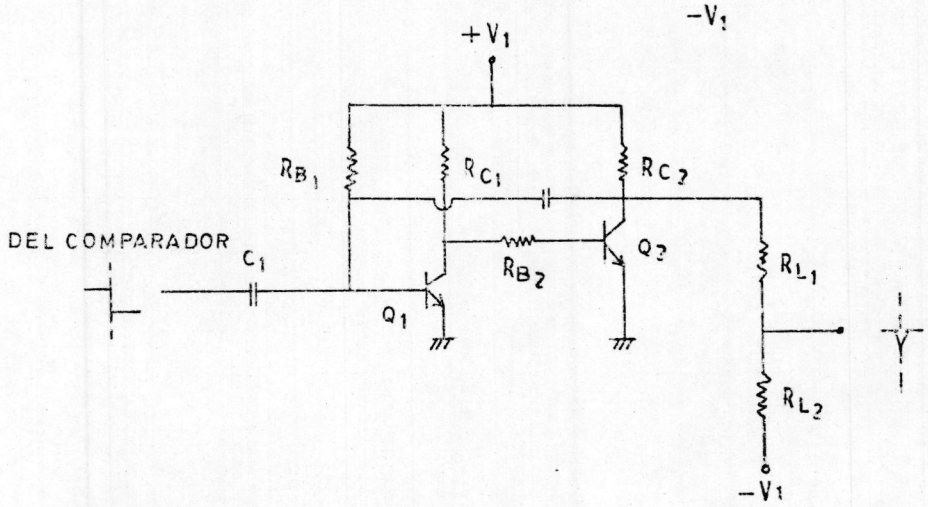


FIGURA Nº 3.39. USO DEL MULTIVIBRADOR MONOESTABLE

El condensador C_1, deriva la forma de onda a la salida del circuito comparador, proporcionando un pulso excitador negativo a la base del transistor Q_1, parte del circuito multivibrador.

A su vez, el multivibrador monoestable, producirá otro pulso negativo, en el colector de Q_2, cuyo ancho estará dado por la siguiente ecuación:

$$\Delta T = 0.7\ R_{B1}C \qquad (3.47)$$

El proceso de funcionamiento del multivibrador monoestable es el siguiente:

El transistor Q_1, está normalmente saturado (ON) y Q_2 está normalmente apagado o en corte (OFF). Esto es conocido como el estado estable.

Solo un pulso negativo en la entrada (base de Q_1), cambiará el estado del multivibrador . Es decir: Q_1 entrará en el estado de corte (OFF), y Q_2 se saturará (ON). El circuito permanecerá en este nuevo estado (conocido como estado "cuasi-estable") por un tiempo que depende de la constante de tiempo dada -

por el producto $R_{B1}C$. Luego de este tiempo ΔT, Q_2, entrará al estado de corte (OFF)* nuevamente y Q_1 se saturará (ON),** siendo éste el estado estable del multivibrador.

Las formas de onda en el multivibrador monoestable, al aplicar un pulso disparador negativo en la base de Q_1, son las siguientes:

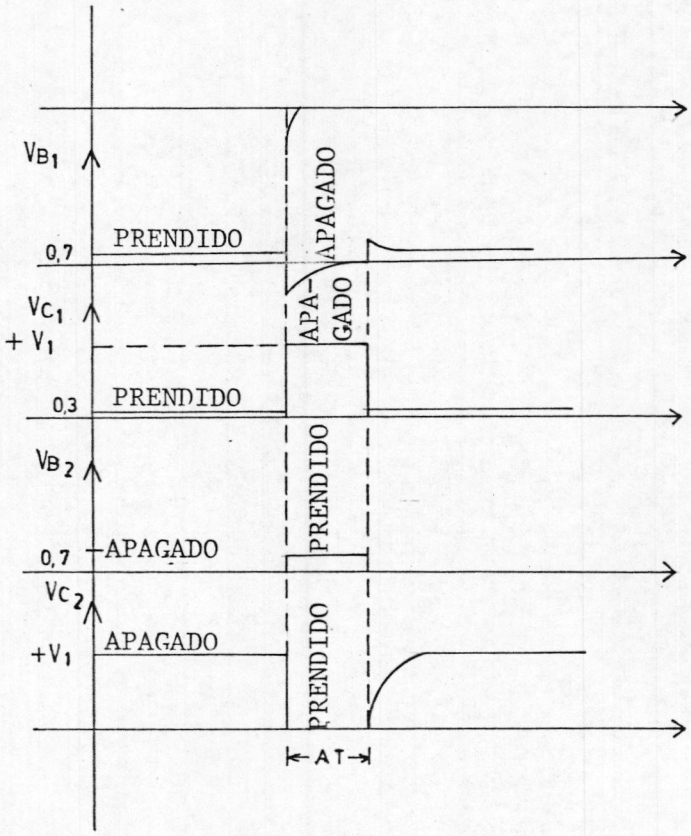


FIGURA Nº 3.40. FORMAS DE ONDA EN EL MULTIVIBRADOR MONOESTABLE

---

* Apagado
** Prendido

El H que asegurará que Q está saturado (ON), cuando Q está en corte (OFF), se lo calcula del siguiente circuito equivalente:

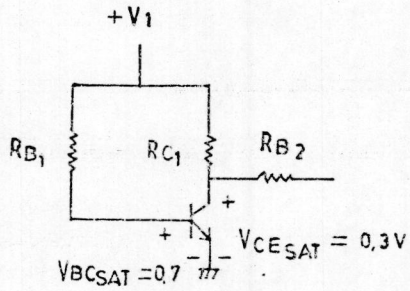


FIGURA Nº 3.41. CIRCUITO EQUIVALENTE

En donde:

$$I_{C1} = \frac{V_1 - V_{CEsat}}{R_{C1}} \qquad (3.48)$$

$$I = \frac{V_1 - V_{BEsat}}{R_{B1}} \qquad (3.49)$$

Luego:

$$H_{FEmin} = \frac{I_{C1}}{I_{B1}} \qquad (3.50)$$

y el H_{FEmin} que permitirá que Q_2 entre en saturación justamente después de t_1, se lo calcula del siguiente circuito equivalente:

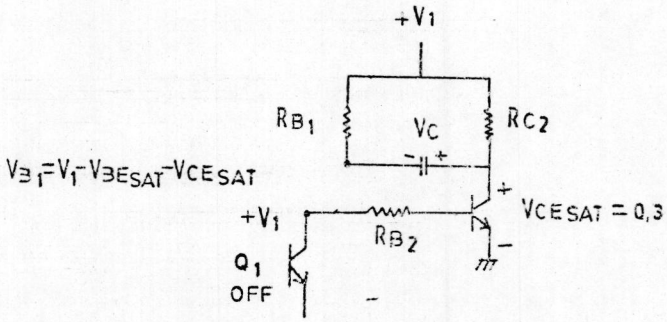


FIGURA Nº 3.42.CIRCUITO EQUIVALENTE

En donde:

$$I_{C1} = I_{RC2} + I_{Cc} = \frac{V_{cc} - V_{CE}}{R_{C2}} + \frac{V_{B1} + V_1}{R_{B_1}} \quad (3.51)$$

$$I_{B1} = \frac{V_1 - V_{BE\ sat}}{R_{B2}} \quad (3.52)$$

$$y\ H_{FEmin} = \frac{I_C}{I_{B_1}} \quad (3.53)$$

Las resistencias de carga R_{L1} y R_{L2} en el colector de Q_2, son alimentadas también por el voltaje negativo $-V_1$, el cual, asegura la entrega de un pulso negativo al circuito MODULADOR DE PULSOS.

3.3.2. MODULADOR DE PULSOS MARCADOR

El MODULADOR DE PULSO MARCADOR, como su nombre lo indica, modula o varía la amplitud del pulso marcador a voluntad del operador del generador de barrido.

Esto será explicado brevemente con el siguiente Diagrama de bloques:

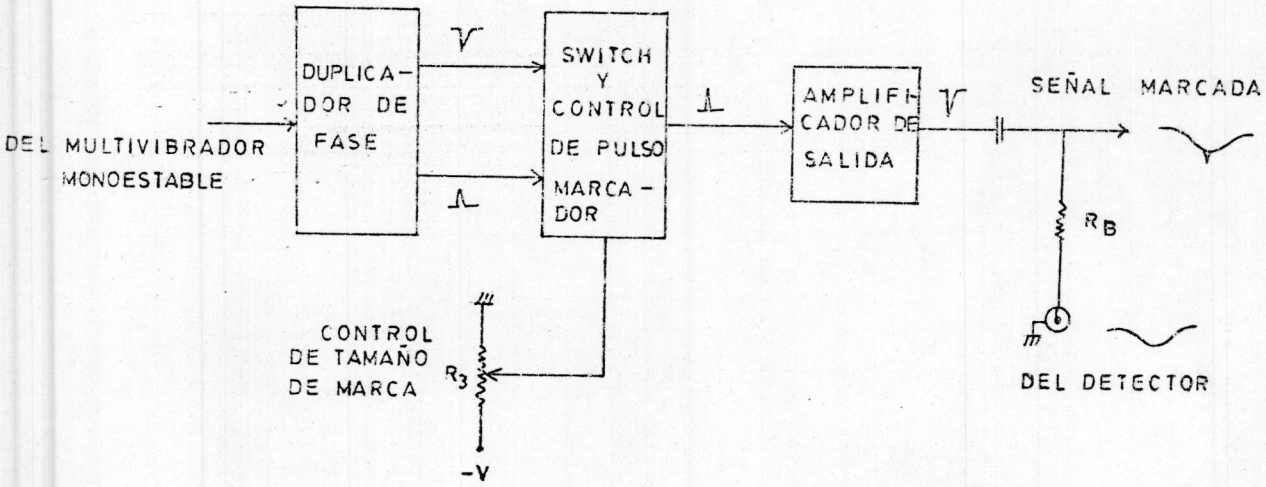


FIGURA Nº 3.43. DIAGRAMA DE BLOQUES

El pulso negativo de aproximadamente 20 u seg., es aplicado al DUPLICADOR DE FASE consistente de los - transistores Q_1 y Q_2, el cual genera dos pulsos - de polaridad contraria, los cuales son aplicados al circuito de SWITCHEO Y CONTROL, el cual consiste de un conjunto de cuatro diodos en la configuración de conmutador.

El control de tamaño de la MARCA, es obtenido por - medio de la aplicación de un voltaje DC positivo o negativo, dependiendo de la polaridad del pulso de salida a requerir respectivamente.

El AMPLIFICADOR DE SALIDA, amplifica este pulso y lo suma a la señal que viene del DETECTOR por medio de la resistencia R_8; de esta manera, la señal de respuesta del dispositivo TEST es marcada, y sible de observarla en la pantalla de un oscilosc pio.

Un análisis más detallado será efectuado bloque por bloque.

3.3.2.1. DUPLICADOR DE FASE

El siguiente es el diagrama circuital del Duplicador de Fase:

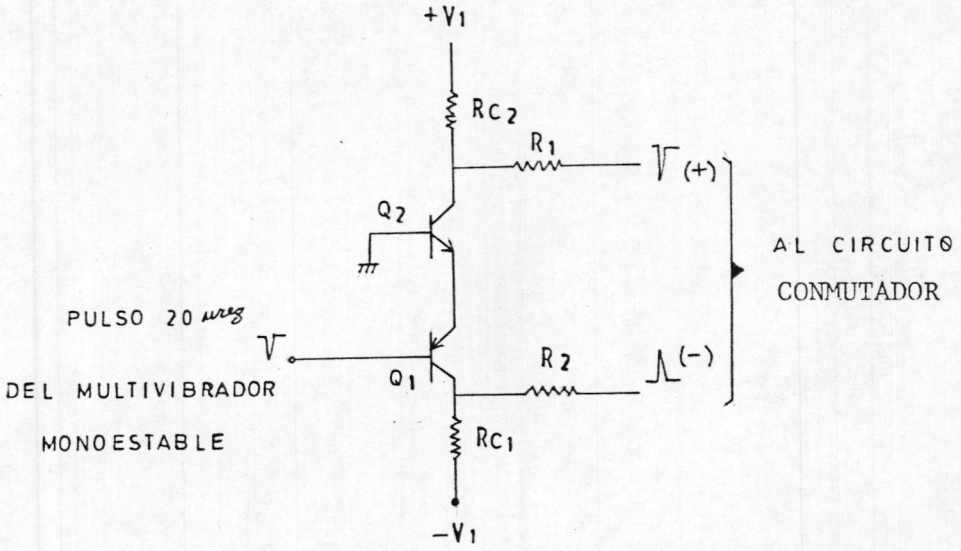


FIGURA Nº 3.44. DUPLICADOR DE FASE

El pulso (≈ 20 u seg), del multivibrador monoestable es aplicado a la base de Q_1 y por lo tanto también al emisor de Q_2; este pulso es amplificado separadamente por ambos transistores, siendo posible

obtener a la salida, pulsos de ambas polaridades (positivo y negativo), para ser aplicados al circuito conmutador por medio de las resistencias R_1 y R_2.

Es de hacer notar que el pulso a la salida de Q_2 es de voltaje positivo (+), y el pulso a la salida de Q_1 es de voltaje negativo (-), aunque aparentemente sean de polaridad contraria.

3.3.2.2. CIRCUITO CONMUTADOR Y CONTROL DE TAMAÑO DE MARCA

El circuito conmutador ha sido implementado en la siguiente configuración:

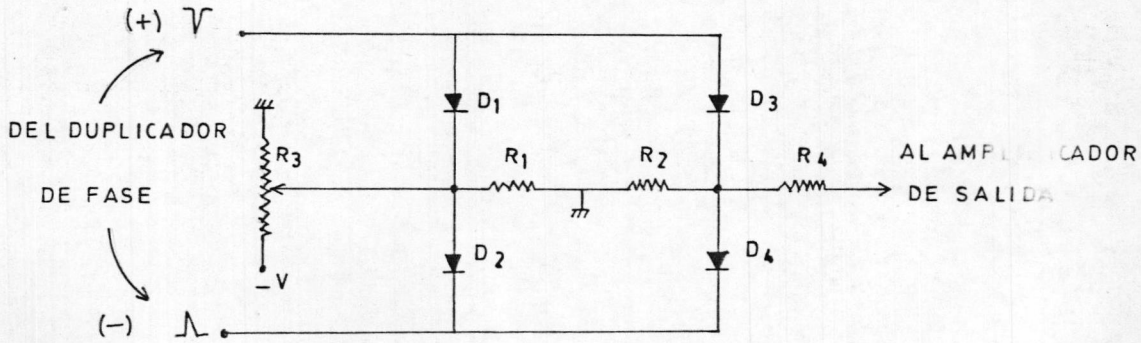


FIGURA Nº 3.4.5. CIRCUITO CONMUTADOR Y CONTROL DE TAMAÑO DE MARCA

Ambos pulsos (positivo y negativo) provenientes del duplicador de fase, son aplicados al circuito SWITCH compuesto por los diodos D_1, D_2, D_3 y D_4 y de las resistencias R_1 y R_2.

Un voltaje DC variable, proveniente del potenciómetro del CONTROL DE TAMAÑO DE MARCA (en el panel frontal) es también aplicado al circuito conmutador. Este voltaje puede ser ya sea positivo o negativo, dependiendo de la polaridad especificada del pulso marcador de salida; hay dos posibilidades:

a. Un voltaje DC negativo (-), polarizará directamente al diodo D_1, y comenzará a revertir la polarización del diodo D_2. Un incremento en este voltaje negativo, decrecerá la amplitud del pulso positivo (+) el cual es aplicado al diodo D_3, pero afectará al pulso negativo (-) el cual es aplicado al diodo D_4.

b. Un voltaje DC positivo (+), polarizará directamente al diodo D_2, y comenzará a revertir la polarización del diodo D_1. Un incremento de este voltaje positivo, decrecerá la amplitud del pulso ne

gativo (-), el cual es aplicado al diodo D_4, pero no afectará al pulso positivo (+), el cual es aplicado al diodo D_3.

La polaridad del pulso marcador requerida en el presente prototipo, es negativa, por lo que el caso en que nos encontraríamos, es en la posibilidad (a).

El voltaje variable DC aplicado al circuito conmutador estará en el rango de 0-5 voltios DC.

3.3.2.3. AMPLIFICADOR DE SALIDA

El circuito Amplificador de salida posee la siguiente configuración:

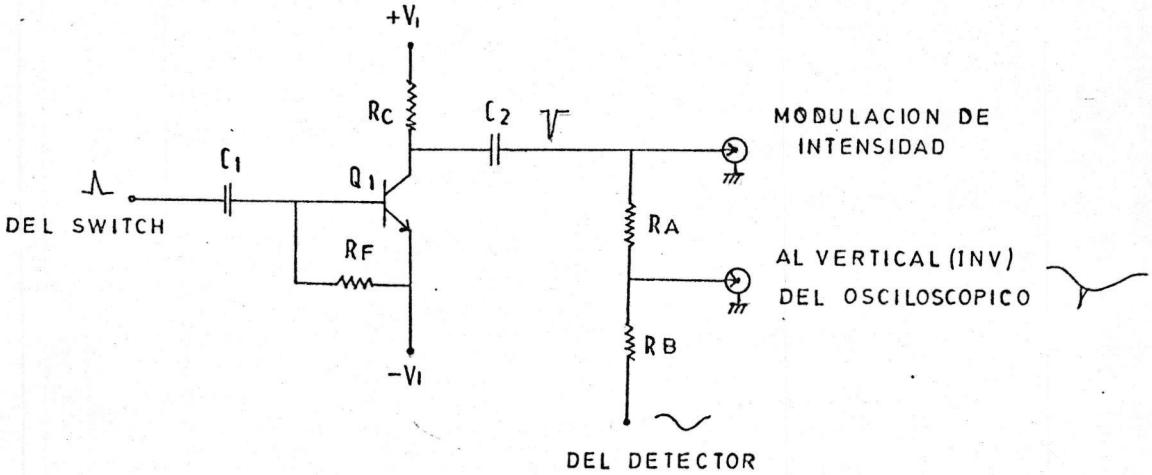


FIGURA Nº 3.46. CONFIGURACION DEL AMPLIFICADOR DE SALIDA.

El transistor Q_1 está normalmente en el estado de corte (OFF).

Un pulso positivo, aplicado a la base de Q_1, causará que Q_1 produzca un pulso de salida negativa.

El pulso a la salida del transistor Q_1, será acoplado al circuito sumador (compuesto por R_A y R_B), a través del condensador de acoplamiento C_2. En este circuito será sumado el pulso MARCADOR a la respuesta del dispositivo TEST que viene del circuito DETECTOR.

La amplitud del pulso de salida podrá ser variado entre aproximadamente 0 y 1 voltio.

La salida denominada MODULACION DE INTENSIDAD provee un medio opcional para modulación de la intensidad de la forma de onda en la pantalla del osciloscopio, haciendo uso del denominado EJE Z.

3.3.3. EL DETECTOR

El objetivo de la implementación de un DETEC-

TOR en todo generador de barrido, es el de "detectar" la señal respuesta del dispositivo bajo test. Entendiéndose por "detectar", el obtener una señal D.C. a partir de una señal A.C. en la salida del dispositivo bajo test.

La obtención de esta señal D.C. se efectúa mediante la rectificación y filtrado de la señal A.C. para obtener un nivel D.C. óptimo, es posible que se implemente un rectificador "doblador" como lo es hecho en el presente prototipo de generador de barrido.

La configuración del DETECTOR a implementar es la siguiente:

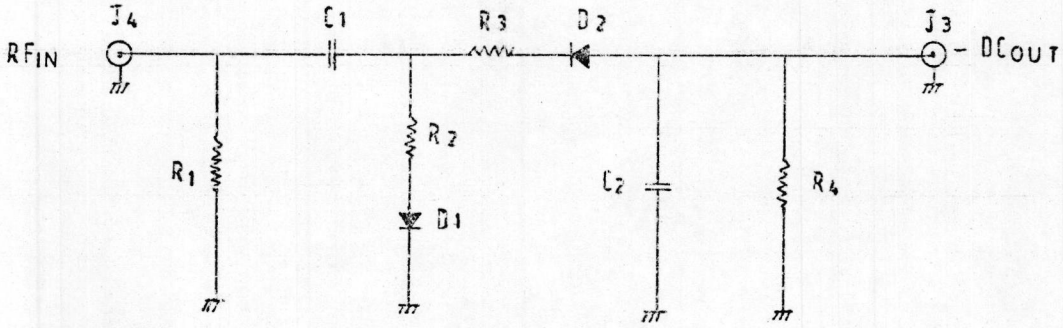


FIGURA N:- 3.47. CONFIGURACION DEL DETECTOR A IMPLEMENTAR

La resistencia R_1 fija la impedancia de entrada del circuito detector. El condensador C_1 presenta una baja impedancia en el rango de frecuencias de operación del generador de barrido.

Las resistencias R_2 y R_3 protegen a los diodos de silicio de señal D_1 y D_2, respectivamente, los cuales conjuntamente con C_1 y C_2 forman el circuito restificador doblador negativo.

R_4 y C_2 proporcionan la correcta constante de tiempo para un adecuado filtraje de la señal RF en el rango de frecuencias de operación del generador de barrido. Esta constante de tiempo debe ser tal que:

$$R_4 C_2 \gg \frac{1}{f_{barrido\ max.}} \qquad (3.54)$$

Debemos recordar que el rango de frecuencias de barrido del presente generador de barrido está aproximadamente entre: 200 KHz y 6 MHz.

3.4. SISTEMA DIGITAL DE CONTADOR DE FRECUENCIA Y EXPOSICION

La implementación de este sistema digital de - contador de frecuencia y display se lo ha sub-dividido en tres partes para su mejor estudio y análisis las cuales son:

- Circuito formador de pulsos
- Base de tiempo y control
- Contadores y exposición.

3.4.1. CIRCUITO FORMADOR DE PULSOS

Este circuito, acepta la señal cuya frecuencia se va a medir, transformándola en una señal de pulsos de la misma frecuencia, pero compatible con niveles de voltajes TTL.

En la página siguiente encontraremos el diagrama del circuito formador de pulsos.

En esta figura vemos que Q_1 es un transistor de efecto de campo (FET), que proporciona una alta impedancia

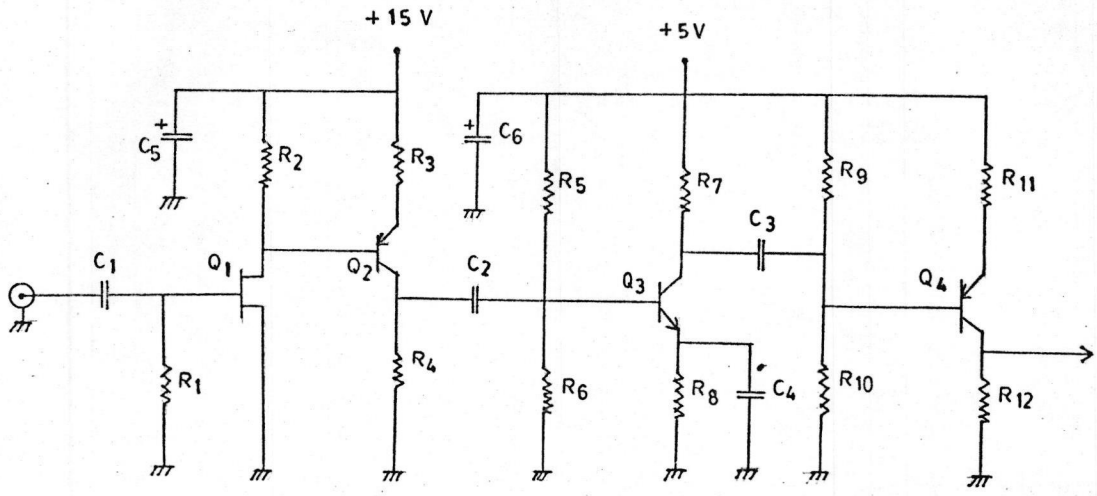


FIGURA Nº 3.48. DIAGRAMA DEL CIRCUITO FORMADOR DE PULSOS.

de entrada a la señal a medir su frecuencia.

Se puede observar un desplazamiento de los niveles de voltaje (de 15 a 5 voltios) al pasar del amplificador emisor común, (Q_2) al amplificador emisor común (Q_3).

El amplificador de salida (Q_4) es nuevamente un amplificador emisor común, cuya implementación es el proporcionar una baja impedancia de salida a la siguiente etapa del contador de frecuencia.

3.4.2. BASE DE TIEMPO Y CONTROL

En la página siguiente podemos observar el Diagrama Circuital de la BASE DE TIEMPO Y CONTROL a implementarse en el contador de frecuencia.

De la figura Nº 3.49., se puede observar, que la base de tiempo es obtenida de la frecuencia de línea (60 Hz).

El C_{17} (7413) es un SCHMITT TRIGGER, que convierte la onda sinusoidal de 60 Hz. (obtenida del divisor de tensión formado por R_1 y R_2) en una onda cuadrada de la misma frecuencia, la cual es a su vez dividida por 12 por medio del C_{18}(7492), por lo cual tenemos ahora una onda cuadrada de 5 Hz., o lo que es lo mismo, pulsos de 100 mseg., de amcho.

Estos pulsos de 100 mseg., junto con los pulsos de señal, son aplicados a una puerta NOR (CI_{11}: 7402). Además, estos pulsos de 100 mseg. van a disparar a un MONO MULTIVIBRADOR (C_{19}: 74121) el cual va a generar un pulso de aproximadamente 7 useg., denominado STROBE, y éste a su vez dispara a un segundo

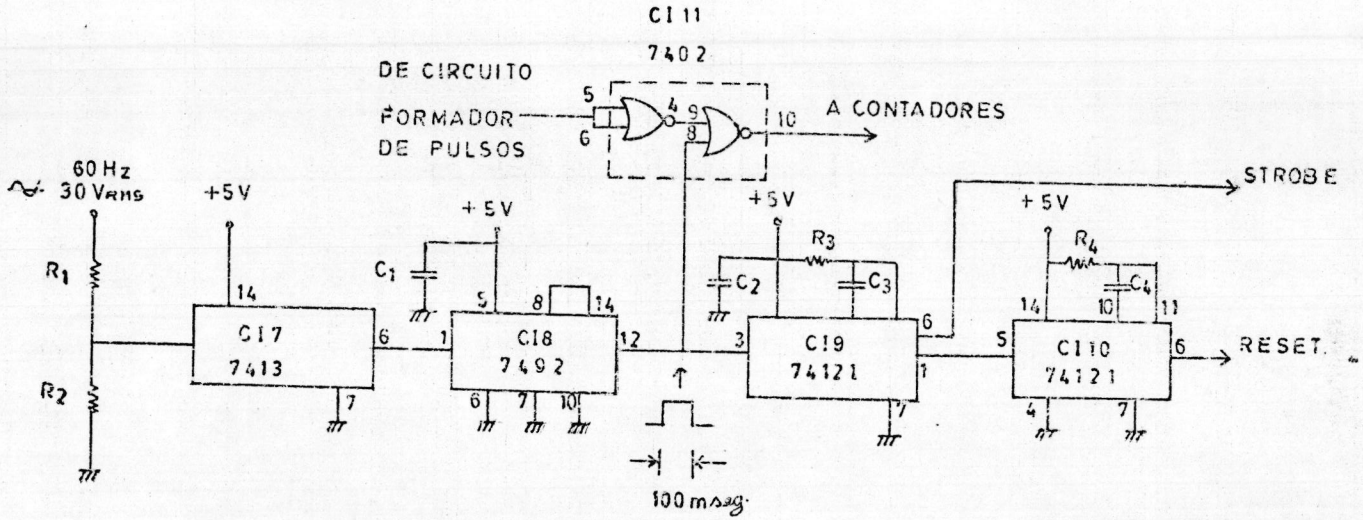


FIGURA Nº 3.49. DIAGRAMA CIRCUITAL DE LA BASE DE TIEMPO Y CONTROL.

MONO MULTIVIBRADOR (CI_{10}: 74121) el cual va a generar un pulso de 0.7 useg., denominado RESET.

3.4.3. CONTADORES Y EXPOSICION

En la página siguiente podemos observar el Diagrama de los Contadores y Display del contador - digital de frecuencia.

La señal a la salida del CI_{12}(7490) es aplicada a los contadores CI_{13-17} (7490), los cuales dividen sucesivamente por 5 la señal recibida.

La señal RESET también es aplicada a los contadores CI_{13-17} (7490), y es la encargada de terminar e iniciar un nuevo ciclo de medición de frecuencia.

La cuenta BCD de los contadores es aplicada a los LATCHES CI_{18-22} (7475), los cuales almacenan la cuenta BCD durante un período de tiempo de aproximadamente 100 mseg.

Los convertidores de Código CI_{23-27}(7447), convierten la cuenta en Código BCD a Código de 7 segmentos,

para observarla y leerla en el display.

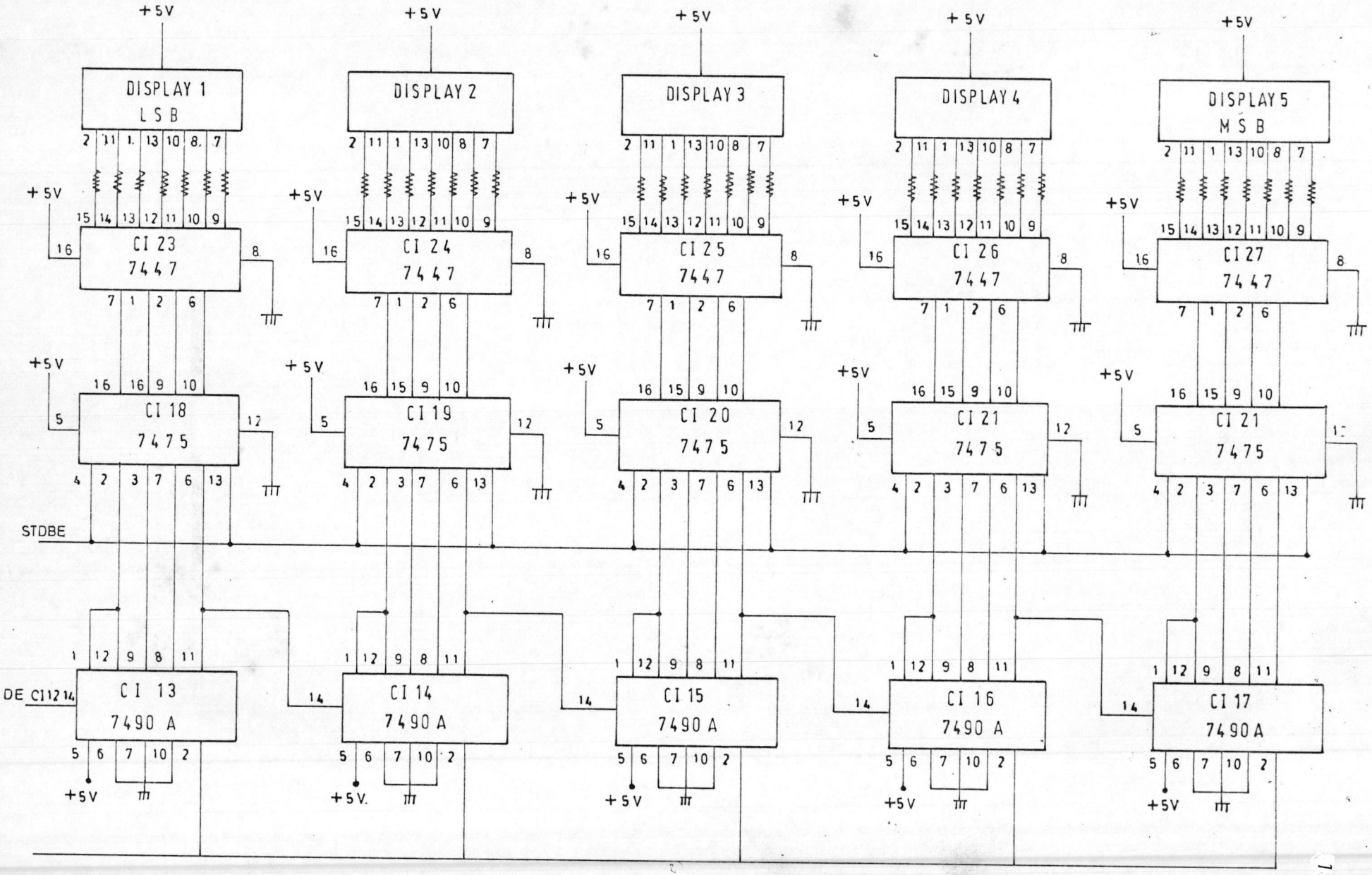


FIGURA Nº 3.50. DIAGRAMA DE LOS CONTADORES Y EXPOSICION DEL CONTADOR DIGITAL DE FRECUENCIA.

CAPITULO IV

C O N S T R U C C I O N

En este capítulo se explicará la nomenclatura y posicionamiento de los elementos empleados en las respectivas tarjetas, así como también una descripción del gabinete metálico empleado para el montaje de todos los componentes que integran este prototipo de generador de barrido.

4.1. MONTAJE DE ELEMENTOS

Para la construcción de los circuitos se utilizaron placas de baquelita prefabricadas (Figuras 4.1 y 4.2), con una disposición de las perforaciones y líneas impresas de cobre adecuadas para el montaje de los elementos electrónicos discretos e integrados, los cuales se los ubicó de la manera más conveniente para su interconexión.

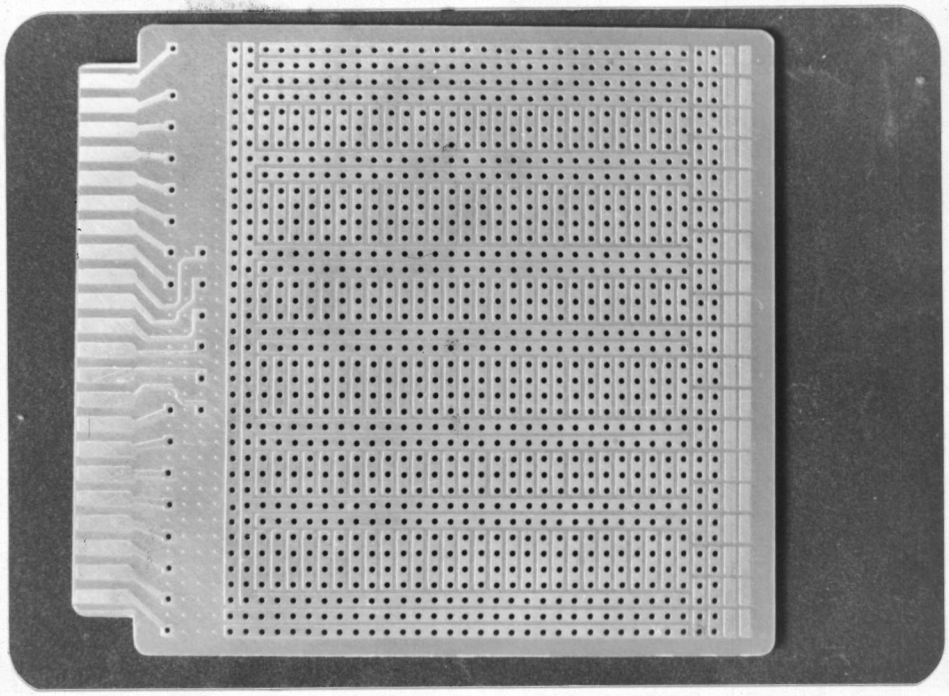


FIGURA Nº 4.1. PLACA DE BAQUELITA USADA PARA TARJETAS Nº1 AL 5

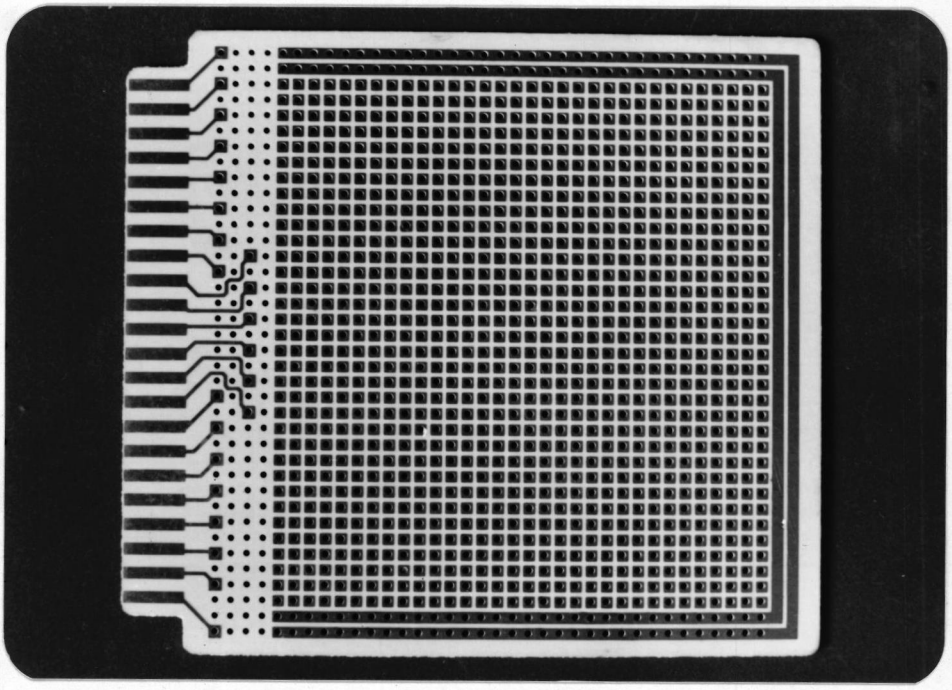


FIGURA Nº 4.2. PLACA DE BAQUELITA USADA PARA TARJETA Nº 6

El ordenamiento del conjunto de los circuitos en las respectivas placas se lo hizo en base a la función específica que tenían que cumplir cada uno de ellos para la realización total del objetivo del equipo.

Para la facilidad en la descripción de los circuitos, y ubicación física apropiada de cada uno de los elementos en los respectivos circuitos, se ha utilizado la notación MATRICIAL "n" x "m"; en donde "m" está dada por la numeración secuencial: 1, 2 3 y 4 y representa sectores horizontales o filas de la respectiva tarjeta; y "n" está dada por grupos de cinco letras del alfabeto español y griego, y representa los sectores verticales o columnas. Es así, que se tendrán seis diagramas circuitales con sus respectivos diagramas de ubicación física de los componentes, como se muestra en las figuras 4.3 a la 4.22 .

Además, se ha utilizado la notación NUMERICA SECUENCIAL para la designación de los pines de los conectores tipo ETM22 marca SULLINS, con la denominación

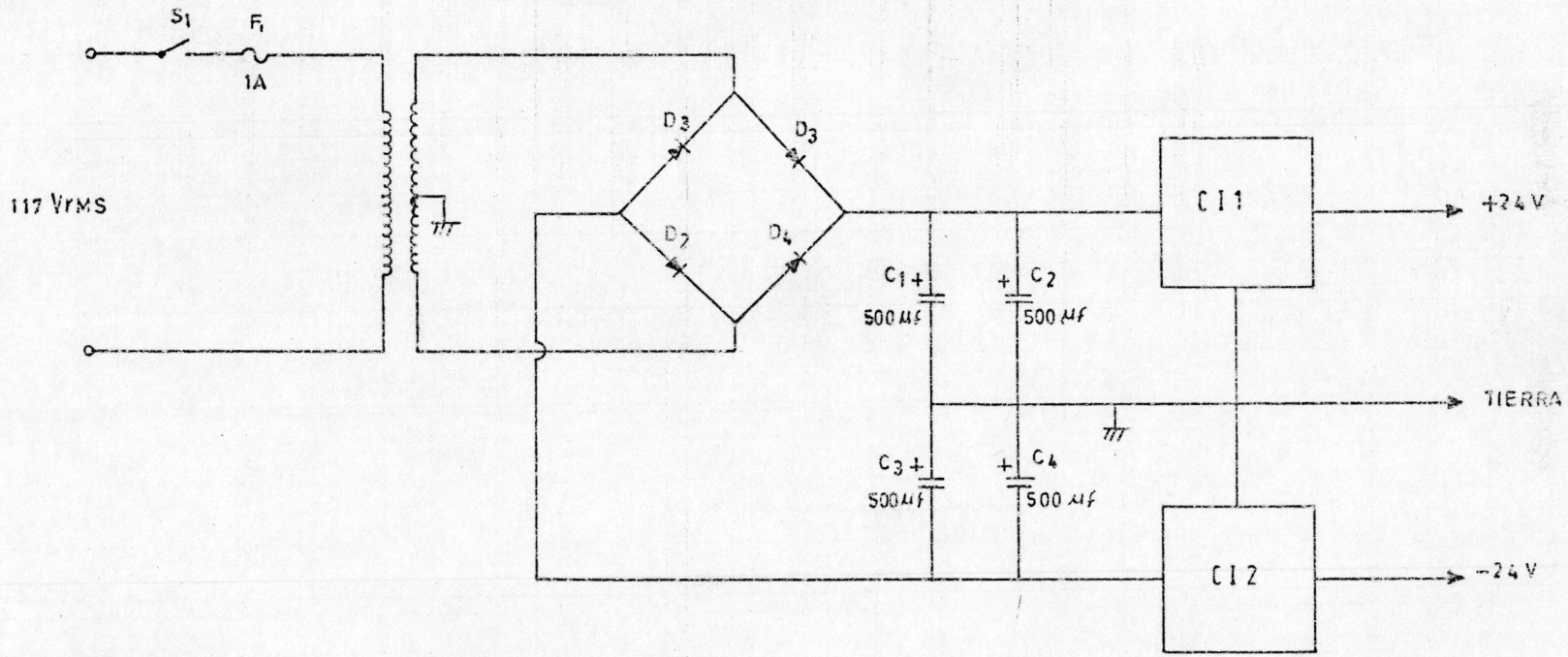


FIGURA Nº 4.3. FUENTE DE PODER

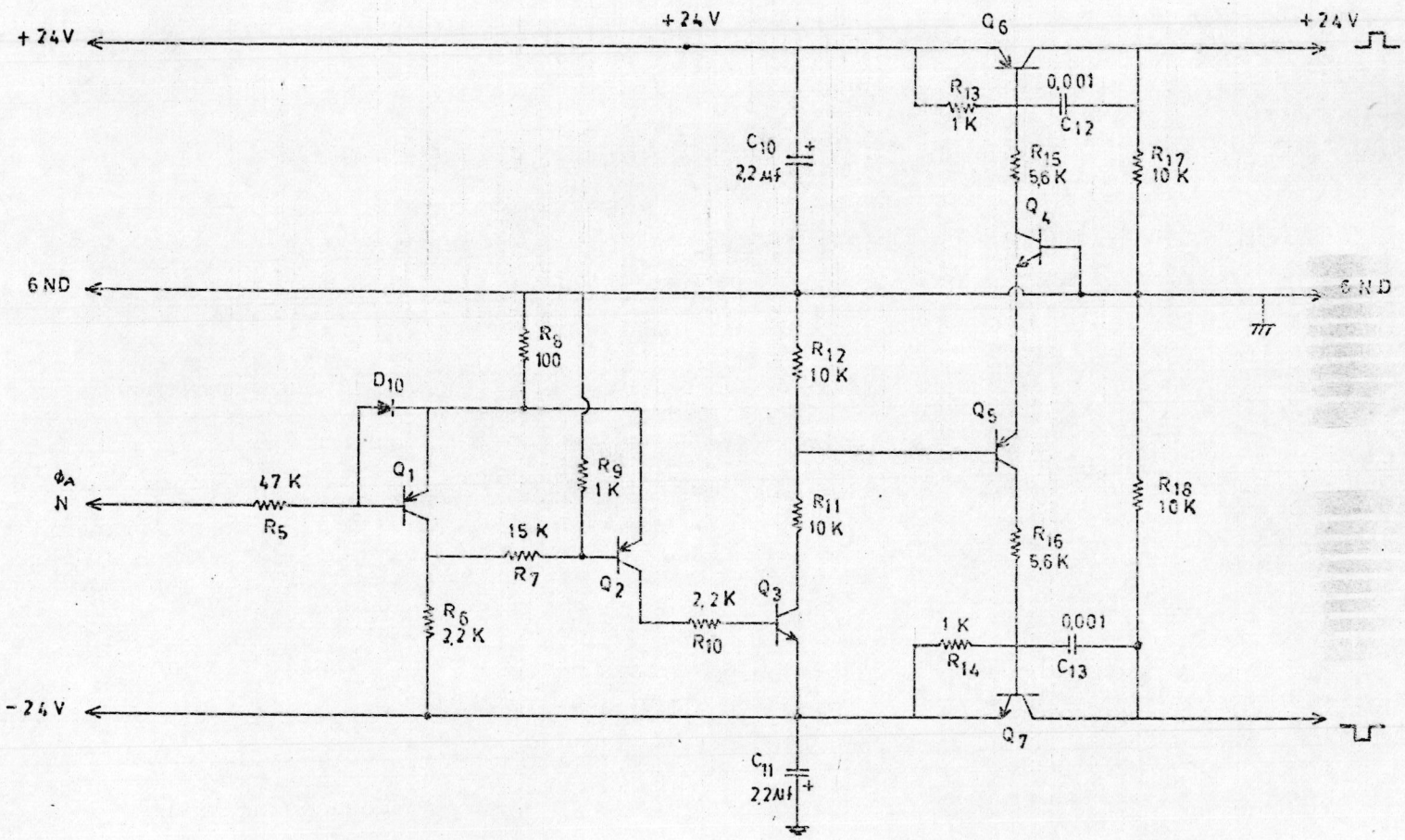


FIGURA Nº 4.4. CIRCUITO BLANQUEADOR

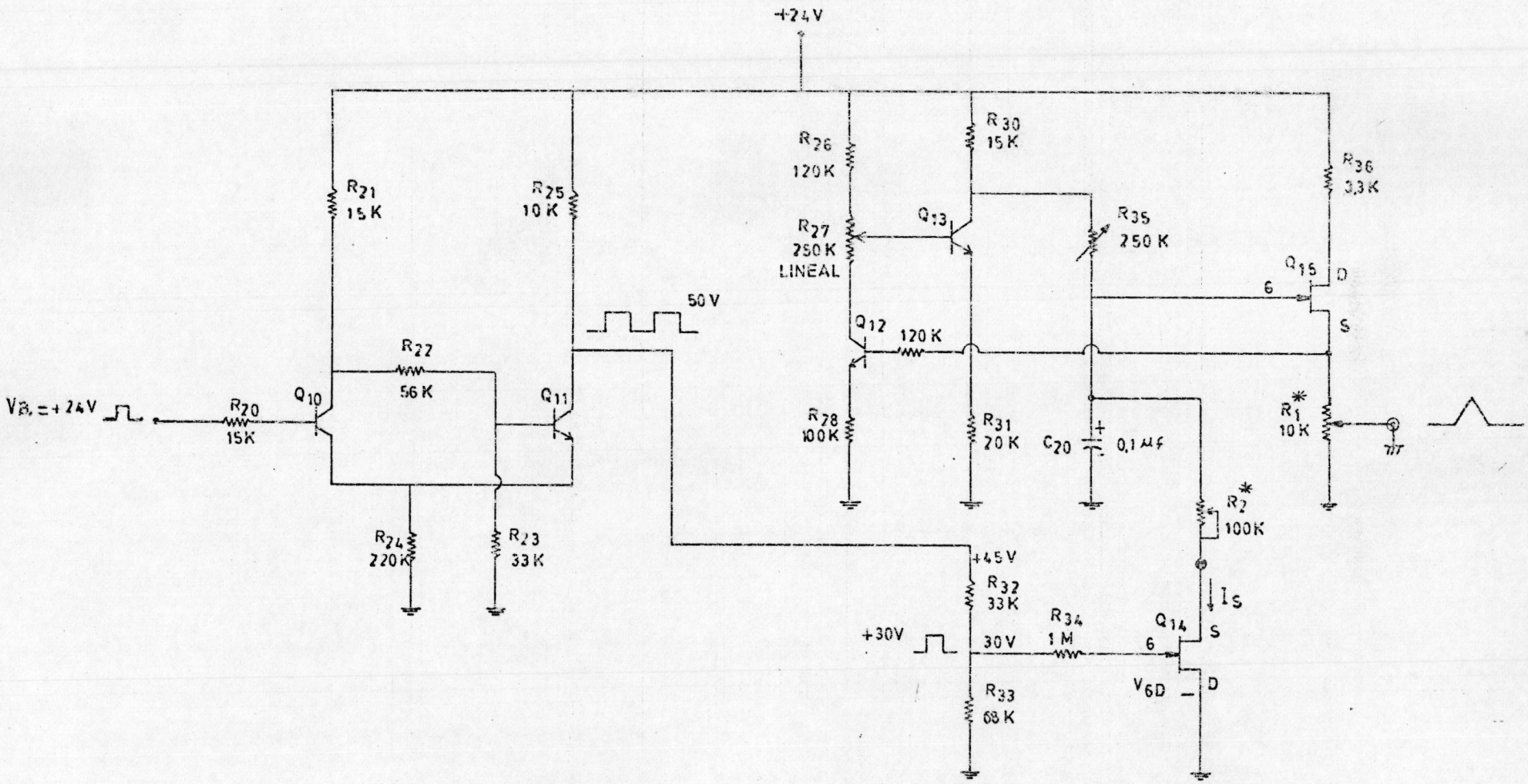


FIGURA Nº 4.5. GENERADOR RAMPA

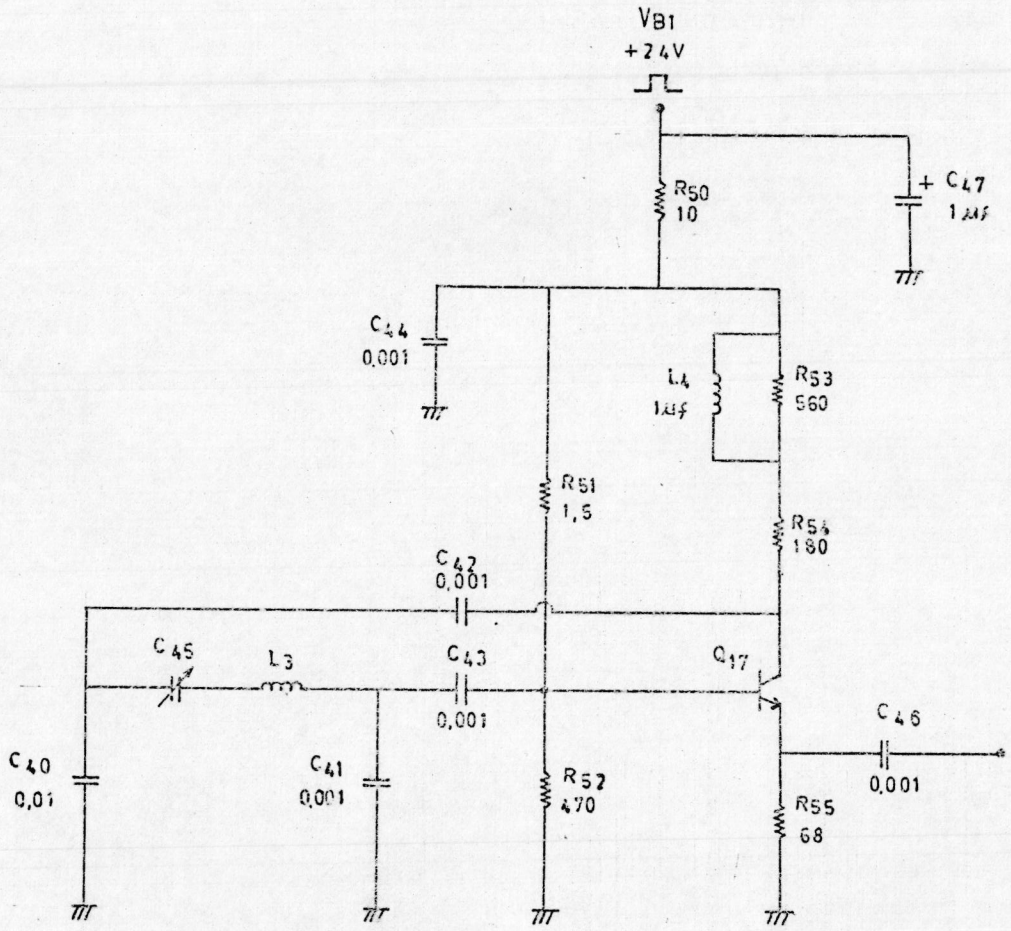


FIGURA Nº4.6. OSCILADOR LOCAL

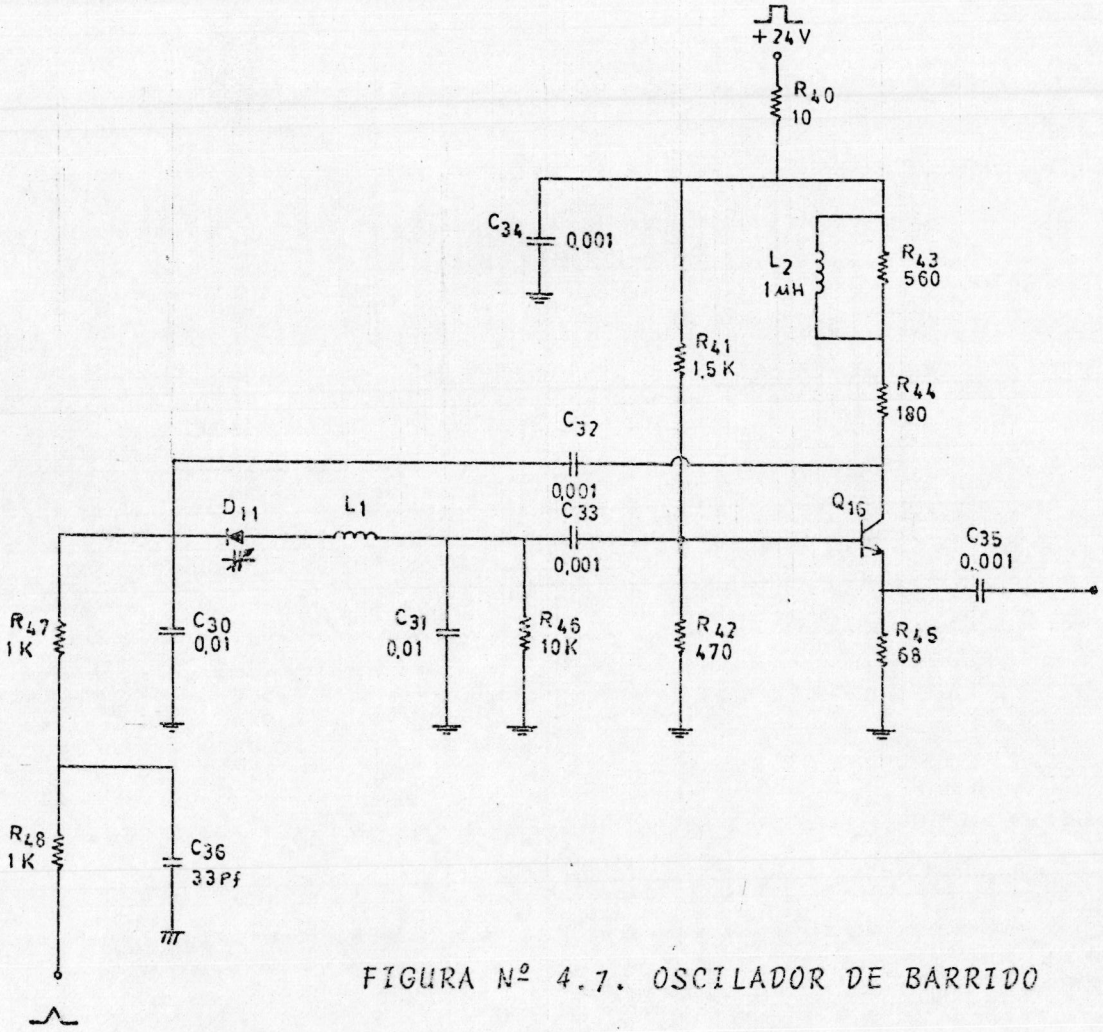


FIGURA Nº 4.7. OSCILADOR DE BARRIDO

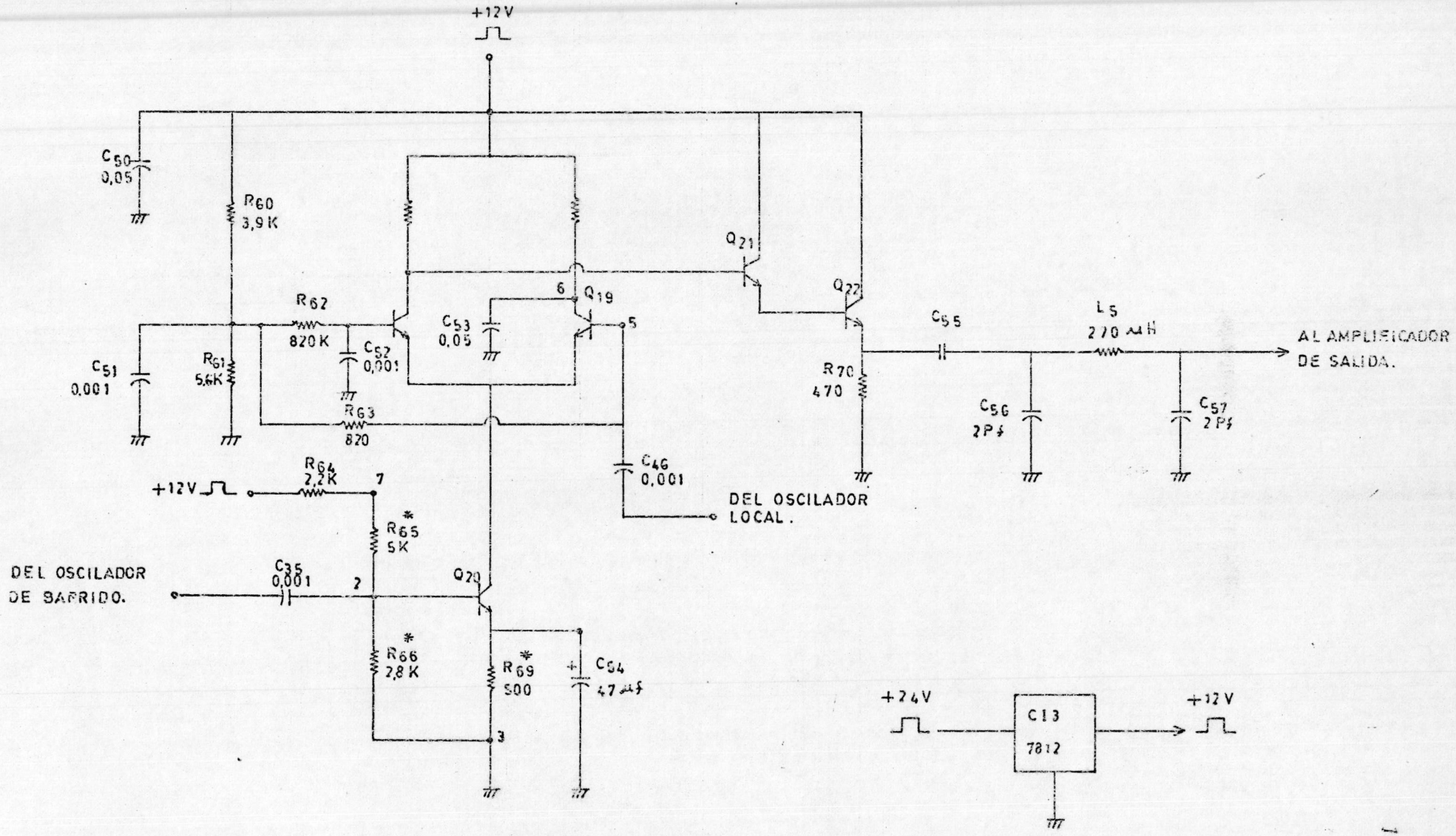


FIGURA Nº 4.8. CIRCUITO MEZCLADOR Y FILTRO

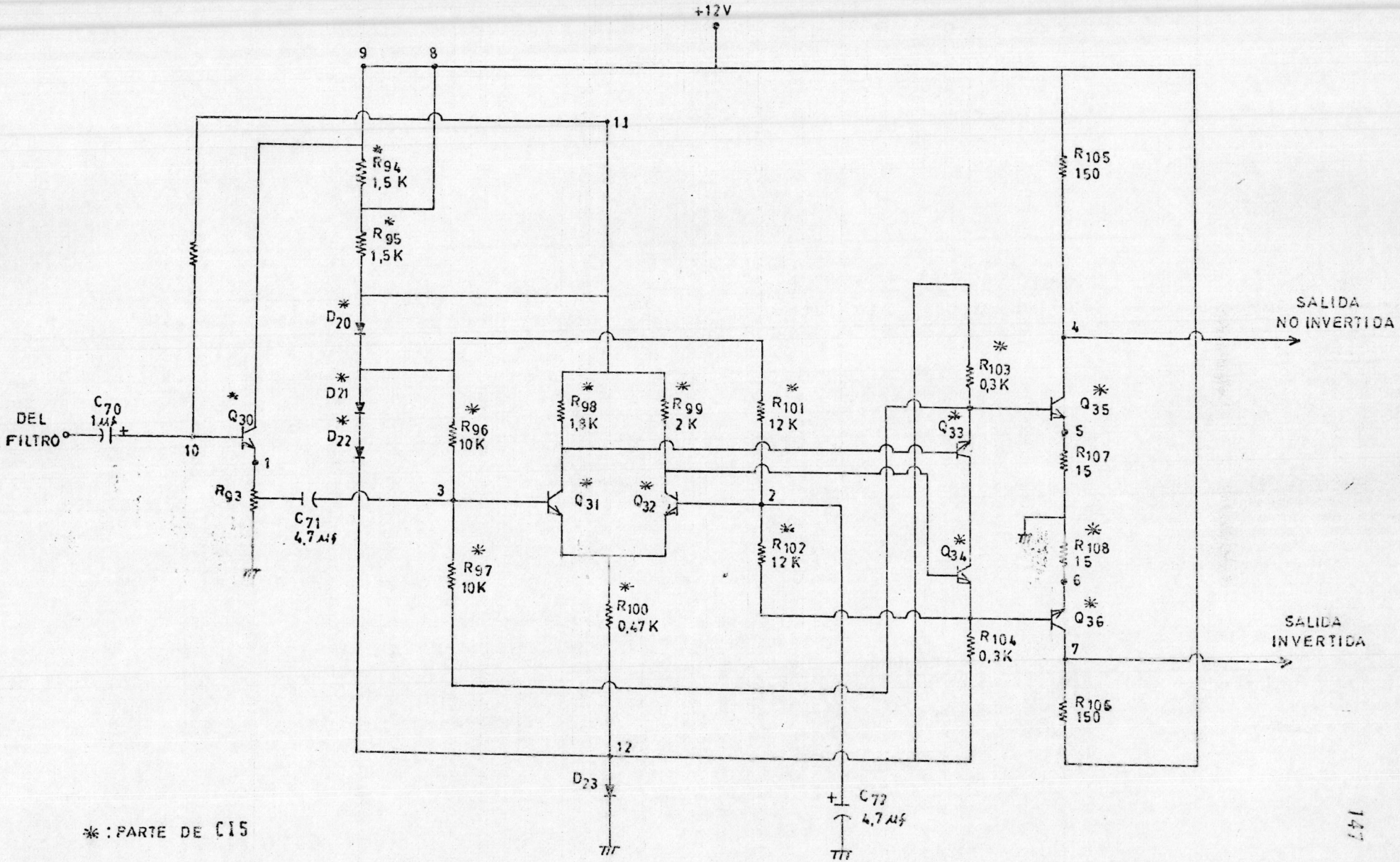


FIGURA Nº 4.9. AMPLIFICADOR DE SALIDA

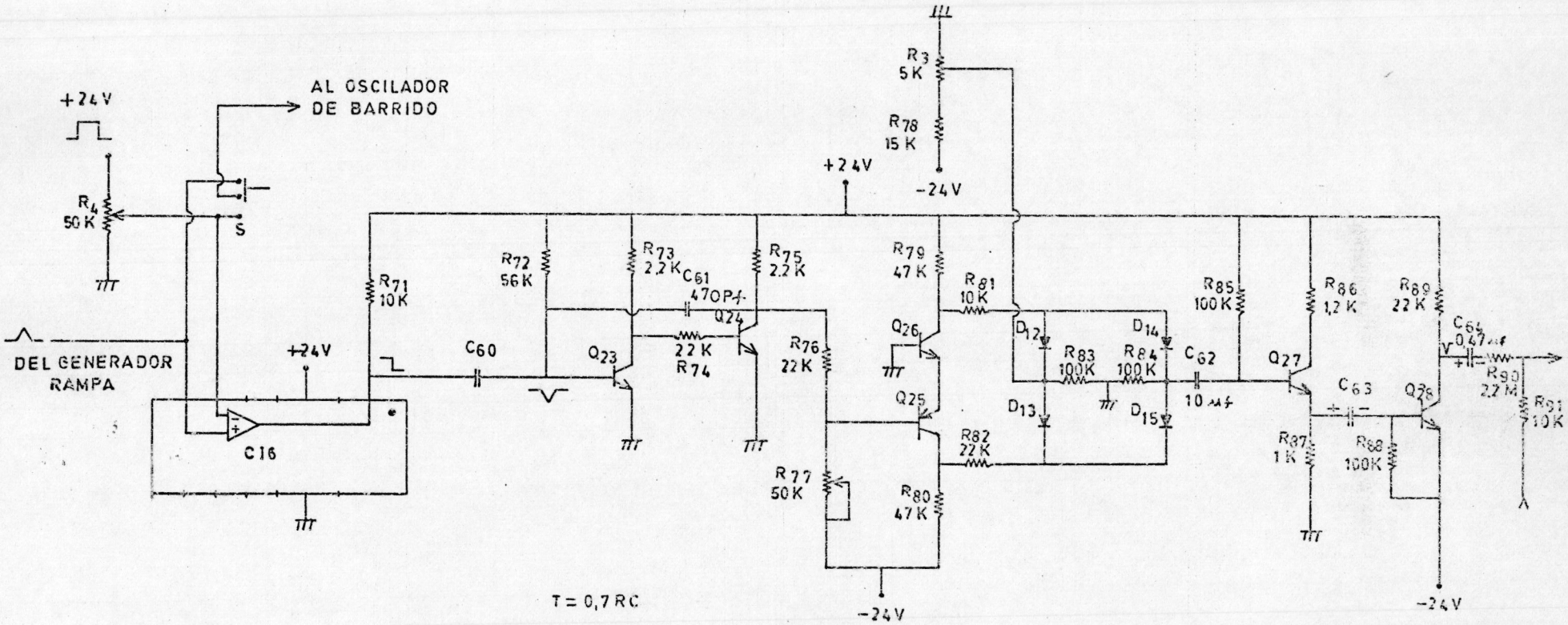


FIGURA Nº 4.10. CIRCUITO MODULADOR DE PULSO MARCADOR

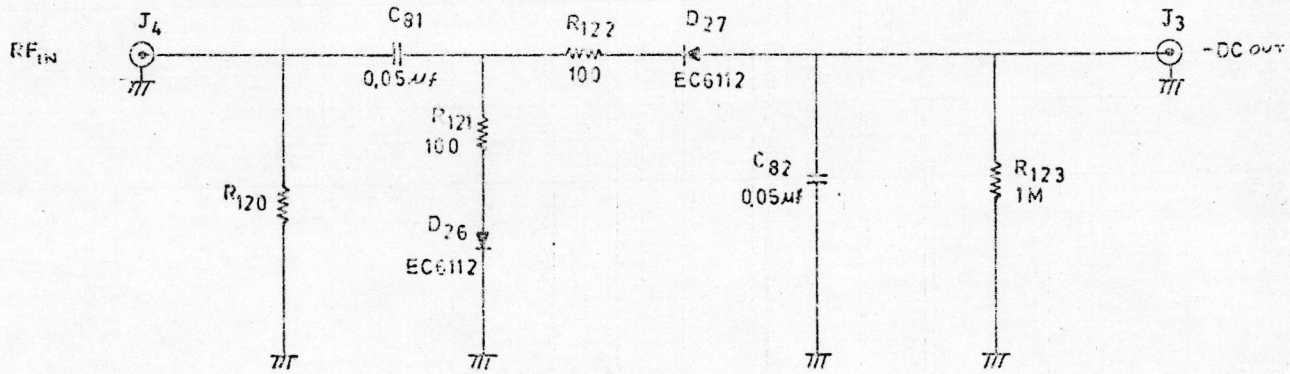


FIGURA Nº 4.11. DETECTOR

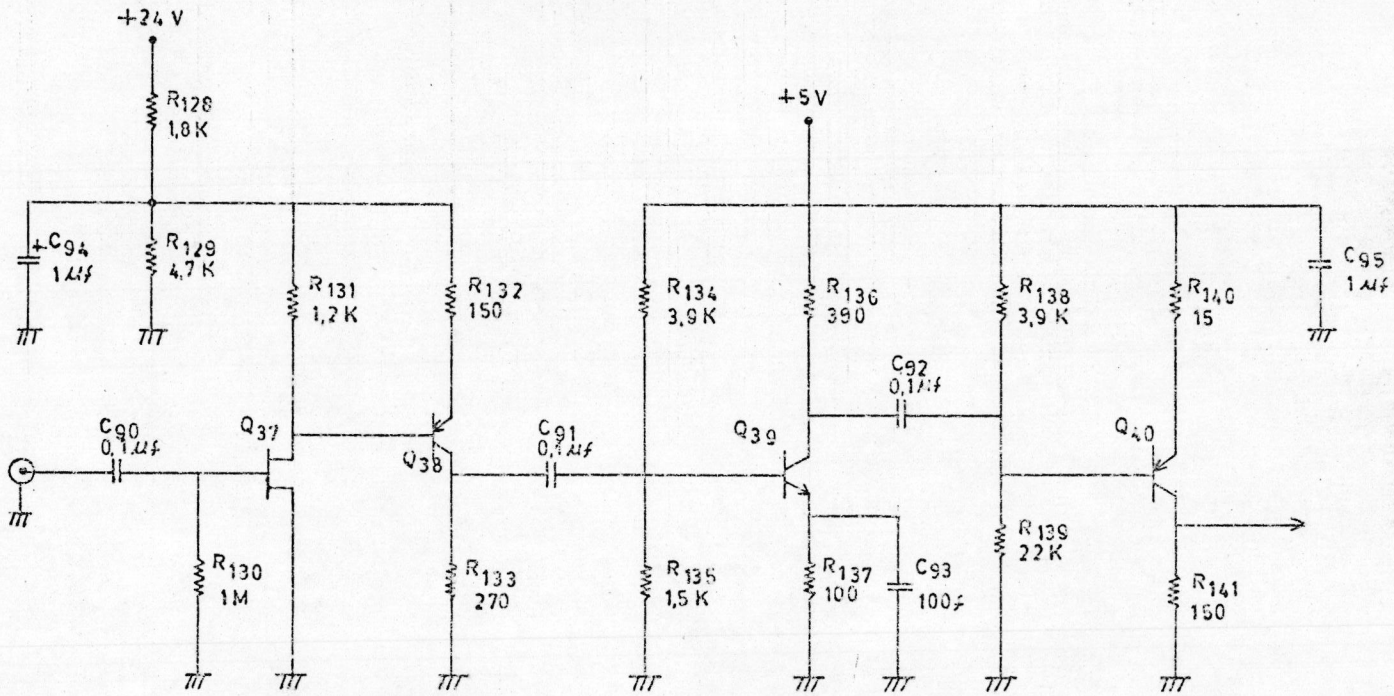


FIGURA Nº 4.12. CIRCUITO FORMADOR DE PULSOS DEL MARCADOR

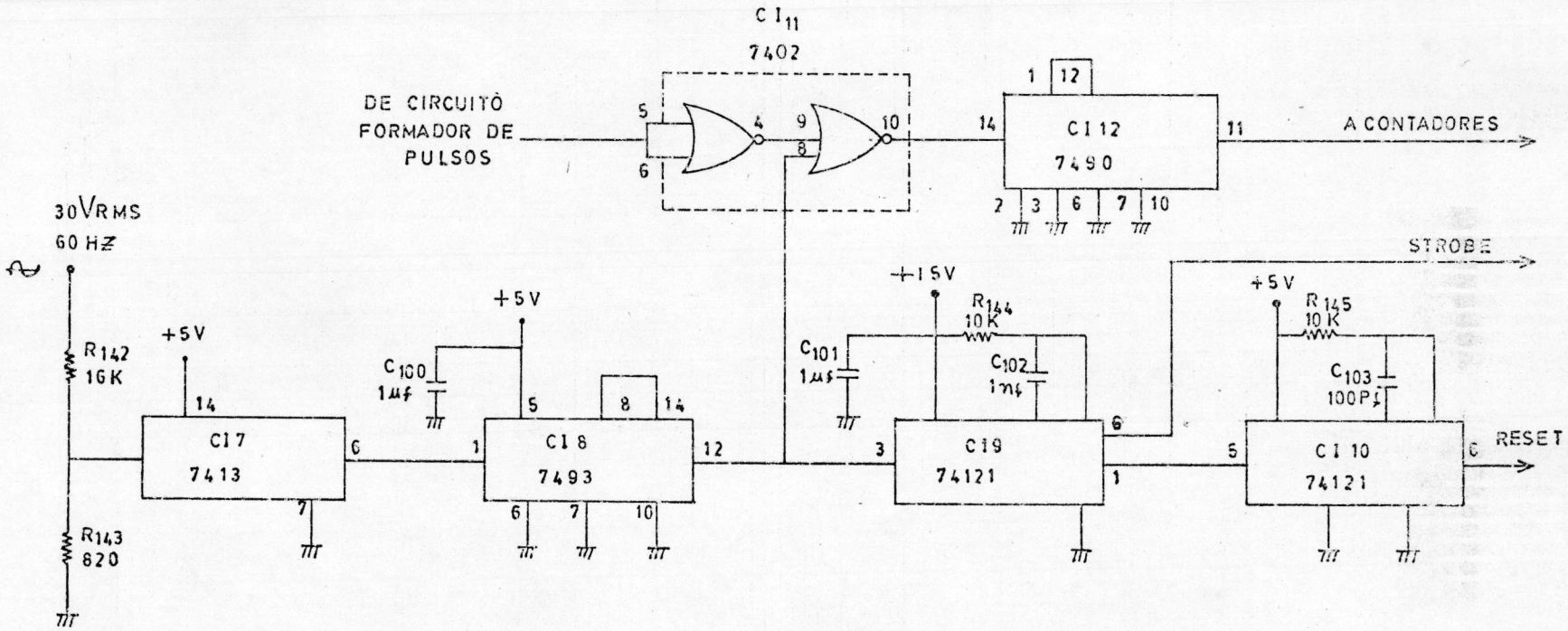


FIGURA Nº 4.13. BASE DE TIEMPO Y CONTROL

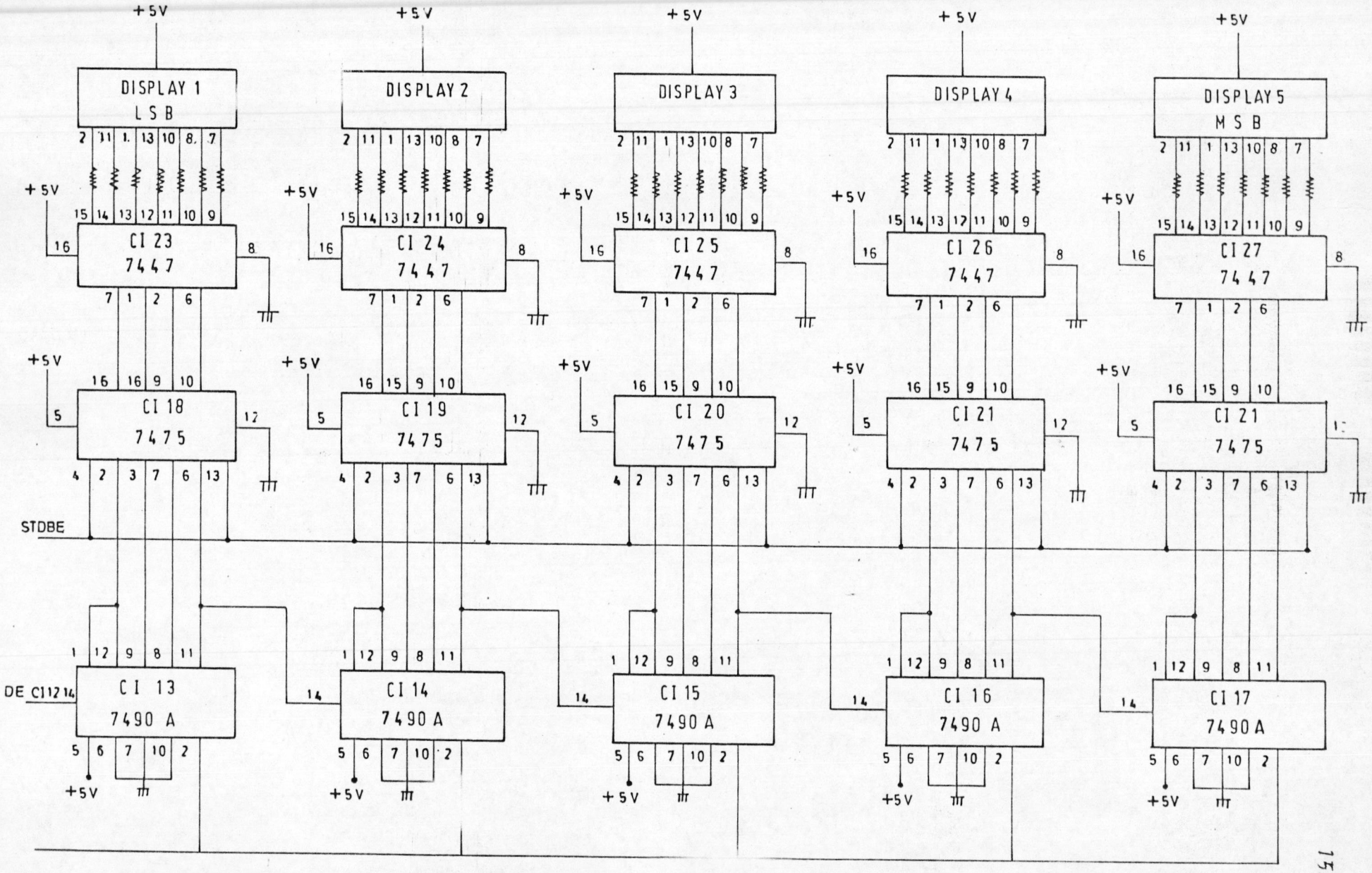


FIGURA Nº 4.14. CONTADORES Y EXPOSICION

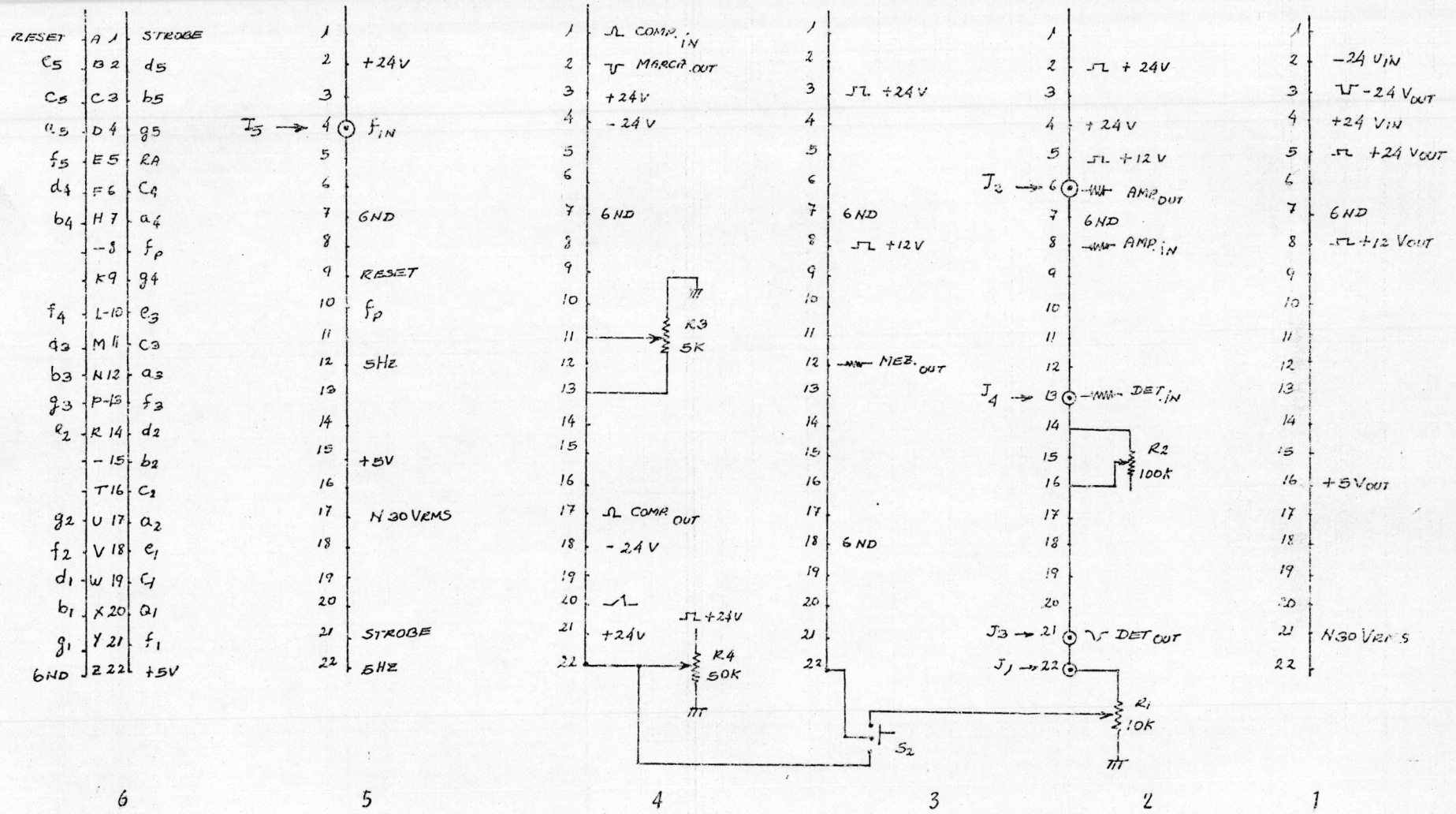
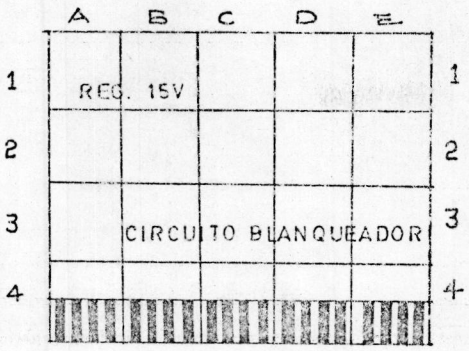
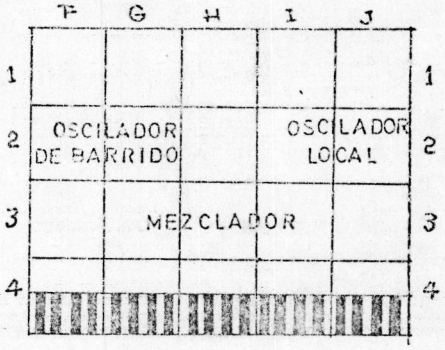


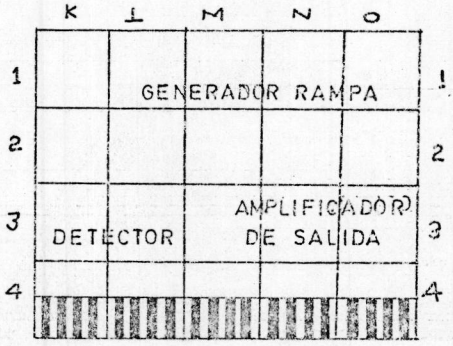
FIGURA Nº 4.15. DIAGRAMA DE CONEXIONES



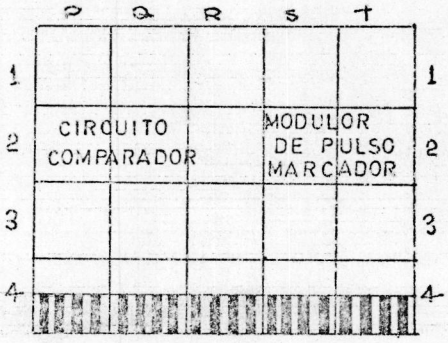
1



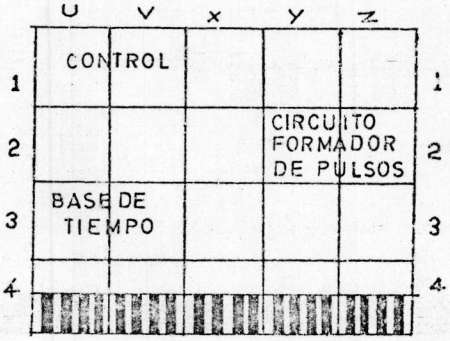
2



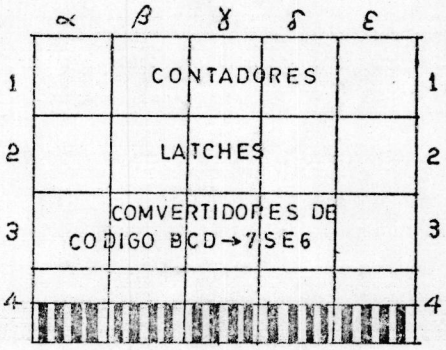
3



4



5



6

FIGURA Nº 4.16. POSICIONAMIENTO DE LOS CIRCUITOS

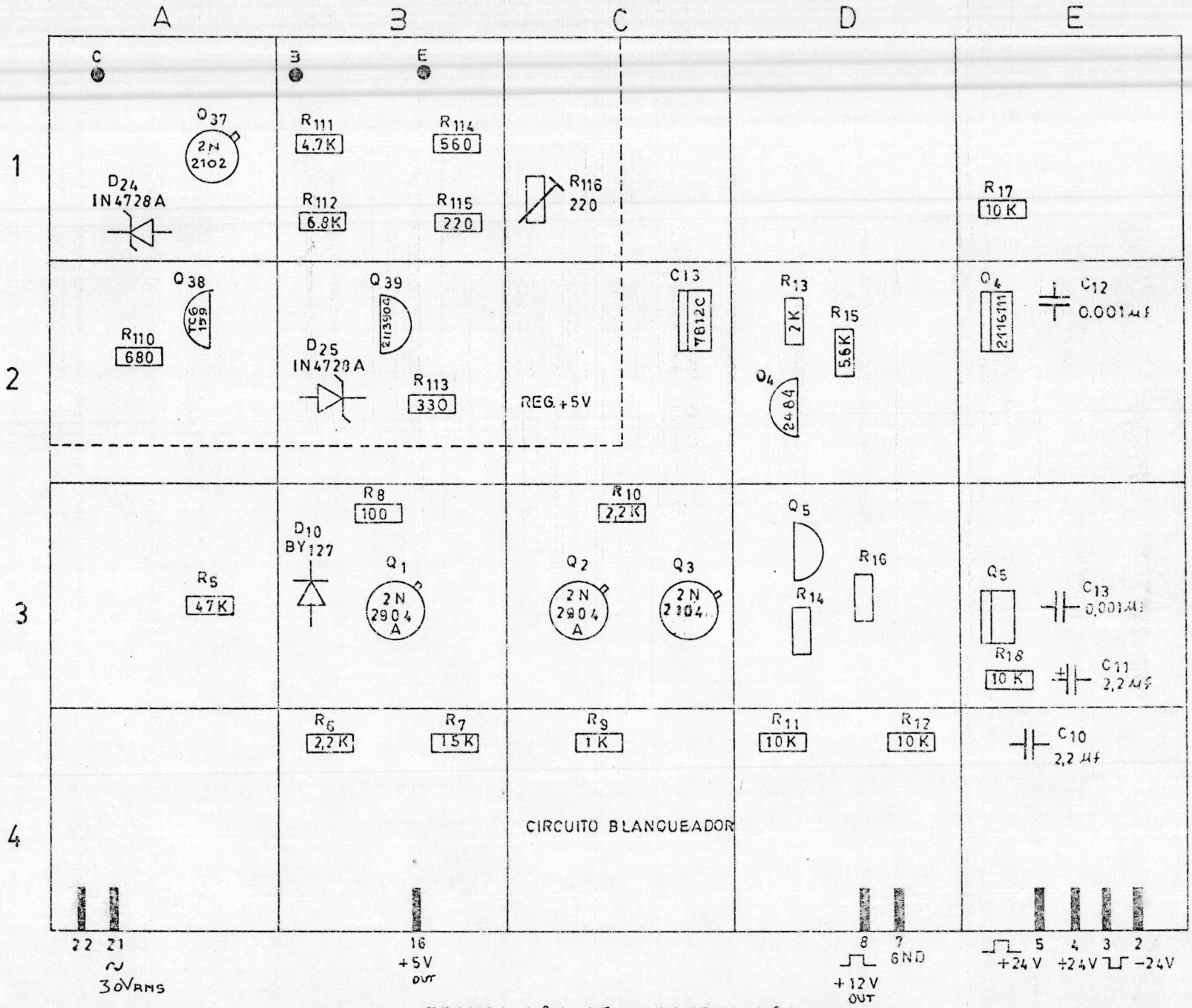


FIGURA Nº4.17. TARJETA Nº1

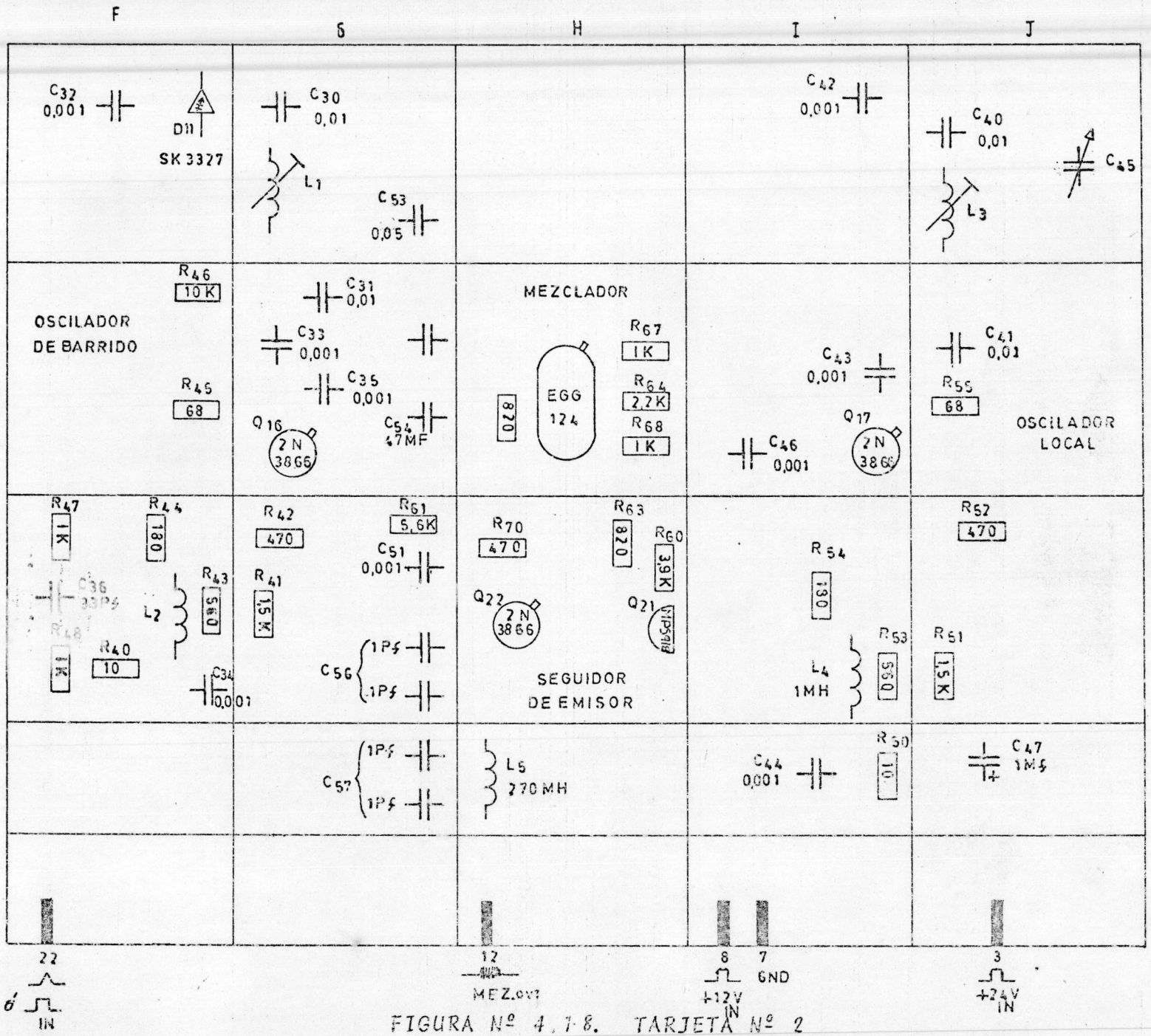


FIGURA Nº 4.1.8. TARJETA Nº 2

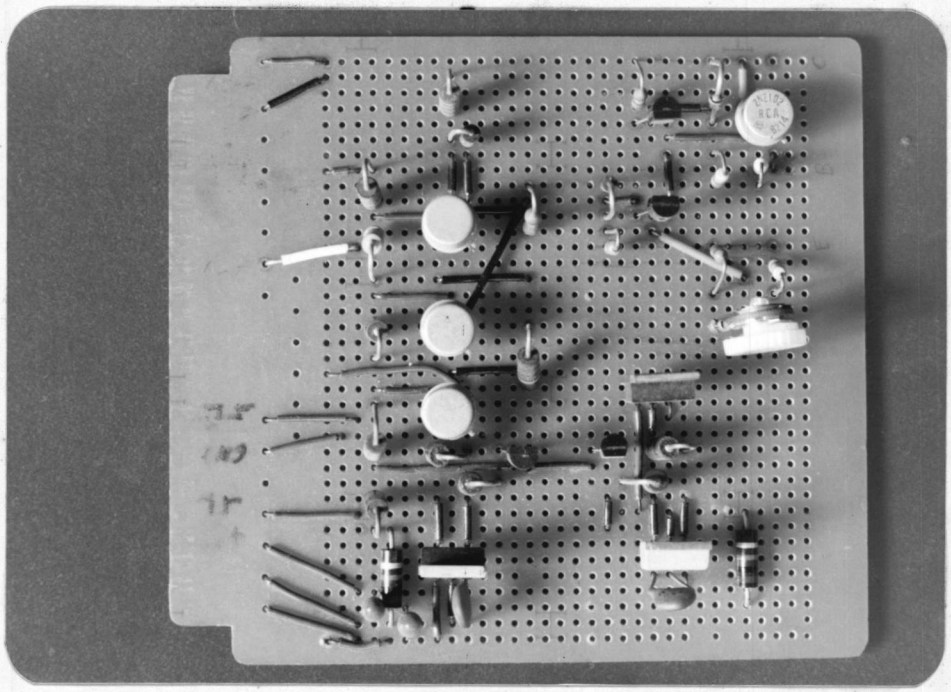


FIGURA Nº 4.19. TARJETA Nº 1

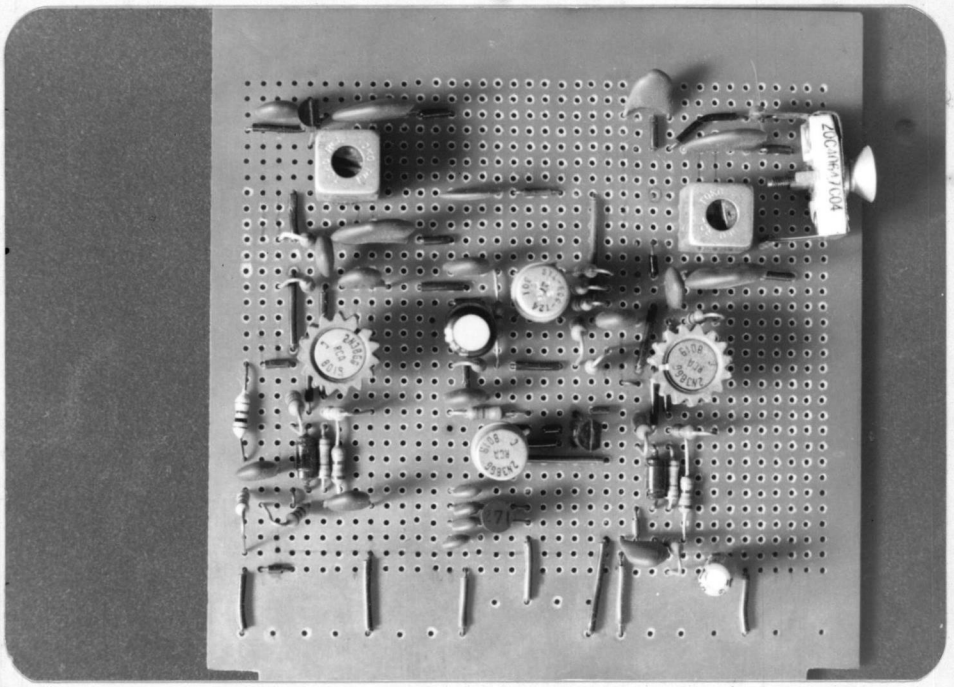


FIGURA Nº 4.20. TARJETA Nº 2

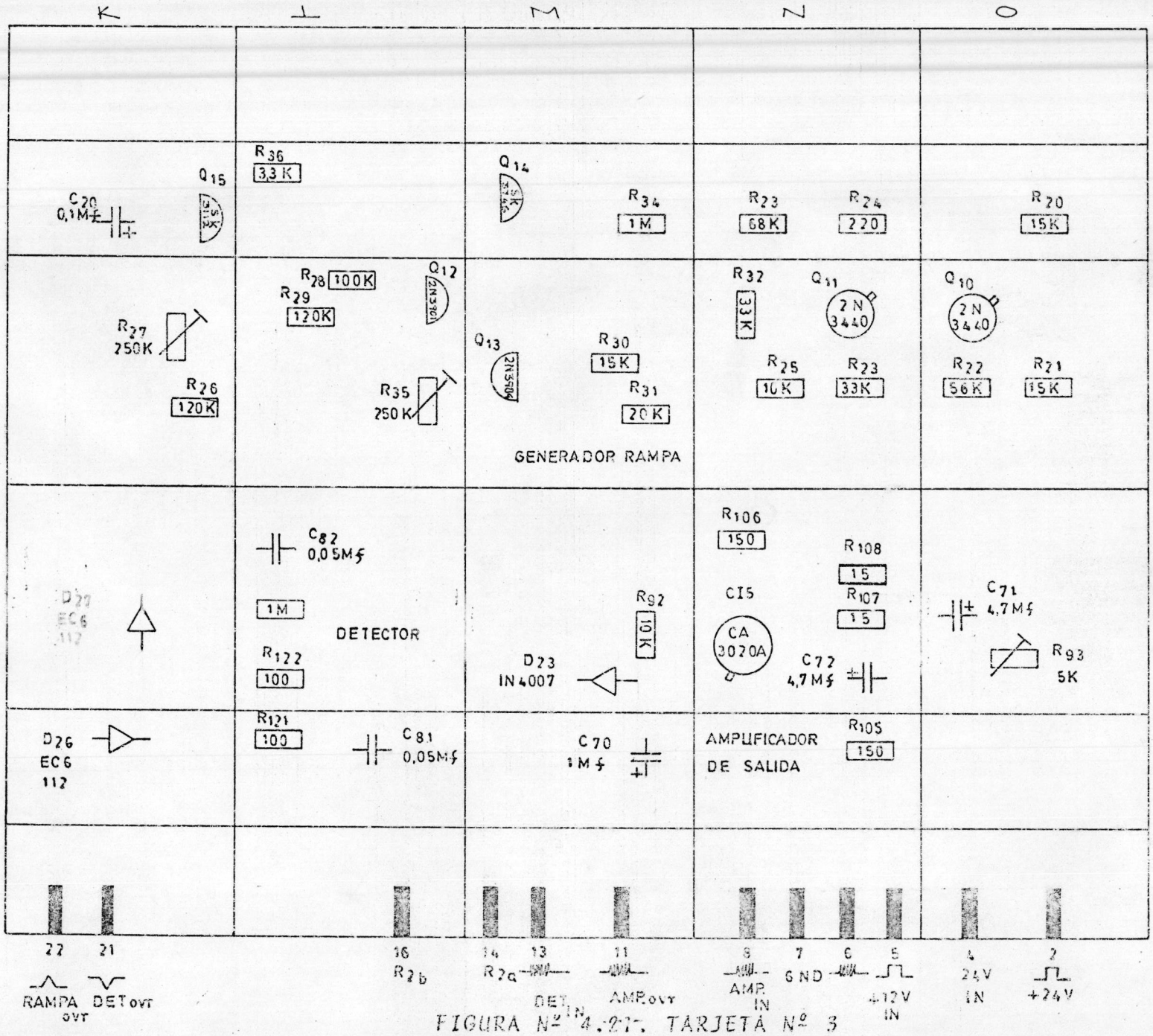


FIGURA Nº 4.27. TARJETA Nº 3

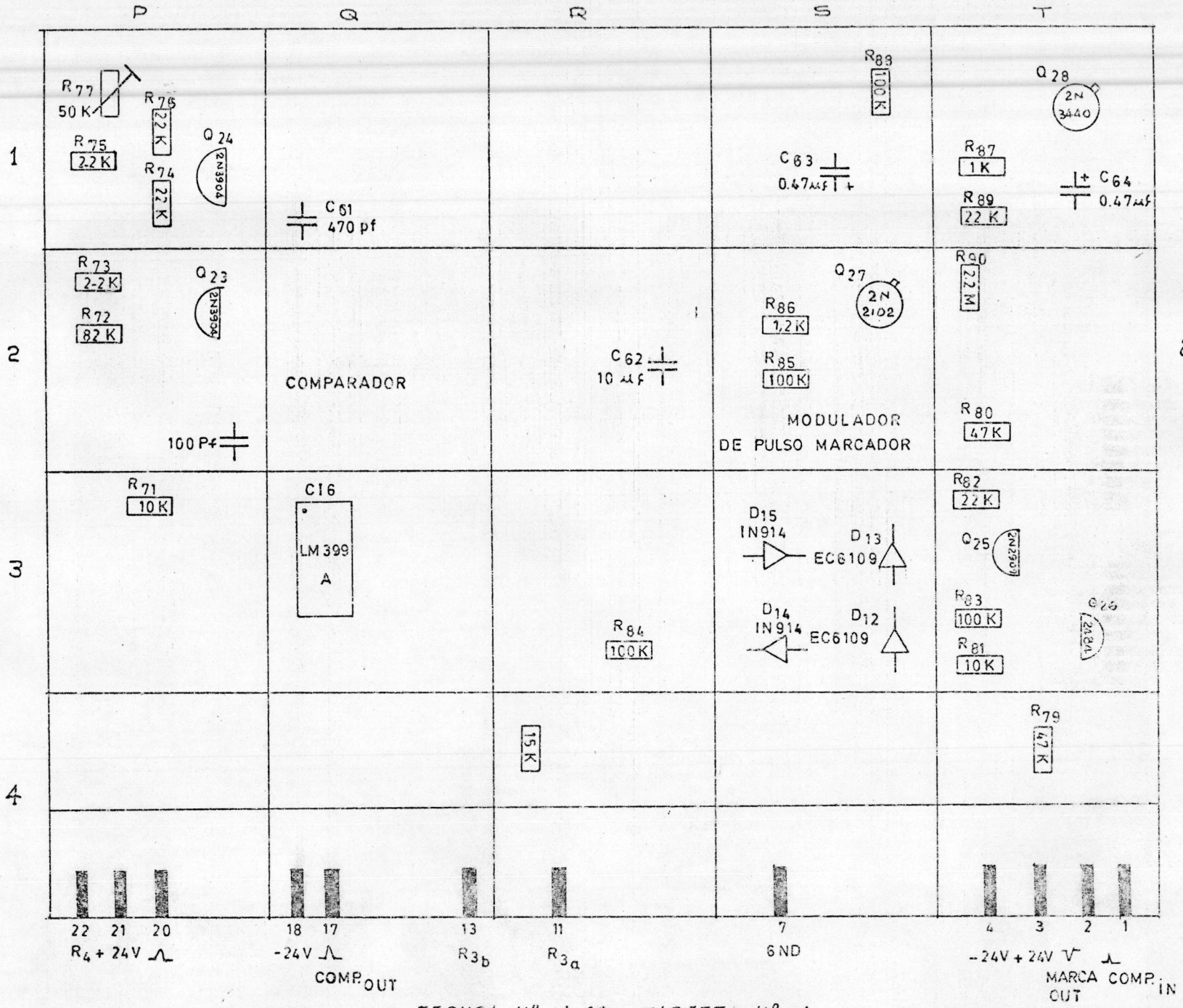


FIGURA Nº 4.22. TARJETA Nº 4

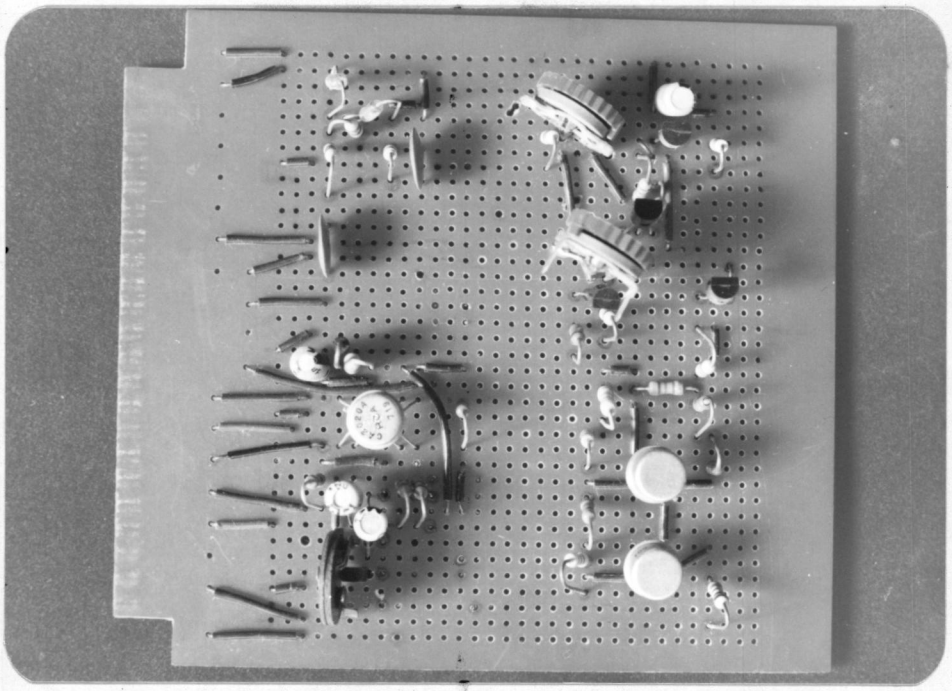


FIGURA Nº 4.23. TARJETA Nº 3

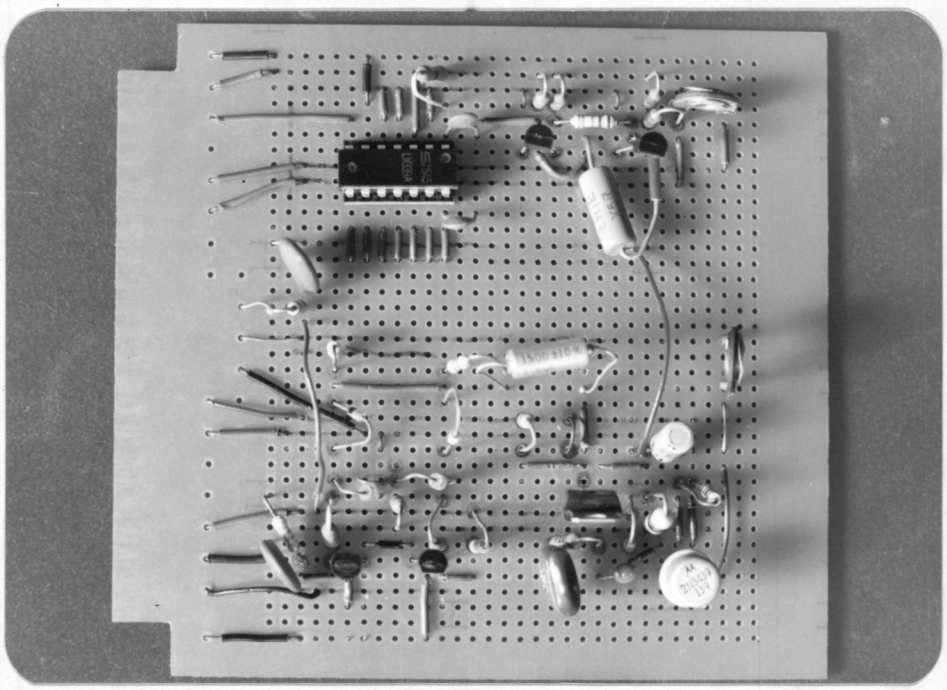


FIGURA Nº 4.24. TARJETA Nº 4

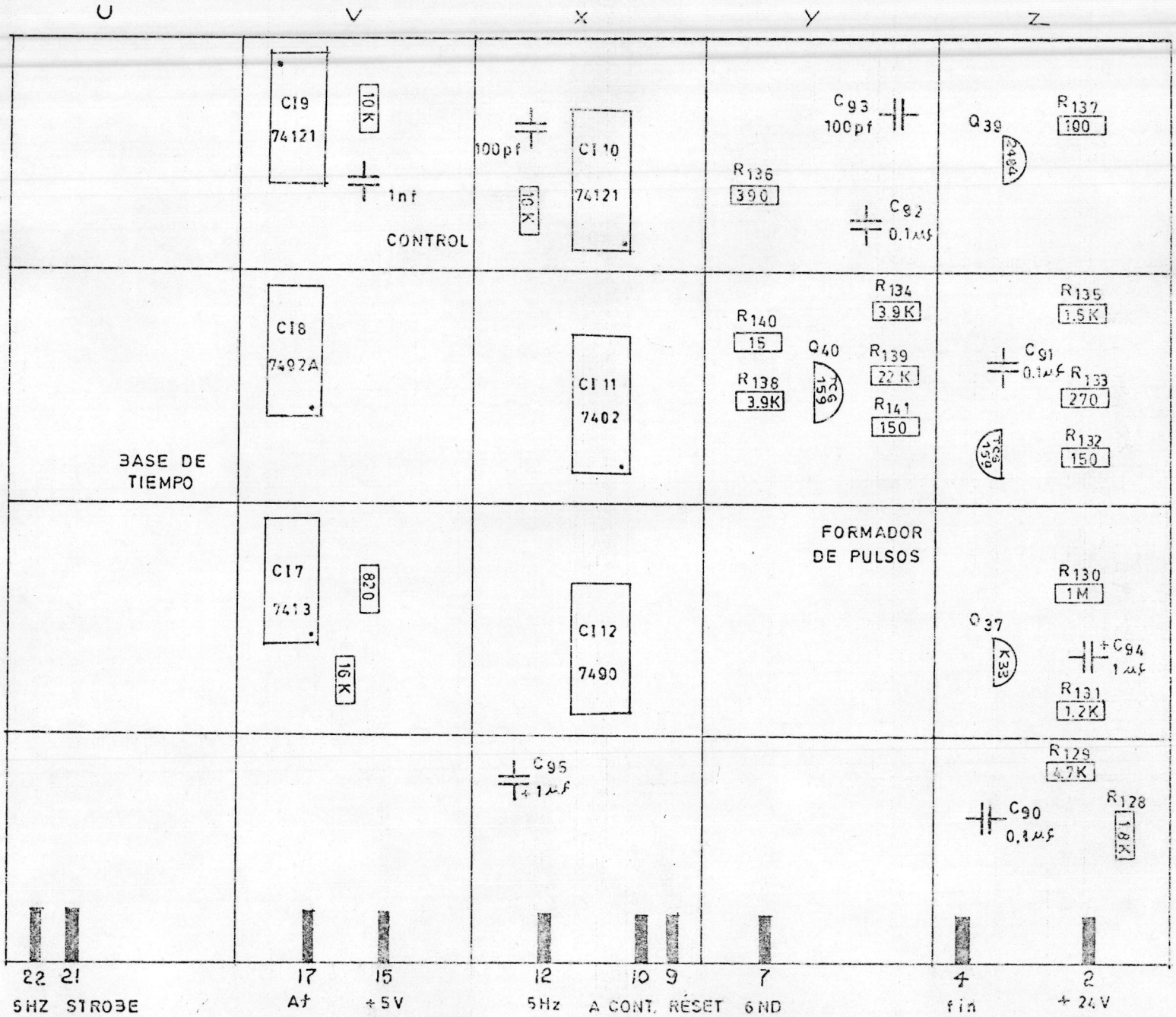


FIGURA Nº 4.25 . TARJETA Nº 5

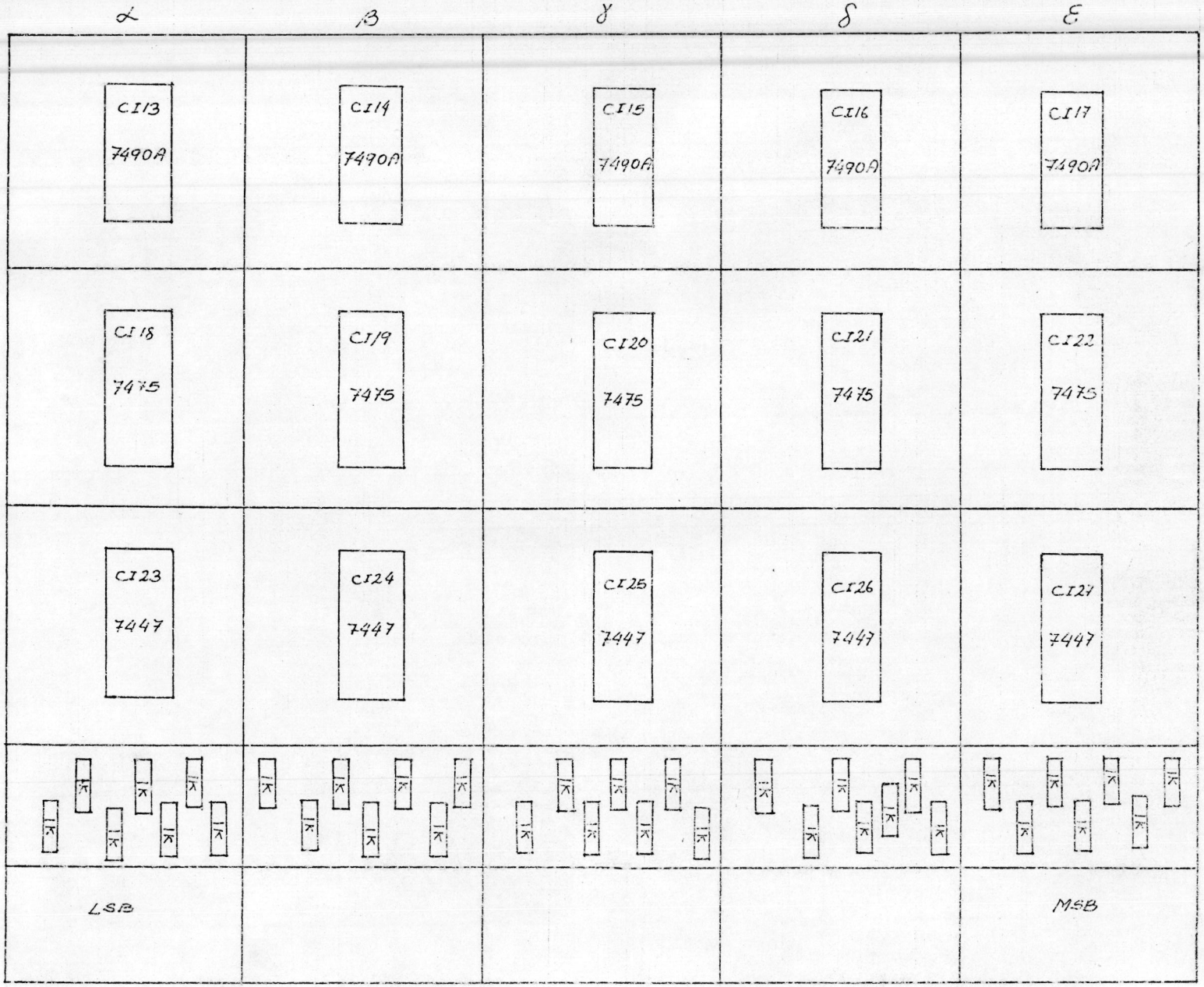


FIGURA Nº 4.26. TARJETA Nº 6.

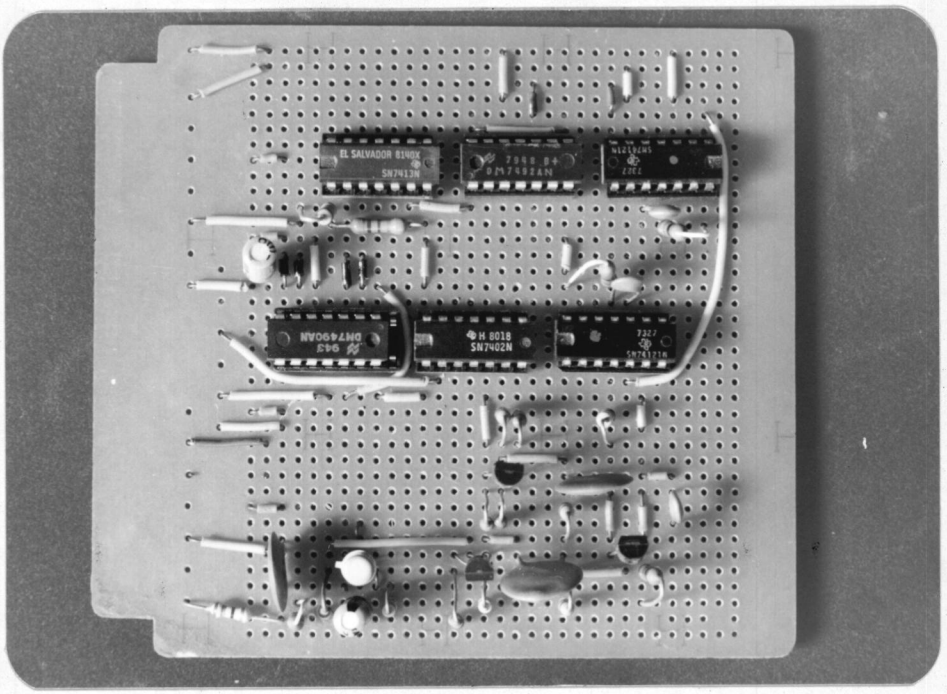


FIGURA Nº 4.27. TARJETA Nº 5

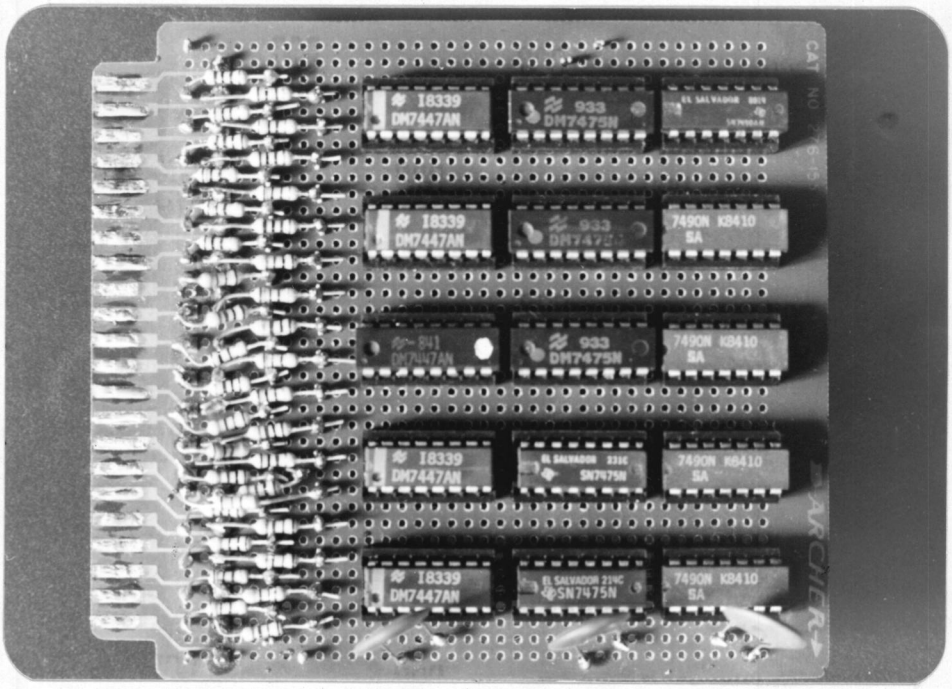


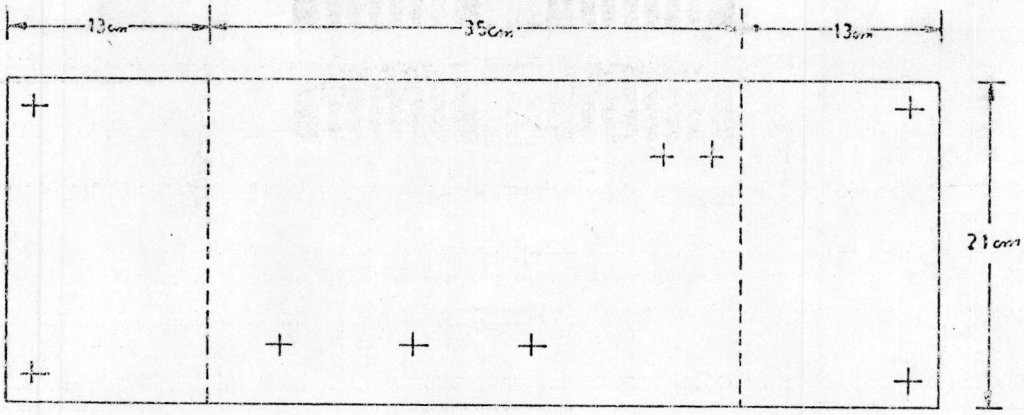
FIGURA Nº 4.28. TARJETA Nº 6

desde arriba hacia abajo. Hay que hacer notar que las tarjetas: 1,2,3,4,5, utilizan pines de un solo lado (del 1 al 22), y la tarjeta Nº 6 utilizan pines de ambos lados del conector, es decir se debe hacer uso tanto de la notación numérica secuencial como de la alfabética secuencial, (de la a hasta la z). Los pines utilizados de las 6 tarjetas con sus respectivas señales se pueden apreciar en la figura Nº 4: 15 .

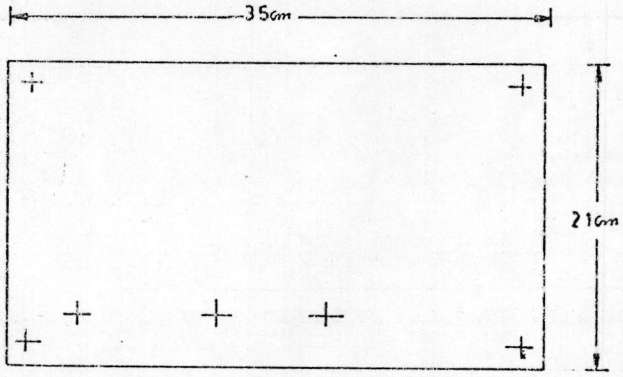
4.2. CHASIS O GABINETE

Para el montaje de las tarjetas de baquelita y transformadores de la fuente de poder se utilizó un gabinete (caja) metálico desarmable en cuatro partes, cuyas formas y dimensiones están dadas en la figura Nº 4. 29 .

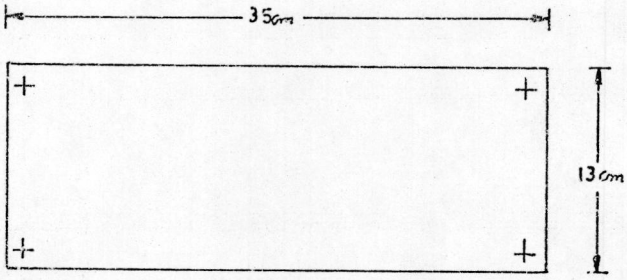
Las partes inferior y superior se complementan para sujetar los rieles de aluminio, que sujetarán a los 6 conectores SULLINS (22/44 pines), con su respectivo alambrado de pines (Figura Nº 4.30 a,b) y además a los dos transformadores utilizados pa



PARTE SUPERIOR



PARTE INFERIOR



PARTE POSTERIOR Y ANTERIOR

FIGURA Nº 4.29. PLANOS DEL CHASIS

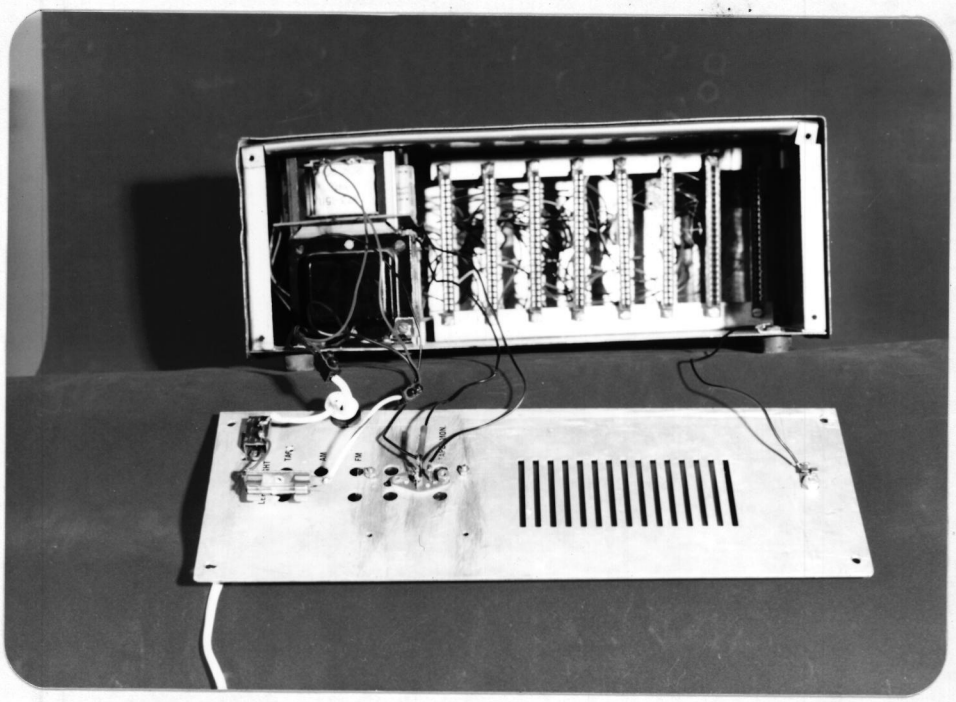


FIGURA Nº 4.30.a. VISTA INTERIOR POSTERIOR

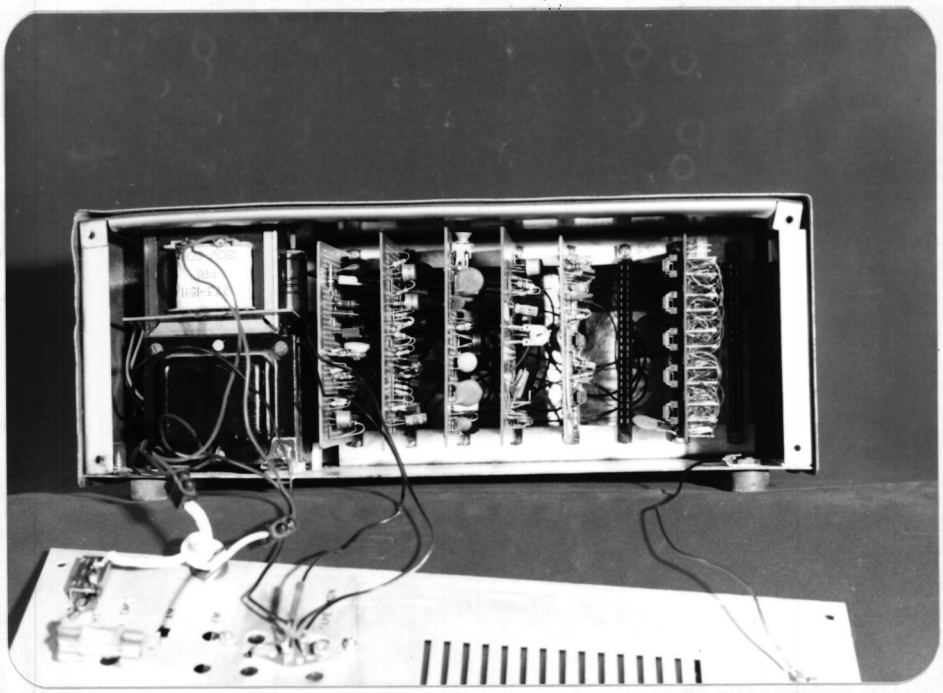


FIGURA Nº 4.30.b. VISTA INTERIOR POSTERIOR

ra las fuentes de poder de los diversos sistemas.

La parte posterior (de aluminio ranurado) sirve como disipador térmico al circuito integrado regulador de +5 voltios (CI-28), así como también como soporte al fusible de protección del generador de barrido (Figura Nº 4. 31).

La parte anterior o panel de control es donde están situados los potenciómetros de control y conectores coaxiales, así como una salida de servicio de +24 voltios. La disposición y funciones de cada uno de los controles y conectores están dados en la figura Nº 4.32,b, aunque para una mayor descripción de sus funciones se expondrán detenidamente en el siguiente capítulo.

Una vista completa del equipo armado es dada en la figura Nº 4. 32.a.

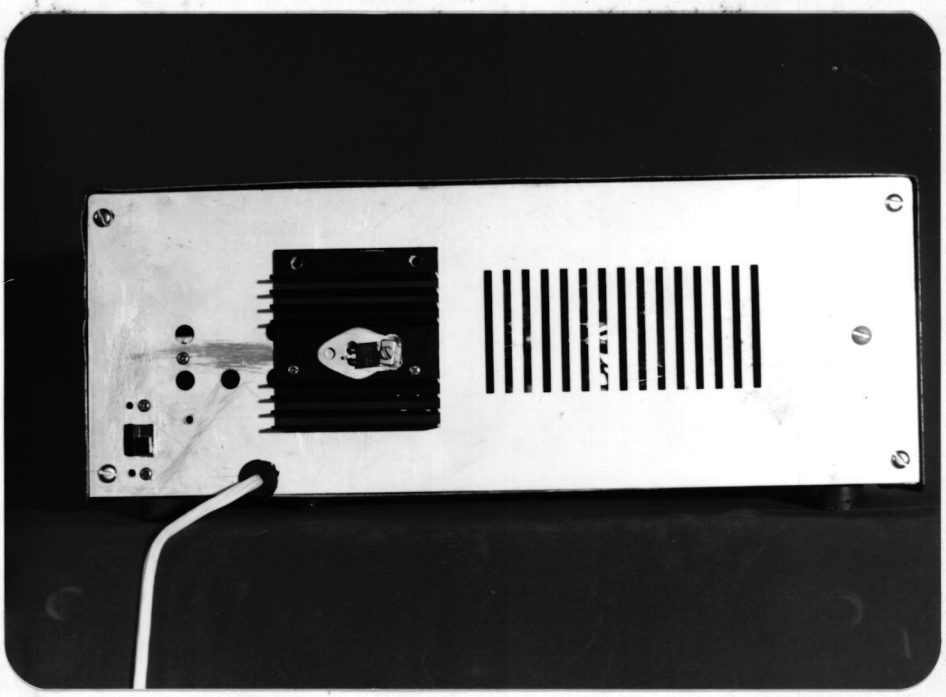


FIGURA Nº 4.31. VISTA POSTERIOR

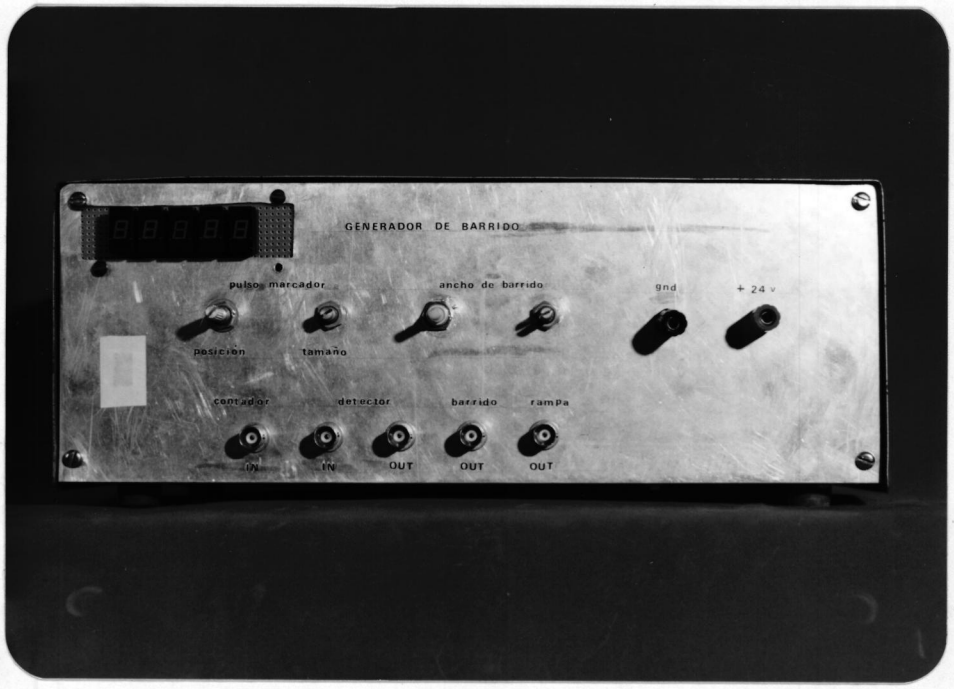


FIGURA Nº 4.32. VISTA ANTERIOR

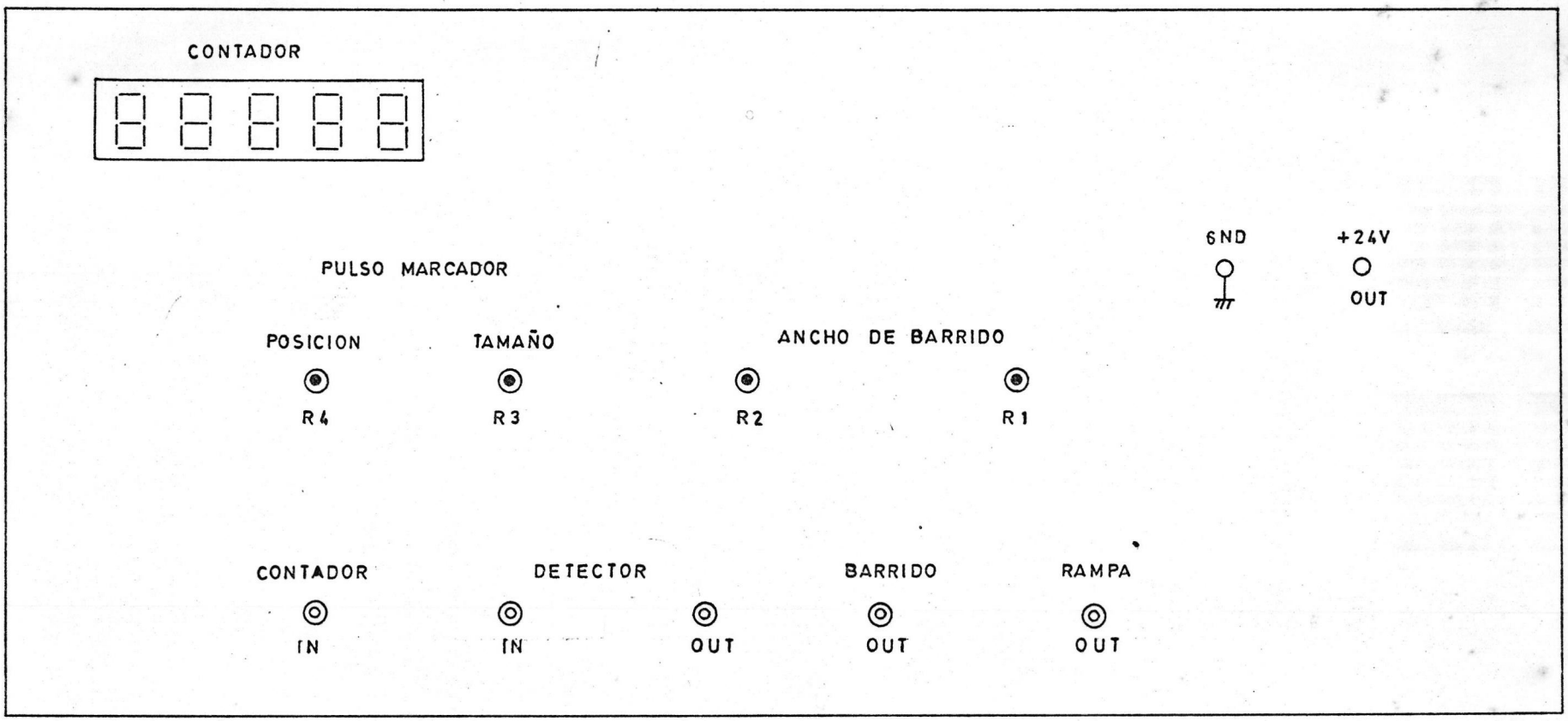


FIGURA Nº 4.32.b. DISPOSICION DE CONTROLES Y CONECTORES

BIBLIOTECA

CAPITULO V

INSTRUCCIONES DE OPERACION Y PRUEBA EXPERIMENTAL

5.1. INSTRUCCIONES DE OPERACION

Se expondran a continuación los procedimientos para una correcta utilización y operación de este generador de barrido. Primeramente se explicarán las funciones de cada uno de los controles y conectores del panel frontal (figura Nº 4.32.b), así:

POTENCIOMETROS

R_1 y R_2: Controlan la amplitud y forma de onda - Rampa aplicada al oscilador de barrido, por lo que proporcionan un control para el ANCHO DE BARRIDO (200 KHz a 6 MHz , aproximadamente).

R_3: Controla el tamaño del PULSO MARCADOR

R_4: Controla la posición del PULSO MARCADOR.

CONECTORES

J_1: Proporciona la señal RAMPA aplicada al oscilador de barrido (0 a 12 voltios - pico).

J_2: Proporciona la señal de BARRIDO de 12 - voltios pico - pico, en una impedancia de salida de aproximadamente 200 ohmios.

J_3: Salida de la señal detectada y marcada.

J_4: Entrada al DETECTOR de la señal respuesta del dispositivo bajo test($5V_{p-p}$máximo).

J_5: Entrada al contador digital de frecuencia (Z_{in} = 1 MΩ).

A continuación se expone una prueba experimental y la manera correcta de interconectar el generador de barrido con el equipo bajo test y el osciloscopio.

5.2. PRUEBA EXPERIMENTAL

Como una prueba típica de aplicación del generador de barrido, se escogió la que tiene que ver con el diseño y alineación de filtros activos pasabanda.

Se implementó el siguiente filtro activo pasabanda:

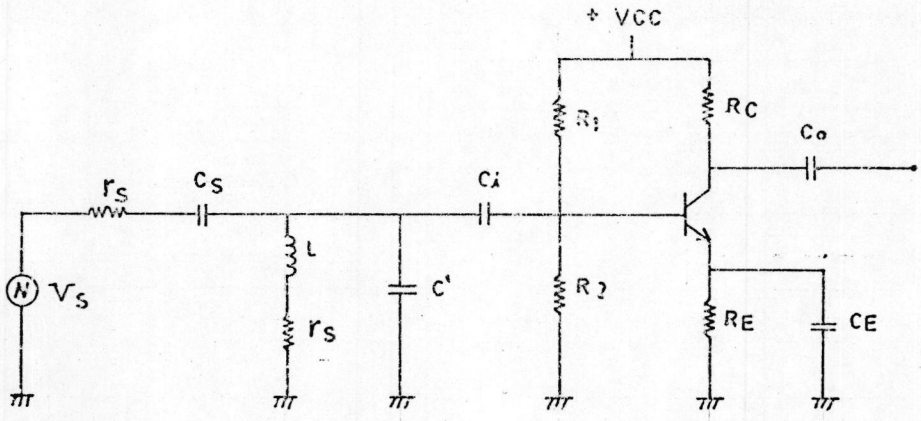


FIGURA Nº 5.1. a. FILTRO ACTIVO PASABANDA

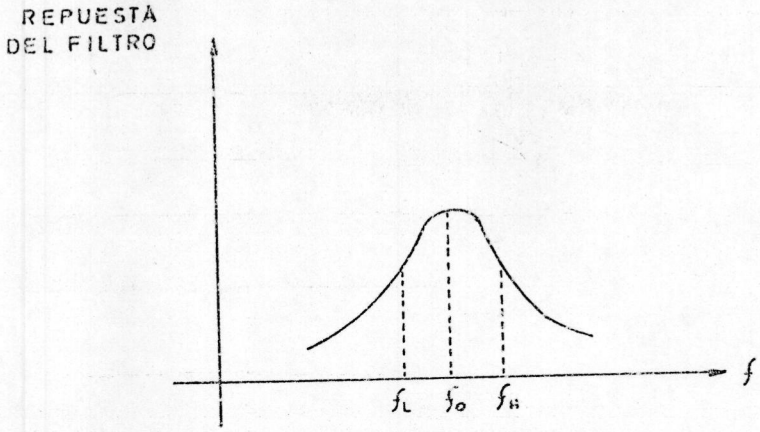


FIGURA Nº 5.1.b. RESPUESTA DEL FILTRO ACTIVO PASABANDA

Los condensadores de acoplamiento C_i y C_o, así como el de paso C_E, son escogidos para poseer baja impedancia en las frecuencias de operación del filtro - pasabanda.

De la figura Nº 5.1.a.:

r_s: impedancia de salida de la fuente de señal.
r_c: representa las pérdidas en la bobina

El circuito equivalente del circuito de la figura Nº 5.1.a., es el siguiente:

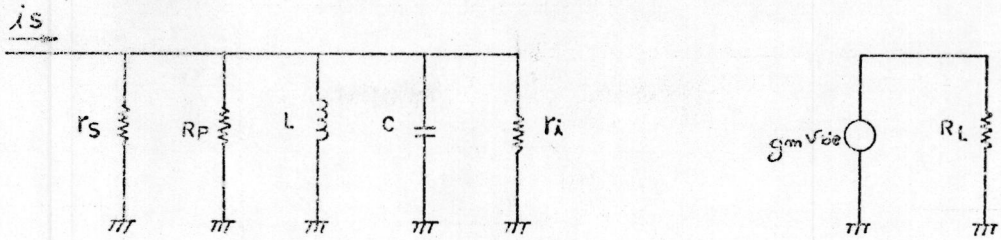


FIGURA Nº 5.2. CIRCUITO EQUIVALENTE DEL FILTRO ACTIVO PASABANDA

En donde:

$$r_i = R_1 / R_2 / r_{be}$$

$$r_{b'e} = \frac{H_{fe}}{40 I_{EQ}}$$

$$g_m = 40 I_{EQ}$$

$$R_p = r_c Q_c = W L Q_c$$

$$C = C' + C_{be} + (1 + g_m R_L)\, C_{bc} \qquad C_{b'c} = \frac{g_m}{W_T}$$

R_p representa la resistencia paralelo equivalente debido a las pérdidas de la bobina L.

C_{be} es la capacitancia parásita de la junta base - emisor del transistor.

C_{bc} es la capacitancia parásita de la junta base - colector del transistor.

La frecuencia central f_o está dada por:

$$f = \frac{1}{2\pi \sqrt{LC}}$$

y el ancho de banda del filtro está dado por:

$$BW = f_H - f_L = \frac{1}{2\pi \cdot RC}$$

siendo:

$$R = r_s // R_p // r_{be} // R_1 // R_2 = r_s // R_p // r_i$$

De acuerdo al diagrama de conexiones de la figura Nº 5.3., se hicieron las siguientes pruebas:

Se aplicó la señal del generador de barrido al filtro activo pasabanda, utilizando un atenuador - limitador a la entrada de éste.

Se procedió luego a variar el valor del condensador

C', manteniendo la inductancia L constante (L=1 uH), observando en el osciloscopio las variaciones correspondientes en la frecuencia central (f_0) del filtro, y en su ancho de banda (f_h-f_l), para lo cual se hicieron los siguientes cálculos teóricos previamente:

C'	C	fo
(nf)	(nf)	(MHz)
10	10.8	1.5
5	5.8	2.1
3	3.8	2.6
1.5	2.3	3.3
1	1.8	3.7

En cada uno de los casos se pudo verificar y observar claramente, que a menores valores de C', la frecuencia central (f_0) aumentaba (se corría hacia la izquierda de la pantalla del osciloscopio), y de que el ancho de banda también aumentaba.

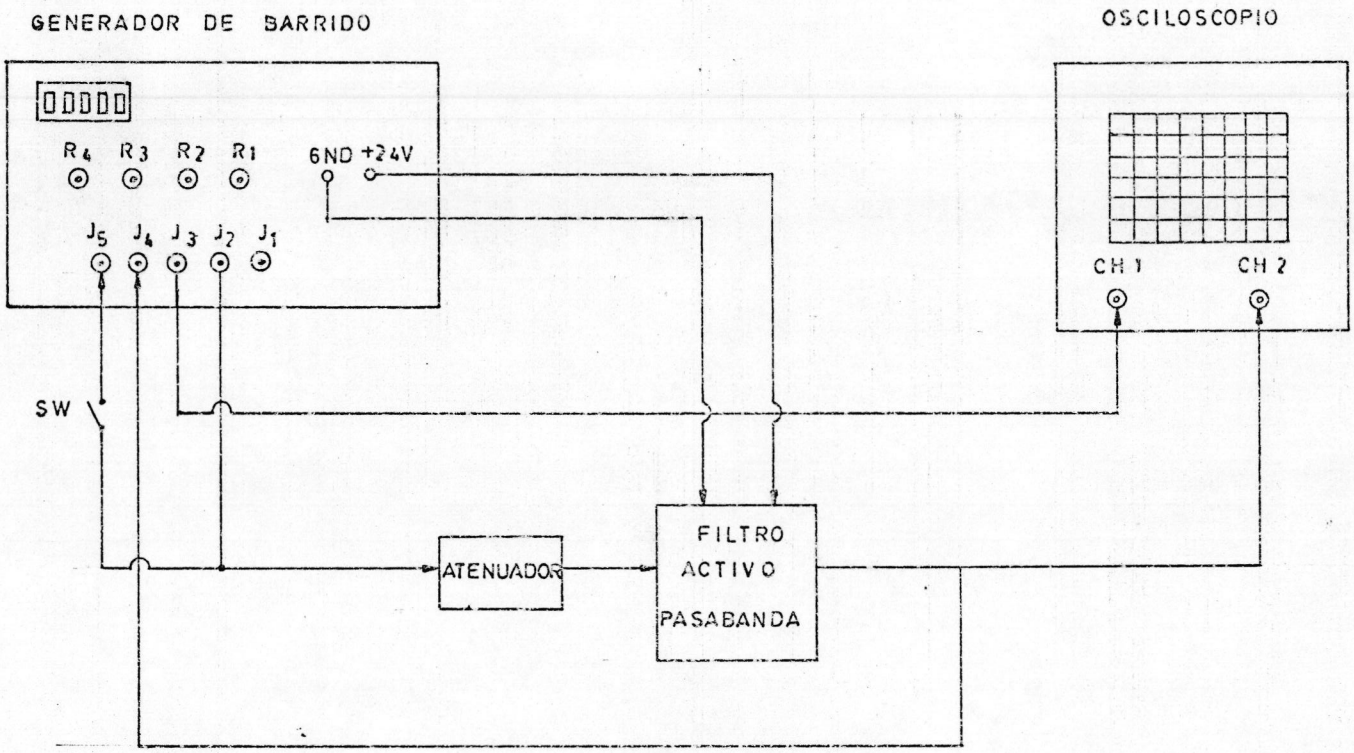


FIGURA Nº 5.3. DIAGRAMA DE INTERCONEXION DE EQUIPOS PARA LA PRUEBA TEST

Finalmente se utilizó el PULSO MARCADOR VARIABLE conjuntamente con el CONTADOR DIGITAL DE FRECUENCIA para verificar los valores de la frecuencia central (f_0) y el ancho de banda (BW), observándose un ligero error con respecto a los valores teóricos.

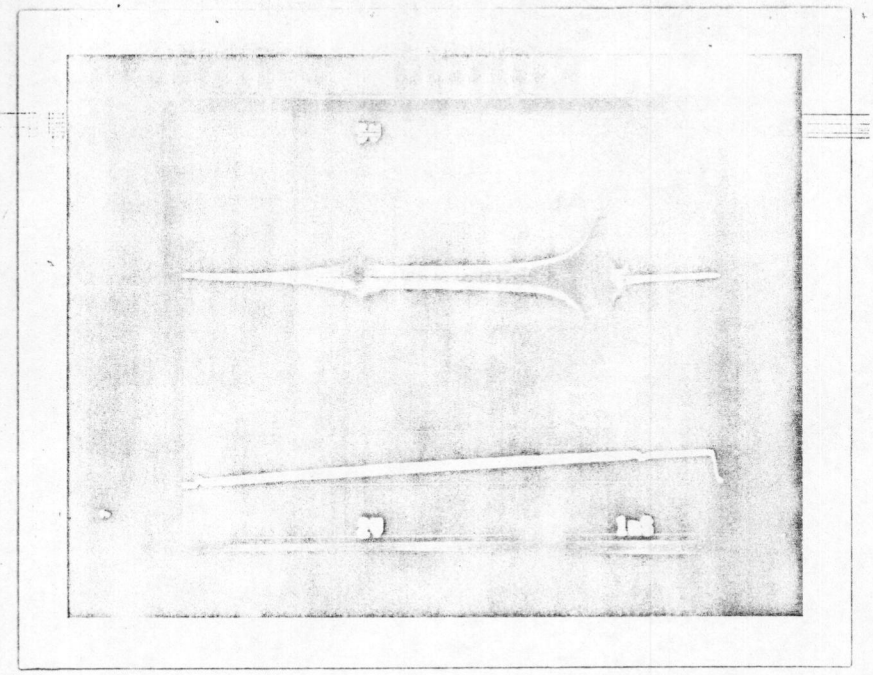


FIGURA Nº 5.4. RAMPA APLICADA AL VARACTOR Y RESPUESTA DEL FILTRO PASABANDA.

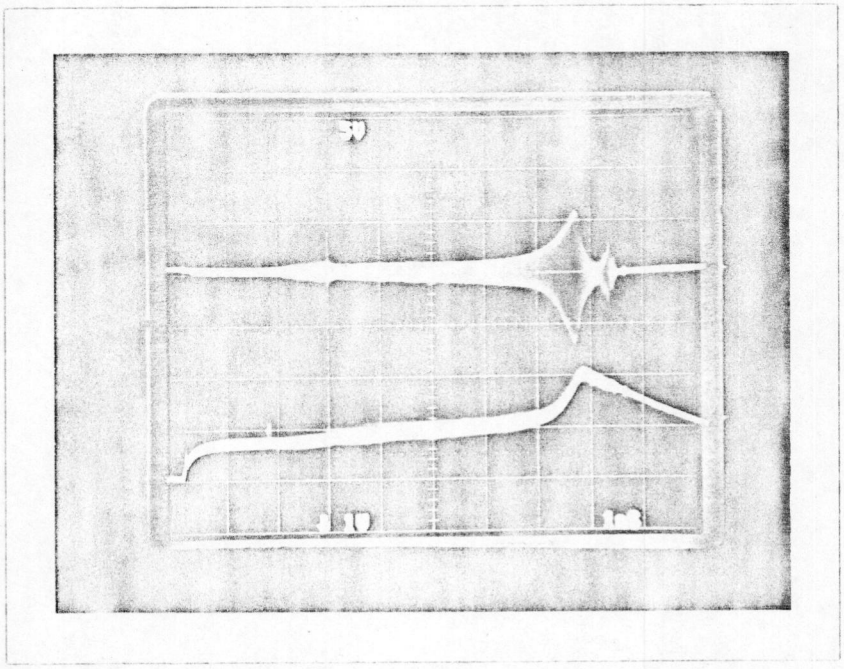


FIGURA Nº 5.5. RESPUESTA DEL FILTRO PASABANDA Y SALIDA DEL DETECTOR

CONCLUSIONES Y RECOMENDACIONES

El generador de barrido es un equipo importante y necesario en el diseño y calibración de diversos equipos y dispositivos electrónicos, como por ejemplo: diseño y calibración de etapas de frecuencia intermedia en radio y televisión, amplificadores - sintonizados, filtros activos y pasivos, etc.

Es de hacer notar que habiendo una amplia gama de frecuencias en el espectro: baja (LF), media (MF), alta (HF), muy alta (VHF), ultra alta (UHF), etc., es importante el especificar para que el rango de frecuencia en que está diseñado el generador de barrido para trabajar; en nuestro caso el presente prototipo está diseñado para las bajas y medias - frecuencias (200 KHz a aproximadamente 6 MHz).

Es importante indicar, que el ANCHO DE BARRIDO máximo depende casi exclusivamente de la caracterís-

tica CAPACITANCIA Vs. VOLTAJE del diodo VARACTOR - utilizado. Es así, que se utilizó en primer momento el diodo Varactor SK3327/614 el cual produce un ancho de barrido entre 500 KHz y 3 MHZ, no así el diodo Varactor ECG 618 que posee una alta relación de capacitancia (C/C = 15), y dá origen a un ancho de barrido mayor que en el caso anterior (200 KHz a aproximadamente 6 MHz). Las características aproximadas de Capacitancia Vs. Voltaje de ambos diodos, son expuestas en la figura Nº .

Las características principales que debe poseer un buen generador de barrido son analizadas brevemente para el presente prototipo:

La respuesta de amplitud con la frecuencia es relativamente constante, como puede observarse al variar completamente el control de ANCHO DE BARRIDO (R_1 y R_2) del generador, debiéndose ésto a las buenas características de "limitación" del amplificador de salida (CA3020). Esta característica es importante que esté en condiciones óptimas para evitar errores en la obtención de la respuesta de MAGNITUD del equipo o dis

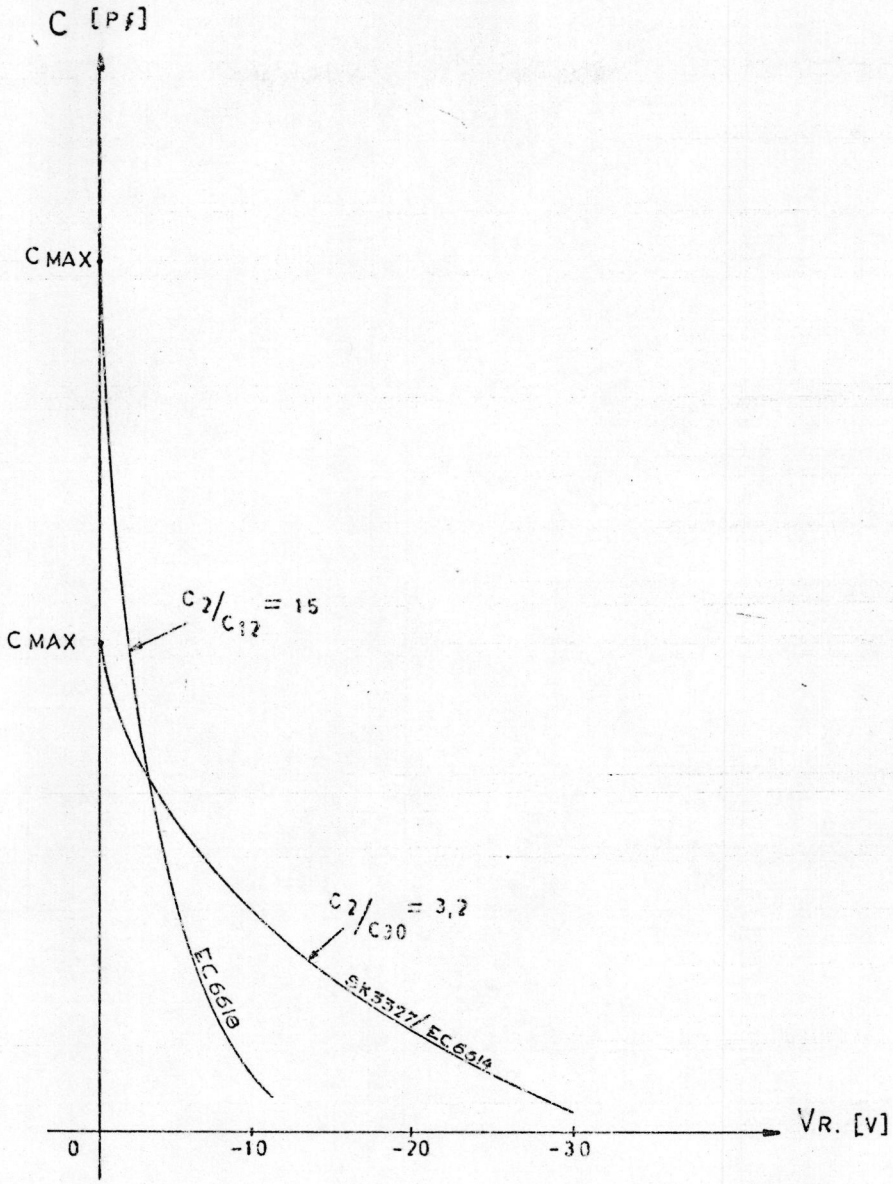


FIGURA A-1. CARACTERISTICAS CAPACITANCIA DE VOLTAJE REVERSO PARA LOS DIODOS ECG 614 y ECG 618

positivo bajo test.

La LINEALIDAD de la frecuencia de barrido es otra - de las principales características que debe poseer un buen generador de barrido. En el presente prototipo es posible observar "linealidades por tramos o sectores", lo cual puede deberse a una falta de"linealización", de la forma de onda Rampa aplicada al diodo Varactor del oscilador de barrido. Estos circuitos de "linealización" son implementados en generadores de barrido de alta precisión, y requieren - una compleja y larga calibración.

La estabilidad de frecuencia es otra de las características que deben ser óptimas en un buen generador de barrido. En el presente prototipo, esta caracterpistica es relativamente buena, aunque existe ina ligera inestabilidad (vibración observada en la pantalla del osciloscopio) que podría perturbar en menor grado las mediciones de la frecuencia que indica el pulso marcador. Esta ligera inestabilidad puede deberse a diversos factores, como por ejemplo: a variaciones casi imperceptibles de la frecuencia -

de sincronización (línea), a una distorsión intrínseca que ocurre en todo diodo Varactor, a inestabilidades propias del generador de forma de onda Rampa que es aplicada al oscilador de barrido, o inestabilidades propias de los elementos utilizados en la construcción del presente prototipo de generador de barrido.

El RUIDO es otra característica que debe ser tomada en cuenta en un generador de barrido, el cual debe ser mínimo en lo posible. En el presente prototipo es posible observar en la pantalla de un osciloscopio una cierta cantidad de ruido, pero que no afecta mayormente al barrido de frecuencia. Este ruido generalmente es eliminado en dispositivo o equipo bajo test, los cuales poseen filtros eliminadores de ruido. Se puede aformar ésto, luego de las pruebas experimentales efectuadas y detalladas en el Capítulo V.

La DISTORSION del barrido es la última característica a analizarse en el presente prototipo, la cual es debido primordialmente a distorsiones intrínse-

BIBLIOGRAFIA

1. NATIONAL SEMICONDUCTOR
   LINEAR APPLICARIONS, 1973.
2. RCA CIRCUITOS INTEGRADOS LINEALES, 1970.
3. TEXAS INSTRUMENTS: TRANSISTOR CIRCUIT REGION, INTERNATIONAL STUDENT EDITION, Mc. GRAW HILL, 1963.
4. ELECTRONIC CIRCUITS: DISCRETE AND INTEGRATED, SCHILLING BELOVE, Mc GRAW HILL), INTERNATIONAL STUDENT EDITION, Mc GH, 1968.
5. PRINCIPLES OF COMUNICATION SYSTEMS, TAUB AND SCHILLING INTERNATIONAL STUDENT EDITION, Mc. GRAW HILL, 1971.
6. ELECTRONIC DEVICES AND CIRCUIT THEORY. BOYLESTAD AND MASHELHY PRENTICE HALL, 1978.
7. THE GIANT BOOK OF ELECTRONIC PROJECTS, TAB BOOKS INC, 1982.
8. THE TTL DATA BOOK: TEXAS INSTRUMENTS INC., 1976.
9. FRECUENCY SYNTHESIS: TEORY DESIGN APPLICATIONS - VENCESLAV F. KROUPA, 1973.