



Arcentales, V

vaarcent@espol.edu.ec

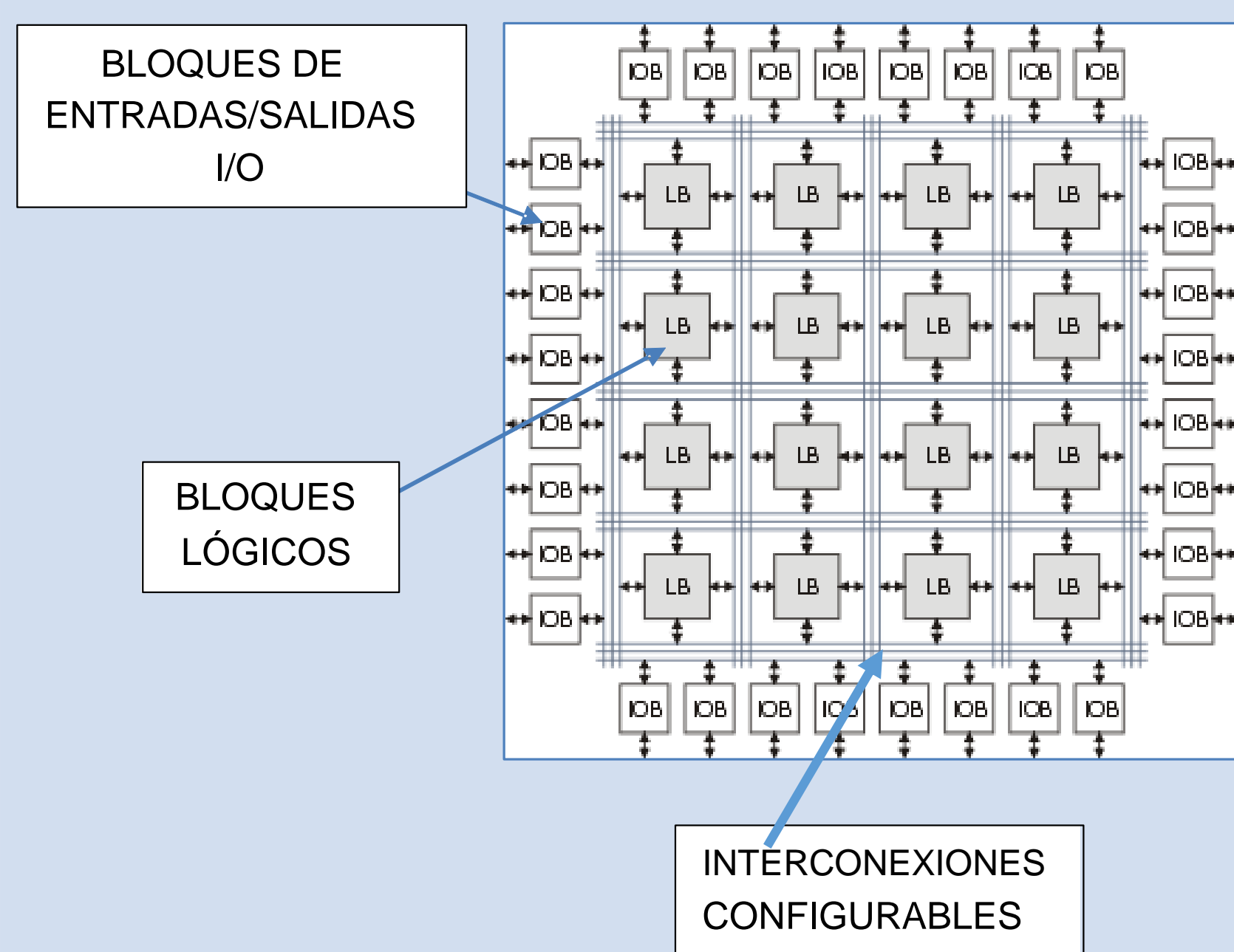
DISEÑO DE PRÁCTICAS PARA EL APRENDIZAJE DE SISTEMAS EMBEBIDOS BASADOS EN EL PROCESADOR NIOS® II UTILIZANDO HERRAMIENTAS DE QUARTUS II Y LA TARJETA DE0-NANO

Se presentan seis prácticas que ofrecen el aprendizaje de:

- *Principios básicos del desarrollo de sistemas embebidos sobre el procesador Nios II.
- *Acceso a registros de memoria (Uso de ADC, acelerómetro, memoria volátil y no volátil de la DE0-Nano).
- *Control de periféricos por hardware (controladores en Qsys) y software (código fuente en Nios II SBT para Eclipse).

1. INTRODUCCIÓN

Los sistemas embebidos son un campo que gana acogida de forma acelerada y dentro de esta área las FPGAs (Field Programmable Gate Arrays) han alcanzado gran participación, en parte gracias a sus programables recursos internos.



2. NIVELES DE APRENDIZAJE POR PRÁCTICAS

1. INTRODUCCIÓN AL DISEÑO DE HARDWARE Y CREACIÓN DE SOFTWARE

2. MEMORIA VOLÁTIL SDRAM

3. ADC

4. ACCELERÓMETRO

6. UART-RS232

5. MEMORIA NO VOLÁTIL

3. FLUJO DE DESARROLLO DE LAS PRÁCTICAS

